Universidad de Oviedo
Universidá d'Uviéu
University of Oviedo

Departamento de Ingeniería Eléctrica, Electrónica, de Computadores y Sistemas

Programa de doctorado en Ingeniería Eléctrica y Electrónica

Estrategias para incrementar las prestaciones del convertidor elevador síncrono orientado a la integración de fuentes de energía distribuidas en un convertidor multi-nivel

Tesis doctoral presentada por

María Rodríguez Rogina

Enero 2020

Universidad de Oviedo
Universidá d'Uviéu
University of Oviedo

RESUMEN DEL CONTENIDO DE TESIS DOCTORAL

1.- Título de la Tesis	
Español: Estrategias para incrementar las prestaciones del convertidor elevador síncrono orientado a la integración de fuentes de energía distribuidas en un convertidor multi-nivel	Inglés: Strategies to improve the performance of a synchronous boost converter for the integration of distributed energy resources in a multilevel converter

2.- Autor	
Nombre: María Rodríguez Rogina	DNI/Pasaporte/NIE:
Programa de Doctorado: Programa Oficial de Doctorado en Ingeniería Eléctrica y Electrónica	
Órgano responsable: CIP	

RESUMEN (en español)

Debido al crecimiento de la demanda energética a nivel mundial, así como del interés en las energías renovables, las redes de energía distribuida se han convertido en una necesidad. A veces, debido a requisitos técnicos o por causas medioambientales, esta necesidad es incluso mayor. A consecuencia de esto, cada vez es más común el interés en las microrredes y que este término aparezca en la literatura más reciente. De hecho, se pretende que las fuentes de energía renovables, para las que se emplean, por ejemplo, instalaciones eólicas o solares, sean las que abastezcan a esta creciente demanda. Para ello es deseable el uso de aplicaciones bidireccionales, de alta tensión y alta potencia que permitan la conexión entre las fuentes de energía y la red eléctrica principal u otras microrredes.

Hasta ahora, los transformadores de línea (LFT, del inglés Line Frequency Transformers) han sido los elementos clave en la distribución y transmisión de energía eléctrica, por tratarse de una tecnología barata y bien establecida. Sin embargo, los LFT tienen ciertas limitaciones, como pueden ser la compensación de desbalances en la red, la falta de control en el flujo de potencia o su pobre eficiencia para bajos niveles de carga. Los transformadores electrónicos de potencia (PET, del inglés Power Electronic Transformers) se conciben como la alternativa a los LFT. Los PET se valen de convertidores de potencia diseñados con dispositivos con capacidad de alta frecuencia de conmutación, que hacen incrementar la densidad de potencia de los mismos. Además, los PET proporcionan mejores funcionalidades, como son la compensación de desbalances o la gestión de flujo de potencia bidireccional, aunque son inferiores en términos de coste y fiabilidad comparados con los LFT. En concreto, es común el uso de convertidores multinivel para la implementación de la etapa alterna/continua (AC/DC) del PET, como es el caso de los convertidores modulares multinivel (MMC, del inglés Multilevel Modular Converter) o de los convertidores de medio puente en cascada (CHB, del inglés Cascade Half-Bridge).

Con un diseño adecuado de las celdas de un convertidor multinivel, es posible la integración de fuentes de potencia DC o AC de baja tensión (como son los paneles fotovoltaicos o las turbinas eólicas), de cargas o de dispositivos de almacenamiento de energía a nivel de celda. Sin embargo, si el nivel de tensión de estos elementos adicionales (i.e. una célula de almacenamiento) es diferente del nivel de tensión de la celda (normalmente de en torno a 1 kV), se necesitarán convertidores de potencia adicionales para adaptar el formato de energía.

El proceso de carga de baterías se realiza normalmente en tres etapas, con una etapa final en la que la corriente de carga es muy baja. Por esta razón, el convertidor de potencia bidireccional que se diseña para conectar la batería con el PET debe soportar alta tensión asegurando alto rendimiento en un rango amplio de potencia. Los semiconductores de banda prohibida ancha (WBG, del inglés Wide Band Gap) y, especialmente, los MOSFET de Carburo de Silicio (SiC), permiten a los convertidores de potencia operar a alta tensión y alta frecuencia de conmutación con un alto rendimiento. Por ello, en esta tesis, se propone el uso de MOSFET de SiC en un convertidor elevador síncrono al que se le aplican distintos modos de conducción y diferentes estrategias de

FOR-MAT-VOA-010 (Reg.2018)

control con el objetivo de alcanzar y mantener alto rendimiento, especialmente a media y baja carga.

Concretamente, el trabajo que se incluye en esta tesis se organiza en cuatro capítulos:

- Capítulo 1: Se introduce el estado del arte de los PET y de las fuentes de energía distribuidas. Tras esto, se presentan los WBG como alternativa a las limitaciones que presentan los dispositivos de silicio (Si). En particular, se señalan en este capítulo las ventajas y desventajas de los MOSFET de SiC. Después, se presenta el convertidor elevador síncrono basado en SiC como solución para aplicaciones con almacenamiento de energía distribuido y se analizan los principales requisitos que ha de cumplir, como el rango de potencia, la frecuencia de conmutación, capacidad de funcionamiento a alta tensión, rendimiento o densidad de potencia.
- Capítulo 2: En primer lugar, se definen diferentes modos de conducción, distinguiendo modos a frecuencia de conmutación fija y a frecuencia constante y se comparan sus principales características. En segundo lugar, y asumiendo un ratio de tensiones fijo, se desarrollan modelos de pérdidas en los que se tienen en cuenta las principales fuentes de pérdidas, haciendo especial énfasis en las diferencias en las pérdidas de conmutación entre los distintos modos de conducción. Estos modelos permiten la predicción del comportamiento del convertidor elevador síncrono mediante comparación analítica de las formas de onda de corriente para distintas condiciones de trabajo, así como de los rendimientos para distintos rangos de potencia. Además, se define la dependencia entre la frecuencia de conmutación y la demanda de carga para cada modo de conducción. Basado en estos modelos, se presenta una primera estrategia basada en el salto entre modos de conducción con el objetivo de mantener un rendimiento alto en un rango de carga amplio. En tercer lugar, se presenta el concepto modular. Se analizan distintas configuraciones modulares y, tras escoger la configuración entrada en paralelo y salida en paralelo (IPOP, del inglés Input Parallel Output Parallel) para la aplicación bajo estudio, se proponen dos técnicas de control basadas en los controles maestro-esclavo y de encendido secuencial para reducir el rizado de corriente por la bobina y mejorar el rendimiento, respectivamente. Tras esto, se estudia el caso de un convertidor con un ratio de tensiones variable. Se destaca la importancia del intervalo resonante, especialmente cuando se seleccionan modos de conducción con conmutaciones suaves y, basado en esto, se sugiere una estrategia para la selección adecuada de los pares de valores corriente valle/ tiempo muerto para mantener en todo el rango de potencia un rendimiento alto. Además, se presenta un nuevo modelo de pérdidas modificado en el que se tiene en cuenta el intervalo resonante normalmente obviado en la literatura. Finalmente, todas las estrategias y técnicas estudiadas en este capítulo se aplican al convertidor bidireccional DC/DC desarrollado trabajando en modo elevador y modo redactor para probar la bidireccionalidad de la topología y su comportamiento dual.
- Capítulo 3: Todo el análisis presentado en el Capítulo 2 de esta tesis se evalúa y valida experimentalmente en este capítulo. Además, se lleva a cabo una comparación experimental de varios MOSFET de SiC de 1200 V para analizar cómo afectan ciertos parámetros en su funcionamiento y rendimiento, como son, el tiempo muerto, los diodos Schottky en paralelo (SBD, del inglés Schottky body diodes), la resistencia en conducción RDSon o las capacidades de entrada y salida. Después de esto, se escogen algunos circuitos de control de puerta de distintos fabricantes y se les aplican pruebas térmicas, buscando aquellos componentes que más pueden comprometer el funcionamiento del circuito de control cuando las condiciones de trabajo son exigentes (más de 100°C de temperatura ambiente de trabajo). Tras esto, se remarcan algunos de los principales retos de diseño que se han presentado durante la elaboración del prototipo experimental, como son las bobinas o los sensores, teniendo en cuenta las condiciones de trabajo de alta tensión y alta frecuencia de conmutación que se persiguen en este trabajo. Se analiza cómo es la etapa de control y el control digital necesarios para llevar a cabo la implementación de los modos de conducción y las estrategias de control previamente descritos. En último lugar, todos los modos de conducción y estrategias de control presentadas en el Capítulo 2 para mantener el rendimiento alto se validan experimentalmente (cambio entre modos, técnicas modulares y estrategias basadas en eventos para ratios de tensiones en el convertidor variables).
- Capítulo 4: Se resumen y destacan las principales conclusiones extraídas de este trabajo de tesis, así como las contribuciones más relevantes de la misma. Además, se

proponen distintas líneas de trabajo futuro y de investigación que pueden ser de interés.

RESUMEN (en Inglés)

With the increasing energy demand worldwide and the interest in sustainable energy, distributed energy has become a necessity. Sometimes, technical or environmental requirements make this necessity stronger. Consequently, the term microgrid has grown in consideration and become common nowadays. It is intended that renewable energy resources, where wind or solar installations are used, will feed this increasing demand, and therefore, bidirectional, high-voltage and high-power applications are desirable to connect these resources with the main grid or other microgrids.

Up to today, Line Frequency Transformers (LFTs) have been the key element in the distribution and transmission of electrical energy since they are cheap and a well stablished technology. However, they have some limitations, such as imbalances compensations, power flow control or their efficiency with low load levels. Power Electronic Transformers (PETs) are envisioned as an alternative to LFT. They use power converters with fast switching devices, increasing power density. They can also provide superior functionalities like imbalances compensation or bidirectional power flow control, but they would be inferior in terms of cost and reliability compared with LFT. Concretely, it is common the use of multilevel converters to develop the AC/DC stage of the PET, as in the case of a Multilevel Modular Converter, MMC-based PET or Cascade Half-Bridge, CHB-based PET.

By the adequate design of the cells of a multilevel converter, it is possible to integrate low voltage DC or AC power sources (such as Photovoltaics (PV) panels or wind turbines), loads or energy storage devices at cell level. However, if the voltage level of these additional elements (like storage systems) is different from the voltage level of the cell (usually, around 1 kV), additional power converters will be necessary to adapt the energy format.

Battery charging process is usually done in three stages, with a final stage in which the charging current is very low. Therefore, the bidirectional power converter designed to connect a battery with the PET cell must withstand high voltage providing high efficiency over a wide power range. Wide Band Gap (WBG) semiconductors, especially Silicon Carbide (SiC) MOSFETs, allow power converters to operate at high voltage and high switching frequency with high efficiency. That is why in this PhD thesis SiC MOSFETs, different conduction modes, and different control strategies are proposed in order to reach and keep high efficiency, especially at medium and light load, in a synchronous boost converter operating at high voltage and high frequency.

Concretely, the work included in this thesis is organised in four different chapters:

- Chapter 1: The state of art of PETs and distributed energy sources are introduced. After that, WBG semiconductors are presented as an alternative to the limitations that Silicon devices present. Concretely, the main advantages and disadvantages of SiC MOSFETs are pointed out in this chapter. Afterwards, the bidirectional boost converter based on SiC devices is presented as a proper solution for distributed energy storage applications and its main requirements are analysed, such as, power range, switching frequency, high voltage, performance, efficiency or power density.

- Chapter 2: In the first place, different conduction modes are defined, distinguishing fixed and variable switching frequency modes, and their main characteristics are compared. In the second place, and assuming a fixed voltage ratio, power loss models are developed considering the main sources of loss and making special emphasis in the switching-losses differences between the proposed conduction modes. These models permit to predict their behaviour by analytically comparing current waveforms for different work conditions and efficiencies for different power ranges. Besides, switching frequency dependence on power load demand is defined for each conduction mode. Based on these models, a first strategy based on changing among conduction modes is suggested to keep a high efficiency in a wide power range. In the third place, the modular concept is presented. Different modular connections are analysed and, after selecting the input parallel output parallel (IPOP) configuration for the application under study, two control techniques based on master-slave control and phase-shedding control are proposed for reducing current ripple and improving

efficiency, respectively. Then, the case of a variable voltage ratio converter is studied. The importance of the resonant interval, when conduction modes with soft-switching are selected, is highlighted and based on it, a strategy regarding the proper selection of the pair of values valley current/dead-time is suggested to maintain high flat efficiency over a wide power range. Besides, a modified power loss model is presented considering the resonant interval normally neglected in literature. Finally, all the strategies and techniques under study in this chapter are applied to the developed bidirectional DC/DC converter working in boost and buck mode to prove the bidirectionally of the topology and its dual behaviour.

- Chapter 3: The analysis presented in Chapter 2 is evaluated and experimentally validated. Besides, an experimental comparison of several 1200-V SiC MOSFETs is performed in order to analyse how some parameters affect the performance, such as, dead-times, Schottky body diodes (SBDs), RDSon or input/output capacitances. After that, benchmarking of gate drivers from different distributors is done and thermal tests are applied, searching for the components that might compromise the performance of the gate driver under strong demanding conditions (more than 100 °C ambient working temperature). Later, some challenging designs regarding the set-up are remarked, like the inductors or sensors, taking into account the high voltage and high switching frequency conditions. The required control stage is analysed and the digital control modules necessary to perform the previously described conduction modes and control strategies are described. In the last place, all the conduction modes and control strategies presented in Chapter 2 to keep high efficiency are experimentally validated (changing among modes, modular techniques and event focused strategies for variable voltage ratios).
- Chapter 4: The main conclusions extracted from this PhD Thesis are summarized and the main contributions are highlighted. Besides, future work and future lines of research are pointed out

SR. PRESIDENTE DE LA COMISIÓN ACADÉMICA DEL PROGRAMA DE DOCTORADO EN _____

Universidad de Oviedo
Universidá d'Uviéu
University of Oviedo

Electrical and Electronic, Computers and Systems Engineering Department

PhD Programme in Electrical and Electronic Engineering

Strategies to improve the performance of a synchronous boost converter for the integration of distributed energy resources in a multilevel converter

Doctoral Thesis presented by

María Rodríguez Rogina

Enero 2020

Universidad de Oviedo
Universidá d'Uviéu
University of Oviedo

Estrategias para incrementar las prestaciones del convertidor elevador síncrono orientado a la integración de fuentes de energía distribuidas en un convertidor multi-nivel

Tesis doctoral presentada en la Universidad de Oviedo para la obtención del Grado de Doctor Ingeniero de Telecomunicación

presentada por

María Rodríguez Rogina

Directores de tesis:

Dr. Alberto Rodríguez Alonso

Dr. Manuel Arias Pérez de Azpeitia

Enero 2020

Universidad de Oviedo
Universidá d'Uviéu
University of Oviedo

Strategies to improve the performance of a synchronous boost converter for the integration of distributed energy resources in a multilevel converter

A doctoral thesis submitted to University of Oviedo for the degree of Doctor of Philosophy in Electrical Engineering

presented by

María Rodríguez Rogina

Supervisors:

Dr. Alberto Rodríguez Alonso

Dr. Manuel Arias Pérez de Azpeitia

Enero 2020

Agradecimientos

Tras cuatro años de desarrollo de la tesis, ha llegado el momento de concentrar una pequeña parte de todo lo aprendido en unas cuantas páginas. Sin embargo, siendo objetiva, el aporte de esta tesis no es sólo mérito mío ya que han sido muchos los que de una manera u otra han estado ahí y me han facilitado el camino.

En primer lugar, me gustaría agradecerles a mis directores de tesis, Alberto Rodriguez Alonso y Manuel Arias Pérez de Azpeitia su tiempo y apoyo tanto para la realización de este documento como para mi formación como investigadora. Gracias especialmente, Alberto, por tu paciencia, ideas y por estar disponible siempre que lo he necesitado. Con tu ayuda y entrega este trabajo está llegando a feliz término. Y gracias a ti, Manu, porque junto con Pablo Fernández Miaja conseguisteis que le empezase a coger gustillo a la electrónica de potencia durante mi TFC.

Debo agradecerle también de manera especial a Diego Fernández Lamar su dedicación, consejos, participación activa en el desarrollo de esta tesis y las innumerables revisiones de artículos para las que siempre ha estado bien dispuesto.

Quiero expresar también mi agradecimiento a Francisco Javier Sebastián Zúñiga por su generosidad compartiendo su experiencia y conocimiento y teniendo fe en mí cuando me ofreció la posibilidad de trabajar en el grupo SEA. No se me olvida que fuisteis Kevin y tú los que me engañasteis (un poco) para estar aquí y no puedo estar más contenta de la decisión que tomé aquel día.

Gracias a Marta María Hernando por su orientación en mis primeros meses por aquí y el interés que ha mostrado en mi progreso durante todo este tiempo. Y a Aitor Vázquez Ardura

porque él también ha puesto su granito de arena en el desarrollo de esta tesis y ha sido un apoyo fundamental.

Gracias al resto de miembros del SEA, tanto los que ya habéis abandonado el nido como los que seguís aquí al pie del cañón, porque habéis conseguido que el ambiente haya sido inmejorable. Así que gracias Nacho, Kevin, Juan, Mariam, Dani, Abraham y Tania.

No quiero olvidarme de destacar las estancias de investigación realizadas tan enriquecedoras y de las que me llevó un montón de experiencias positivas y, sobre todo, gente maravillosa. Quiero destacar el papel de Mariel Triggianese, Hadrien Carbonnier y Ferdinando Tonicello en la ESA, y porque se han preocupado y me han animado durante este trayecto, y de Jaume Roig en OnSemiconductor por la motivación y ganas que siempre transmite.

Finalmente, quiero agradecerles a las personas más importantes de mi vida, mis padres, su apoyo incondicional. Gracias a vosotros soy quien soy y he llegado hasta aquí. Gracias por vuestro sacrificio, vuestro ánimo incansable y por haberme puesto las cosas tan fáciles. Os quiero.

Y, por último, pero no menos importante, gracias a mis amigos por su cariño y paciencia y a ti, Flo, por aparecer en el momento perfecto.

Resumen

Debido al crecimiento de la demanda energética a nivel mundial, así como del interés en las energías renovables, las redes de energía distribuida se han convertido en una necesidad. A veces, debido a requisitos técnicos o por causas medioambientales, esta necesidad es incluso mayor. A consecuencia de esto, cada vez es más común el interés en las microrredes y que este término aparezca en la literatura más reciente. De hecho, se pretende que las fuentes de energía renovables, para las que se emplean, por ejemplo, instalaciones eólicas o solares, sean las que abastezcan a esta creciente demanda. Para ello es deseable el uso de aplicaciones bidireccionales, de alta tensión y alta potencia que permitan la conexión entre las fuentes de energía y la red eléctrica principal u otras microrredes.

Hasta ahora, los transformadores de línea (LFT, del inglés *Line Frequency Transformers*) han sido los elementos clave en la distribución y transmisión de energía eléctrica, por tratarse de una tecnología barata y bien establecida. Sin embargo, los LFT tienen ciertas limitaciones, como pueden ser la compensación de desbalances en la red, la falta de control en el flujo de potencia o su pobre eficiencia para bajos niveles de carga. Los transformadores electrónicos de potencia (PET, del inglés *Power Electronic Transformers*) se conciben como la alternativa a los LFT. Los PET se valen de convertidores de potencia diseñados con dispositivos con capacidad de alta frecuencia de conmutación, que hacen incrementar la densidad de potencia de los mismos. Además, los PET proporcionan mejores funcionalidades, como son la compensación de desbalances o la gestión de flujo de potencia bidireccional, aunque son inferiores en términos de coste y fiabilidad comparados con los LFT. En concreto, es común el uso de convertidores multinivel para la implementación de la etapa alterna/continua (AC/DC) del PET, como es el caso de los convertidores modulares multinivel (MMC, del inglés *Multilevel Modular Converter*) o de los convertidores de medio puente en cascada (CHB, del inglés *Cascade Half-Bridge*).

Con un diseño adecuado de las celdas de un convertidor multinivel, es posible la integración de fuentes de potencia DC o AC de baja tensión (como son los paneles fotovoltaicos o las turbinas eólicas), de cargas o de dispositivos de almacenamiento de energía a nivel de celda. Sin embargo, si el nivel de tensión de estos elementos adicionales (i.e. una célula de almacenamiento) es diferente del nivel de

tensión de la celda (normalmente de en torno a 1 kV), se necesitarán convertidores de potencia adicionales para adaptar el formato de energía.

El proceso de carga de baterías se realiza normalmente en tres etapas, con una etapa final en la que la corriente de carga es muy baja. Por esta razón, el convertidor de potencia bidireccional que se diseña para conectar la batería con el PET debe soportar alta tensión asegurando alto rendimiento en un rango amplio de potencia. Los semiconductores de banda prohibida ancha (WBG, del inglés *Wide Band Gap*) y, especialmente, los MOSFET de Carburo de Silicio (SiC), permiten a los convertidores de potencia operar a alta tensión y alta frecuencia de conmutación con un alto rendimiento. Por ello, en esta tesis, se propone el uso de MOSFET de SiC en un convertidor elevador síncrono al que se le aplican distintos modos de conducción y diferentes estrategias de control con el objetivo de alcanzar y mantener alto rendimiento, especialmente a media y baja carga.

Concretamente, el trabajo que se incluye en esta tesis se organiza en cuatro capítulos:

Capítulo 1: Se introduce el estado del arte de los PET y de las fuentes de energía distribuidas. Tras esto, se presentan los WBG como alternativa a las limitaciones que presentan los dispositivos de silicio (Si). En particular, se señalan en este capítulo las ventajas y desventajas de los MOSFET de SiC. Después, se presenta el convertidor elevador síncrono basado en SiC como solución para aplicaciones con almacenamiento de energía distribuido y se analizan los principales requisitos que ha de cumplir, como el rango de potencia, la frecuencia de conmutación, capacidad de funcionamiento a alta tensión, rendimiento o densidad de potencia.

Capítulo 2: En primer lugar, se definen diferentes modos de conducción, distinguiendo modos a frecuencia de conmutación fija y a frecuencia constante y se comparan sus principales características. En segundo lugar, y asumiendo un ratio de tensiones fijo, se desarrollan modelos de pérdidas en los que se tienen en cuenta las principales fuentes de pérdidas, haciendo especial énfasis en las diferencias en las pérdidas de conmutación entre los distintos modos de conducción. Estos modelos permiten la predicción del comportamiento del convertidor elevador síncrono mediante comparación analítica de las formas de onda de corriente para distintas condiciones de trabajo, así como de los rendimientos para distintos rangos de potencia. Además, se define la dependencia entre la frecuencia de conmutación y la demanda de carga para cada modo de conducción. Basado en estos modelos, se presenta una

primera estrategia basada en el salto entre modos de conducción con el objetivo de mantener un rendimiento alto en un rango de carga amplio. En tercer lugar, se presenta el concepto modular. Se analizan distintas configuraciones modulares y, tras escoger la configuración entrada en paralelo y salida en paralelo (IPOP, del inglés *Input Parallel Output Parallel*) para la aplicación bajo estudio, se proponen dos técnicas de control basadas en los controles maestro-esclavo y de encendido secuencial para reducir el rizado de corriente por la bobina y mejorar el rendimiento, respectivamente. Tras esto, se estudia el caso de un convertidor con un ratio de tensiones variable. Se destaca la importancia del intervalo resonante, especialmente cuando se seleccionan modos de conducción con conmutaciones suaves y, basado en esto, se sugiere una estrategia para la selección adecuada de los pares de valores corriente valle/ tiempo muerto para mantener en todo el rango de potencia un rendimiento alto. Además, se presenta un nuevo modelo de pérdidas modificado en el que se tiene en cuenta el intervalo resonante normalmente obviado en la literatura. Finalmente, todas las estrategias y técnicas estudiadas en este capítulo se aplican al convertidor bidireccional DC/DC desarrollado trabajando en modo elevador y modo redactor para probar la bidireccionalidad de la topología y su comportamiento dual.

Capítulo 3: Todo el análisis presentado en el Capítulo 2 de esta tesis se evalúa y valida experimentalmente en este capítulo. Además, se lleva a cabo una comparación experimental de varios MOSFET de SiC de 1200 V para analizar cómo afectan ciertos parámetros en su funcionamiento y rendimiento, como son, el tiempo muerto, los diodos Schottky en paralelo (SBD, del inglés *Schottky body diodes*), la resistencia en conducción R_{DSon} o las capacidades de entrada y salida. Después de esto, se escogen algunos circuitos de control de puerta de distintos fabricantes y se les aplican pruebas térmicas, buscando aquellos componentes que más pueden comprometer el funcionamiento del circuito de control cuando las condiciones de trabajo son exigentes (más de 100°C de temperatura ambiente de trabajo). Tras esto, se remarcan algunos de los principales retos de diseño que se han presentado durante la elaboración del prototipo experimental, como son las bobinas o los sensores, teniendo en cuenta las condiciones de trabajo de alta tensión y alta frecuencia de conmutación que se persiguen en este trabajo. Se analiza cómo es la etapa de control y el control digital necesarios para llevar a cabo la implementación de los modos de conducción y las estrategias de control previamente descritos. En último lugar, todos los modos de conducción y estrategias de control presentadas en el Capítulo 2

para mantener el rendimiento alto se validan experimentalmente (cambio entre modos, técnicas modulares y estrategias basadas en eventos para ratios de tensiones en el convertidor variables).

Capítulo 4: Se resumen y destacan las principales conclusiones extraídas de este trabajo de tesis, así como las contribuciones más relevantes de la misma. Además, se proponen distintas líneas de trabajo futuro y de investigación que pueden ser de interés.

Abstract

With the increasing energy demand worldwide and the interest in sustainable energy, distributed energy has become a necessity. Sometimes, technical or environmental requirements make this necessity stronger. Consequently, the term microgrid has grown in consideration and become common nowadays. It is intended that renewable energy resources, where wind or solar installations are used, will feed this increasing demand, and therefore, bidirectional, high-voltage and high-power applications are desirable to connect these resources with the main grid or other microgrids.

Up to today, Line Frequency Transformers (LFTs) have been the key element in the distribution and transmission of electrical energy since they are cheap and a well stablished technology. However, they have some limitations, such as imbalances compensations, power flow control or their efficiency with low load levels. Power Electronic Transformers (PETs) are envisioned as an alternative to LFT. They use power converters with fast switching devices, increasing power density. They can also provide superior functionalities like imbalances compensation or bidirectional power flow control, but they would be inferior in terms of cost and reliability compared with LFT. Concretely, it is common the use of multilevel converters to develop the AC/DC stage of the PET, as in the case of a Multilevel Modular Converter, MMC-based PET or Cascade Half-Bridge, CHB-based PET.

By the adequate design of the cells of a multilevel converter, it is possible to integrate low voltage DC or AC power sources (such as Photovoltaics (PV) panels or wind turbines), loads or energy storage devices at cell level. However, if the voltage level of these additional elements (like storage systems) is different from the voltage level of the cell (usually, around 1 kV), additional power converters will be necessary to adapt the energy format.

Battery charging process is usually done in three stages, with a final stage in which the charging current is very low. Therefore, the bidirectional power converter designed to connect a battery with the PET cell must withstand high voltage providing high efficiency over a wide power range. Wide Band Gap (WBG) semiconductors, especially Silicon Carbide (SiC) MOSFETs, allow power converters to operate at high voltage and high switching frequency with high efficiency. That is why

in this PhD thesis SiC MOSFETs, different conduction modes, and different control strategies are proposed in order to reach and keep high efficiency, especially at medium and light load, in a synchronous boost converter operating at high voltage and high frequency.

Concretely, the work included in this thesis is organised in four different chapters:

Chapter 1: The state of art of PETs and distributed energy sources are introduced. After that, WBG semiconductors are presented as an alternative to the limitations that Silicon devices present. Concretely, the main advantages and disadvantages of SiC MOSFETs are pointed out in this chapter. Afterwards, the bidirectional boost converter based on SiC devices is presented as a proper solution for distributed energy storage applications and its main requirements are analysed, such as, power range, switching frequency, high voltage, performance, efficiency or power density.

Chapter 2: In the first place, different conduction modes are defined, distinguishing fixed and variable switching frequency modes, and their main characteristics are compared. In the second place, and assuming a fixed voltage ratio, power loss models are developed considering the main sources of loss and making special emphasis in the switching-losses differences between the proposed conduction modes. These models permit to predict their behaviour by analytically comparing current waveforms for different work conditions and efficiencies for different power ranges. Besides, switching frequency dependence on power load demand is defined for each conduction mode. Based on these models, a first strategy based on changing among conduction modes is suggested to keep a high efficiency in a wide power range. In the third place, the modular concept is presented. Different modular connections are analysed and, after selecting the input parallel output parallel (IPOP) configuration for the application under study, two control techniques based on master-slave control and phase-shedding control are proposed for reducing current ripple and improving efficiency, respectively. Then, the case of a variable voltage ratio converter is studied. The importance of the resonant interval, when conduction modes with soft-switching are selected, is highlighted and based on it, a strategy regarding the proper selection of the pair of values valley current/dead-time is suggested to maintain high flat efficiency over a wide power range. Besides, a modified power loss model is presented considering the resonant interval normally neglected in literature. Finally, all the strategies and techniques under

study in this chapter are applied to the developed bidirectional DC/DC converter working in boost and buck mode to prove the bidirectionally of the topology and its dual behaviour.

Chapter 3: The analysis presented in Chapter 2 is evaluated and experimentally validated. Besides, an experimental comparison of several 1200-V SiC MOSFETs is performed in order to analyse how some parameters affect the performance, such as, dead-times, Schottky body diodes (SBDs), RDSon or input/output capacitances. After that, benchmarking of gate drivers from different distributors is done and thermal tests are applied, searching for the components that might compromise the performance of the gate driver under strong demanding conditions (more than 100 °C ambient working temperature). Later, some challenging designs regarding the set-up are remarked, like the inductors or sensors, taking into account the high voltage and high switching frequency conditions. The required control stage is analysed and the digital control modules necessary to perform the previously described conduction modes and control strategies are described. In the last place, all the conduction modes and control strategies presented in Chapter 2 to keep high efficiency are experimentally validated (changing among modes, modular techniques and event focused strategies for variable voltage ratios).

Chapter 4: The main conclusions extracted from this PhD Thesis are summarized and the main contributions are highlighted. Besides, future work and future lines of research are pointed out

Índice de figuras

Fig. 1.1 Consumo de energía primaria en España en el periodo 1990-2017 [1.1].....- 2 -

Fig. 1.2 Reparto del consumo de energía primaria en 2018 en distintos contextos geográficos [1.3].- 2 -

Fig. 1.3 Capacidad instalada de tecnologías renovables (MW) en España según el Plan Nacional Integrado de Energía y Clima 2021-2030 (PNIEC) [1.5].....- 3 -

Fig. 1.4 Esquema genérico de la estructura de la red eléctrica. .....- 4 -

Fig. 1.5 Estructuras que puede adoptar un PET. .....- 5 -

Fig. 1.6 Ejemplo de PET basado en MMC. .....- 6 -

Fig. 1.7 (a) Ejemplo de PET basado en MMC con etapa DC/DC formada por DAB. (b) Detalle de HB + DAB. .....- 8 -

Fig. 1.8 Ejemplo de PET basado en MMC con conversión DC/DC con y sin aislamiento. .....- 9 -

Fig. 1.9 Perfil de carga de una batería de Li-ion [1.45].....- 11 -

Fig. 1.10 Convertidor elevador síncrono.....- 13 -

Fig. 1.11 Convertidor reductor síncrono.....- 14 -

Fig. 1.12 Convertidor reductor-elevador sin aislamiento.....- 15 -

Fig. 1.13 Convertidor Cuk.....- 16 -

Fig. 1.14 Convertidor SEPIC. .....- 16 -

Fig. 2.1 Corriente por la inductancia para modo CCM-HS y para dos potencias distintas.....- 27 -

Fig. 2.2 Corriente por la inductancia para modo TCM y para dos potencias distintas.....- 28 -

Fig. 2.3 Corriente por la inductancia para modo TCM-ZVS y para dos potencias distintas.....- 29 -

Fig. 2.4 Corriente por la inductancia para modo QSW-ZVS y para dos potencias distintas.....- 30 -

Fig. 2.5 Corriente por la inductancia para modo BCM-ZCS y para dos potencias distintas.....- 31 -

Fig. 2.6 Corriente por la inductancia para modo DCM y para dos potencias distintas.....- 31 -

Fig. 2.7 Rectas de energía de encendido (E_{on}) y apagado (E_{off}) de los MOSFET de SiC bajo estudio.- 36 -

Fig. 2.8 Circuito *driver* para MOSFET de SiC .....- 37 -

Fig. 2.9 Frecuencia de conmutación para distintas cargas y distintos modos de operación. BCM-ZCS (azul), QSW-ZVS (rojo) y CCM-HS (verde) ..... - 41 -
Fig. 2.10 Información estimada analíticamente de: (a) Corriente de valle, (b) Corriente eficaz, (c) Rizado de corriente por la bobina, (d) Relación potencia reactiva – potencia activa, (e) Relación rizado de corriente – corriente media y (f) Relación rizado de corriente – corriente eficaz, para los modos TCM/CCM-HS (verde), BCM-ZCS (azul) y QSW-ZVS (rojo). ..... - 44 -
Fig. 2.11 Estimación de: (a) Pérdidas de conducción, (b) Pérdidas de conmutación, (c) Pérdidas en la inductancia y (d) Pérdidas de puerta para los modos TCM-CCM-HS (verde), BCM-ZCS (azul) y QSW-ZVS (rojo). ..... - 45 -
Fig. 2.12 Rendimiento estimado del convertidor para todo el rango de potencia del convertidor. - 47 -
Fig. 2.13 Estrategia de control de cambios entre modos. ..... - 48 -
Fig. 2.14 Diagrama de flujo implementado digitalmente para ejecutar el cambio entre modos. ..... - 49 -
Fig. 2.15 Convertidor elevador síncrono con sensor de corriente (CS). ..... - 50 -
Fig. 2.16 Agrupación modular ISOS. ..... - 51 -
Fig. 2.17 Agrupación modular IPOP. ..... - 53 -
Fig. 2.18 Agrupación modular ISOP. ..... - 55 -
Fig. 2.19 Agrupación modular IPOS. ..... - 56 -
Fig. 2.20 Otras posibles agrupaciones mixtas. ..... - 58 -
Fig. 2.21 Agrupación en cascada de N-módulos. ..... - 58 -
Fig. 2.22 Impedancias en una topología en cascada. ..... - 60 -
Fig. 2.23 Ejemplo de aplicación con configuración en cascada. ..... - 61 -
Fig. 2.24 Rizado de corriente normalizado respecto a convertidor elevador con una única fase. Dos fases (en rojo), tres fases (en azul) y cuatro fases (en verde). ..... - 63 -
Fig. 2.25 Ejemplo de perfil de potencia usando técnica de encendido secuencial para el caso en que (a) todos actúan como maestro o (b) un maestro y el resto esclavos. ..... - 65 -
Fig. 2.26 Comparación de rendimientos analíticos para (a) técnica de encendido secuencial y (b) técnica balanceada. ..... - 66 -
Fig. 2.27 Detalle de $i_L(t)$ durante el intervalo resonante. ..... - 67 -
Fig. 2.28 (a) $V_{DS}(t)$ y (b) $I_L(t)$ para una relación V_1/V_2 igual a 400V / 800 V. ..... - 70 -

Fig. 2.29 (a) $V_{DS}(t)$ y (b) $I_L(t)$ para una relación V_1/V_2 igual a 200V / 800 V. .....- 71 -

Fig. 2.30 (a) $V_{DS}(t)$ y (b) $I_L(t)$ para una relación V_1/V_2 igual a 600V / 800 V. .....- 72 -

Fig. 2.31 Curva característica del diodo (análoga a la dada por el fabricante Wolfspeed [2.54]) .- 73 -

Fig. 2.32 Comparación de rendimiento estimado entre TCM-ZVS para distintos ratios de tensiones del convertidor frente al caso V_2=2V_1 para todo el rango de potencia del convertidor. .....- 74 -

Fig. 3.1 Ejemplo de algunos de los encapsulados y dimensiones: (a) TO-247 [3.2], (b) *Bare die [3.2]*, (c) SOT-227 [3.5], (d) HIP247 [3.3], (e) HB [3.2] y (f) 3 fases [3.2]. .....- 82 -

Fig. 3.2 Circuito interno del MOSFET, (a) sólo con *body diode* y (b) con *body diode* y SBD....- 84 -

Fig. 3.3 Relación de rendimientos obtenidos experimentalmente para V_1=400 V, V_2=800 V, P=2 kW, distintos t_D y distintas frecuencias de conmutación, para los dispositivos bajo test de la Tabla 3-2 y en (h) comparación.....- 87 -

Fig. 3.4 Región segura de operación [3.11]. .....- 89 -

Fig. 3.5 Estructura del CCS050M12CM2: (a) esquemático y (b) distribución de pines en el módulo [3.11]. .....- 90 -

Fig. 3.6 Partes de un *driver*.....- 92 -

Fig. 3.7 D*river* CGD15HB62P1, (a) TOP y (b) BOTTOM (con los conectores al módulo del MOSFET marcados en rojo). .....- 94 -

Fig. 3.8 D*river* PT62SCMD12, (a) TOP (con los conectores del MOSFET marcados en rojo) y (b) BOTTOM.....- 94 -

Fig. 3.9 D*river* CGD15FB45P1, (a) TOP y (b) BOTTOM. .....- 96 -

Fig. 3.10 Temperaturas en los componentes con una temperatura ambiente de 25°C y con el circuito de control conectado al módulo de potencia y procesando potencia. (a) CGD15HB62P1 a 30 kHz, (b) PT62SCMD12 a 30 kHz, (c) CGD15HB62P1 a 50 kHz, (d) PT62SCMD12 a 50 Hz, (e) CGD15HB62P1 a 100 kHz y (f) PT62SCMD12 a 100 kHz. .....- 100 -

Fig. 3.11 Imágenes térmicas y de operación de las señales de control del circuito de control CGD15HB62P1 cuando se aplica calor en diferentes zonas. (a) y (b) 120ºC en los drivers de salida, (c) y (d) 130^{0}C en los convertidores CC/CC. (e) Señales de control V_{G1} y V_{G2} correctas para las situaciones (a)-(d). (f) 150^{0}C en los circuitos de adaptación de señales de control. (g) Señales de control V_{G1} y V_{G2} erróneas producida en la situación (f) .....- 102 -

Fig. 3.12 Imágenes térmicas y de operación de las señales de control del circuito de control PT62SCMD12 cuando se aplica calor en diferentes zonas. (a) 150^{0}C en la zona del *driver* de corriente de salida. (b) Señales de control correctas. (c) Señales de control V_{G1} y V_{G2} erróneas producida en la situación (a) - 103 -

Fig. 3.13 Etapas de control - 107 -

Fig. 3.14 Etapas intermedias entre el *driver* y la FPGA. (a) PCB1 y (b) PCB2. - 107 -

Fig. 3.15 Disposición de los componentes de la (a) PCB1 y (b) PCB2 - 108 -

Fig. 3.16 Esquema eléctrico de la PCB1 - 109 -

Fig. 3.17 Esquema convertidor de 3 fases - 110 -

Fig. 3.18 Pérdidas en el material 3F3 - 111 -

Fig. 3.19 Pérdidas en el cobre de la bobina - 112 -

Fig. 3.20 Pérdidas P_{cu} (azul), P_{co} (rojo) y P_{Total} (negro) en la bobina - 113 -

Fig. 3.21 Distribución de los hilos en cada bobina. Hilo (en rojo) y capa de kapton (azul). - 114 -

Fig. 3.22 Bobinas diseñadas para el convertidor elevador de 3 fases - 115 -

Fig. 3.23 PCB del sensor de tensión - 116 -

Fig. 3.24 Esquema eléctrico del sensor de tensión - 117 -

Fig. 3.25 PCB del sensor de corriente y detector de paso por cero - 118 -

Fig. 3.26 Esquema eléctrico del sensor de corriente y detector de paso por cero - 118 -

Fig. 3.27 PCB de adaptación de los sensores y ADC (PMOD AD1 ®). - 119 -

Fig. 3.28 Esquema eléctrico de la PCB de adaptación entre los sensores y los ADC - 120 -

Fig. 3.29 Prototipo y plataforma de control - 121 -

Fig. 3.30 FPGA Nexys 4 DDR - 122 -

Fig. 3.31 Diagrama de bloques de las partes software y hardware - 123 -

Fig. 3.32 Formas de onda experimentales I_L (verde), V_{GS1} (morado) y V_{DS} (rosa) para los modos de conducción TCM/CCM-HS, BCM-ZCS y QSW-ZVS para dos potencias distintas: (a), (c) y (e) a 1 kW y (b), (d) y (f) a 7,7 kW - 125 -

Fig. 3.33 Puntos de trabajo de las formas de onda mostradas en la Fig. 3.32 - 126 -

Fig. 3.34 Comparación entre rendimientos analíticos (línea) y experimentales (asterisco) para los modos de conducción BCM (verde), QSW (rojo) y CCM (azul) para todo el rango de potencia.- 127 -

Fig. 3.35 Generación de señales V_{GS} para los MOSFET de las distintas fases del módulo de potencia. MOSFET principal (línea continua) y MOSFET secundario/MOSFET diodo (línea discontinua). ...- 128 -

Fig. 3.36 Rendimientos obtenidos aplicando la técnica balanceada (azul) y la técnica de encendido secuencial (rojo) al modo QSW-ZVS. ..... - 129 -

Fig. 3.37 Formas de onda experimentales I_L (verde), V_{GS1} (azul) y V_{DS} (rosa) con técnica balanceada y modo de de conducción QSW-ZVS para una potencia de 5 kW. ..... - 130 -

Fig. 3.38 Medida de I_L y detección de paso por cero (ZCD). ..... - 131 -

Fig. 3.39 Medida experimental de IL y detección de paso por cero (ZCD). V_{GS1} (amarillo), I_L (morado) y señal evento ZCD (verde) ..... - 132 -

Fig. 3.40 Medida experimental de I_L y detección de paso por cero (ZCD) asegurando tiempo $t_{det} < t_{QSW}$. V_{GS1} (verde), I_L (rosa) y señal evento ZCD (amarilla) ..... - 133 -

Fig. 3.41 Respuesta del regulador de tensión ante un cambio brusco en la tensión de entrada. I_L (rosa), V_o (amarilla), V_i (morada) y V_{GS1} (verde) ..... - 133 -

Fig. 3.42 Detalle de un salto de carga e instante de detección ..... - 134 -

Fig. 3.43 Salto de carga de CCM-HS a QSW-ZVS. (a) Salto de carga, (b) Zoom de funcionamiento inicial en CCM-HS y (c) Zoom de funcionamiento final en QSW-ZVS. I_L (rosa), V_{DS} (morado) y V_{GS1} (verde). ..... - 135 -

Fig. 3.44 Salto de carga de QSW-ZVS a 69 kHz a QSW-ZVS a 54 kHz. (a) Salto de carga, (b) Zoom de funcionamiento inicial en QSW-ZVS y (c) Zoom de funcionamiento final en QSW-ZVS. I_L (rosa), V_{DS} (morado) y V_{GS1} (verde). ..... - 137 -

Fig. 3.45 Formas de onda experimentales aplicando los valores óptimos t_D e i_{LV} calculados para un ratio de tensiones 500/800 V. I_L (morado), V_{DS} (rosa), V_{GS1} (amarillo) y V_{GS2} (verde). ..... - 138 -

Fig. 3.46 Rendimientos obtenidos para distintos ratios de tensión: 400/800 V (en rojo), 200/800 V (en azul) y 600/800 V (en amarillo), usando tanto $i_{Lv_ópt}$ (punto) como $i_{Lv_No_opt}$ (asterisco). ..... - 139 -

Fig. A.1 $i_L(t)$ durante los diferentes intervalos de encendido/apagado de S_1 y S_2 para el modo CCM-HS. ..... - 156 -

Fig. A.2 $i_L(t)$ durante los diferentes intervalos de encendido/apagado de S_1 y S_2 para el modo BCM-ZCS. ..... - 158 -

Fig. A.3 $i_L(t)$ durante los diferentes intervalos de encendido/apagado de S_1 y S_2 para el modo TCM.- 159 -

Fig. A.4 $i_L(t)$ durante los diferentes intervalos de encendido/apagado de S_1 y S_2 para el modo TCM-ZVS y QSW-ZVS. ..... - 161 -

Fig. B.1 Forma de onda simplificada de corriente por la inductancia válida para los modos QSW-ZVS y TCM-ZVS. ..... - 163 -

Fig. B.2 Forma de onda simplificada de corriente por la inductancia válida para el modo BCM-ZCS. ..... - 164 -

Fig. C.1 Convertidor reductor. ..... - 167 -

Fig. C.2 Frecuencia de conmutación para distintas cargas y distintos modos de operación para convertidor con comportamiento reductor. BCM-ZCS (azul), QSW-ZVS (rojo) y CCM-HS (verde).. - 168 -

Fig. C.3 Rendimiento estimado del convertidor para todo el rango de potencia del convertidor funcionando como reductor. ..... - 168 -

Fig. C.4 VDS(t) e IL(t) para una relación V1/V2 igual a (a, b) 400 V/800 V, (c, d) 200 V/800 V y (e, f) 600 V / 800V, para convertidor con comportamiento reductor. ..... - 170 -

Índice de tablas

Tabla 2-1 Comparativa de los modos de operación propuestos.....- 33 -

Tabla 2-2 Distribución de las pérdidas de conmutación.....- 35 -

Tabla 2-3 Valores utilizados para los cálculos analíticos.....- 39 -

Tabla 2-4 Ecuaciones modo elevador. .....- 68 -

Tabla 2-5 Ecuaciones modo reductor. .....- 68 -

Tabla 3-1 Comparativa de MOSFET de SiC de 1200 V de diferentes fabricantes [3.2]-[3.6]. .....- 80 -

Tabla 3-2 MOSFET de SiC seleccionados para la comparativa.....- 83 -

Tabla 3-3 Características del CCS050M12CM2 [3.11].....- 89 -

Tabla 3-4 Comparativa de *drivers* de SiC de 1000-1200 V (*sólo si se utiliza con el CAS300M12BM2, sino 250 kHz) [3.14]-[3.23]. .....- 92 -

Tabla 3-5 Temperaturas en los componentes y consumos medidos con una temperatura ambiente de 25°C y con el circuito de control en vacío. .....- 97 -

Tabla 3-6 Temperaturas en los componentes y consumos medidos con una temperatura ambiente de 25°C y con el circuito de control conectado al módulo de potencia sin procesar potencia.....- 98 -

Tabla 3-7 Temperaturas máximas de funcionamiento de los componentes del circuito de control CGD15HB62P1.....- 100 -

Tabla 3-8 Consumo del circuito CGD15HB62P1 para distintas temperatura ambiente y frecuencias de conmutación diferentes. .....- 104 -

Tabla 3-9 Consumo del circuito PT62SCMD12 para distintas temperatura ambiente y frecuencias de conmutación diferentes. .....- 104 -

Tabla 3-10 Características del *driver* CGD15FB45P1.....- 105 -

Tabla 3-11 Relación de pines del *driver*. .....- 105 -

Tabla 3-12 Características del núcleo ETD59 [3.25]. .....- 111 -

Tabla 3-13 Resumen de componentes. .....- 120 -

Tabla 3-14 Peso de los componentes principales. .....- 121 -

Tabla 3-15 Precio de los principales componentes. .....- 122 -

Tabla 3-16 Valores I_{LV} y t_D teóricos y experimentales para relación de tensiones 600V/800V. ..- 138 -

Tabla A-1 Parámetro k_i para el modo de conducción CCM-HS.....- 157 -

Tabla A-2 Parámetro k_i para el modo de conducción BCM-ZCS.....- 158 -

Tabla A-3 Parámetro k_i para el modo de conducción TCM.....- 160 -

Tabla A-4 Parámetro k_i para el modo de conducción TCM-ZVS y QSW-ZVS. .....- 161 -

Lista de acrónimos y símbolos

ΔI_L	Rizado de corriente por la inductancia.
α, β, γ	Constantes dependientes del material del núcleo de la bobina.
A_e	Área efectiva del núcleo de la bobina.
BCM	*Boundary Conduction Mode.* Modo de conducción límite.
BW	*Band-width.* Ancho de banda.
CCM-HS	*Continuous Conduction Mode with Hard-Switching.* Modo de conducción continuo con conmutación dura.
C_{GD}	Capacidad puerta-drenador del transistor.
C_{GS}	Capacidad puerta-fuente del transistor.
CHB	*Cascade Half-Bridge.* Medio puente en cascada.
Co	Núcleo de la bobina.
Coss	Capacidad parásita de salida del transistor.
CS	Sensor de corriente.
C_{sw}	Capacidad parásita efectiva.
Cu	Cobre de la bobina.
d	Ciclo de trabajo.
di	Diámetro del hilo de cobre.
D	Drenador del transistor.
DC/DC	
DCM	*Discontinuous Conduction Mode.* Modo de conducción discontinuo.
EMI	*ElectroMagnetic Interference.* Interferencia electromagnética.
E_{on}	Energía de encendido del transistor.
E_{on_const}	Valor en el origen de la recta E_{on}.
E_{on_pend}	Valor de la pendiente de la recta E_{on}.
E_{off}	Energía de apagado del transistor.
E_{off_const}	Valor en el origen de la recta E_{off}.
E_{off_pend}	Valor de la pendiente de la recta E_{off}.
f	Frecuencia de conmutación.
f_{max}	Frecuencia máxima de conmutación.
f_{min}	Frecuencia mínima de conmutación.
F.O.	Fibra óptica
G	Puerta del transistor.

GaN	Nitruro de Galio.
h	Histéresis.
$\overline{I_d}$	Corriente media por el diodo.
I_{d_rms}	Corriente eficaz por el diodo.
I_{DS}	Corriente drenador-fuente.
I_i	Corriente de entrada del convertidor.
$\overline{I_L}$	Corriente media por la inductancia.
$\overline{I_{L_lim}}$	Valor umbral de corriente media por la inductancia.
$\overline{I_{L_max}}$	Corriente media máxima por la inductancia.
I_L	Corriente por la inductancia.
I_{L_min}	Corriente mínima por la inductancia.
I_{Lp}	Corriente de pico por la inductancia.
I_{Lp_max}	Corriente de pico máxima por la inductancia.
I_{Lv}	Corriente de valle por la inductancia.
I_{Lv_opt}	Valor óptimo de corriente de valle por la inductancia.
I_o	Corriente de salida del convertidor.
IPOP	*Input Parallel Output Parallel.* Entrada en paralelo, salida en paralelo.
IPOS	*Input Parallel Output Series.* Entrada en paralelo, salida en serie.
I_{rms}	Valor eficaz de la corriente.
ISOP	*Input Series Output Parallel.* Entrada en serie, salida en paralelo.
ISOS	*Input Series Output Series.* Entrada en serie, salida en serie.
I_1	Corriente por el puerto de media tensión (200 V-600 V).
I_2	Corriente por el puerto de alta tensión (800 V).
k_1, k_2, k_3, k_4	Variable que toma los valores 0 ó 1 en función del modo de conducción.
L	Inductancia.
LFT	*Line Frequency Transformer.* Transformador de Línea.
l_m	Longitud media de las vueltas de cobre.
MMC	*Modular Multilevel Converter.* Convertidor Modular Multinivel.
MOSFET	*Metal-Oxide-Semiconductor Field-Effect Transistor.*
η	Rendimiento.
η_T	Rendimiento total.
N	Número de vueltas de cobre sobre el núcleo de la bobina.
$N_{módulos}$	Número de módulos de la agrupación.
N_p	Número de hilos en paralelo.
P	Potencia.
P_{activa}	Potencia activa.

P_c	Pérdidas de conducción.
P_{Co}	Pérdidas en el núcleo de la bobina.
P_{Cu}	Pérdidas en el cobre de la bobina.
P_{dT}	Pérdidas durante el tiempo muerto.
P_{gate}	Pérdidas de puerta.
P_{ind}	Pérdidas por la inductancia.
P_{max}	Potencia máxima.
$P_{reactiva}$	Potencia reactiva.
P_{sw}	Pérdidas de conmutación.
Q_G	Carga total de puerta del transistor.
Q_{GD}	Carga puerta-drenador del transistor.
Q_{GS}	Carga puerta-fuente del transistor.
QSW	*Quasi-Square Waveform.* Modo de conducción resonante.
R_d	Resistencia dinámica del diodo.
R_{DSon}	Resistencia drenador-fuente del transistor.
R_{Gon}	Resistencia de encendido de puerta del transistor.
R_{Goff}	Resistencia de apagado de puerta del transistor.
R_G	Resistencia de puerta del transistor.
RX	Receptor de F.O.
ρ_o	Resistividad del cobre.
S	Fuente del transistor.
SBD	*Schottky Barrier Diode*. Diodo Schottky de Protección.
S_e	Sección del cobre.
SiC	Carburo de Silicio.
S_1	Transistor principal (conectado a masa).
S_2	Transistor secundario.
T	Periodo de conmutación.
T^a / Ta	Temperatura.
TCM	*Triangular Conduction Mode.* Modo de conducción triangular.
t_{iLmin}	Tiempo mínimo para conseguir resonancia.
T_j	Temperatura en la unión.
t_{on}	Tiempo de encendido del transistor.
t_{off}	Tiempo de apagado del transistor.
t_D	Tiempo muerto.
t_{D_opt}	Valor de tiempo muerto óptimo.
TX	Transmisor de F.O.

V_d	Tensión de codo del diodo.
V_{DS}	Tensión drenador-fuente del transistor.
V_e	Volumen efectivo del núcleo de la bobina.
V_{GS}	Tensión puerta-fuente del transistor.
V_i	Tensión de entrada del convertidor.
V_o	Tensión de salida del convertidor.
V_1	Bus de media tensión (200 V-600 V).
V_2	Bus de alta tensión (800 V).
w_0	Impedancia característica.
ZCD	*Zero Current Detection.* Detección de corriente cero.
ZCS	*Zero Current Switching.* Conmutaciones a corriente cero.
Z_{oS}	Impedancia de salida en bucle cerrado del convertidor fuente.
Z_{iL}	Impedancia de entrada en bucle cerrado del convertidor carga.
ZVS	*Zero Voltage Switching.* Conmutaciones a tensión cero.

Índice de contenidos

Agradecimientos i

Resumen iii

Abstract vii

Índice de figuras xi

Índice de tablas xvii

Lista de acrónimos y símbolos xix

Índice de contenidos xxiii

1. Introducción ..... - 1 -

1.1. Contexto energético ..... - 1 -

1.2. Transformador electrónico de potencia ..... - 4 -

1.2.1. Aislamiento galvánico en la etapa DC/DC de un PET ..... - 8 -

1.3. Fuentes de Energía Distribuidas ..... - 9 -

1.3.1. Sistemas de almacenamiento de energía. Baterías ..... - 10 -

1.4. Dispositivos de Banda Prohibida Ancha ..... - 11 -

1.5. Comparativa de convertidores bidireccionales no aislados ..... - 12 -

Referencias ..... - 18 -

2. Mejora del convertidor elevador síncrono ..... - 25 -

2.1. Convertidor con ratio de tensiones fijas ..... - 25 -

2.1.1. Modos de conducción ..... - 26 -

2.1.1.1. Modos de conducción con frecuencia constante ..... - 26 -

2.1.1.2. Modos de conducción con frecuencia variable ..... - 28 -

2.1.1.3. Modo de conducción discontinuo.....- 31 -

2.1.1.4. Comparativa descriptiva de los modos de conducción analizados.- 33 -

2.1.2. Modelos de pérdidas .....- 33 -

2.1.2.1. Pérdidas de conducción .....- 34 -

2.1.2.2. Pérdidas de conmutación.....- 34 -

2.1.2.3. Pérdidas de puerta.....- 37 -

2.1.2.4. Pérdidas en la inductancia .....- 38 -

2.1.3. Comparación basada en los modelos de pérdidas entre de los modos de conducción previamente descritos.....- 38 -

2.1.3.1. Dependencia potencia-frecuencia de conmutación.....- 39 -

2.1.3.2. Comparación de parámetros de diseño de los modos de conducción - 42 -

2.1.3.3. Estrategia de control con cambio entre modos.....- 47 -

2.2. Aplicación de modularidad al diseño del convertidor .....- 50 -

2.2.1. Agrupaciones modulares.....- 50 -

2.2.1.1. Entrada en serie y salida en serie.....- 50 -

2.2.1.2. Entrada en paralelo y salida en paralelo.....- 52 -

2.2.1.3. Agrupaciones mixtas.....- 54 -

2.2.1.4. Convertidor elevador en cascada.....- 58 -

2.2.2. Técnicas de control para agrupaciones modulares IPOP .....- 61 -

2.2.2.1. Técnicas balanceadas. Maestro-esclavo .....- 63 -

2.2.2.2. Técnica de encendido secuencial.....- 64 -

2.3. Convertidor con ratio de tensiones variables.....- 66 -

2.3.1. Convertidor elevador con ratio de tensiones variables y técnicas de corriente de valle para mantener modo TCM-ZVS ..... - 67 -

2.3.1.1. Modelo de pérdidas modificado considerando pérdidas durante t_D- 72 -

Referencias ..... - 75 -

3. Resultados experimentales ..... - 79 -

3.1. Evaluación comparativa de los dispositivos de potencia ..... - 79 -

3.1.1. El módulo CCS050M12CM2. Características ..... - 88 -

3.2. Circuito de control de puerta ..... - 90 -

3.2.1. Pruebas experimentales de funcionamiento del *driver* ..... - 96 -

3.2.1.1. Conmutaciones del *driver* en vacío a temperatura ambiente no controlada ..... - 96 -

3.2.1.2. Conmutación del *driver* aplicando las señales de control al módulo de potencia ..... - 98 -

3.2.1.3. Conmutaciones del *driver* variando la temperatura ambiente- 100 -

3.2.2. Etapa de adaptación entre el *driver* y el control central ..... - 105 -

3.2.2.1. Protocolo de señales entre el control central y el *driver* ..... - 105 -

3.2.2.2. Adaptación entre etapas de control (FPGA y *driver*) ..... - 106 -

3.3. *Set-up* experimental del convertidor elevador síncrono ..... - 109 -

3.3.1. Diseño de la bobina ..... - 109 -

3.3.2. Sensores ..... - 115 -

3.3.2.1. Sensor de tensión ..... - 115 -

3.3.2.2. Sensor de corriente y comparador de paso por cero ..... - 117 -

3.3.2.3. Adaptación entre sensores y el control central ..... - 119 -

3.3.2.4. Sistema completo ..... - 120 -

3.4. Diseño del control digital para validar las estrategias de control propuestas.... - 122 -

3.4.1. Convertidor elevador único con distintos modos de conducción ..... - 124 -

3.4.2. Convertidor elevador con modularidad ..... - 127 -

3.4.3. Cambio de modo de conducción en función de la potencia ..... - 130 -

3.4.4. Análisis del valor de corriente negativa y de tiempo muerto operando en TCM-ZVS con relación de tensión distinta a $V_2=2V_1$ ..... - 137 -

Referencias ..... - 140 -

4. Conclusiones ..... - 143 -

4.1. Conclusiones generales y contribuciones principales ..... - 143 -

4.1.1. Publicaciones en revista internacional ..... - 145 -

4.1.2. Publicaciones en congreso internacional ..... - 145 -

4.1.3. Publicaciones en congreso nacional ..... - 146 -

4.2. Sugerencias de trabajo futuro ..... - 146 -

4.3. Financiación ..... - 147 -

5. Conclusions ..... - 149 -

5.1. General conclusions and main contributions ..... - 149 -

5.1.1. Publications in International Journals ..... - 150 -

5.1.2. Publications in International Conferences ..... - 151 -

5.1.3. Publications in National Conferences ..... - 151 -

5.2. Possible future work ..... - 152 -

5.3. Funding ..... - 153 -

Anexo A. Pérdidas de conmutación para los distintos modos de conducción ..... - 155 -

Anexo B. Relación potencia-frecuencia para BCM-ZCS, TCM-ZVS y QSW-ZVS ..... - 163 -

Anexo C. Convertidor con comportamiento reductor ..... - 167 -

C.1. Comparación de parámetros de diseño de los modos de conducción ..... - 167 -

C.2. Convertidor con ratio de tensiones variables ..... - 169 -

1. Introducción

En este capítulo se hace una breve introducción al contexto energético actual y a los retos que esto supone a la industria eléctrica, tanto a nivel de generación de energía como de distribución de la misma. En relación con esta problemática, se presenta el estado del arte de los transformadores electrónicos de potencia como alternativa a los tradicionales transformadores de línea, y se estudian las principales propuestas para sus distintas etapas de conversión reportadas en la literatura técnica actual. Tras exponer las principales características de los transformadores electrónicos de potencia, se analiza la evolución de los sistemas de energía distribuida y su posible integración en transformadores electrónicos de potencia, así como las principales ventajas que pueden aportar los dispositivos de banda prohibida ancha en este tipo de aplicaciones. Finalmente, se presenta una topología de convertidor bidireccional síncrono que cumple todos los requisitos necesarios en cuanto a tensión, potencia, frecuencia de conmutación y rendimiento para la integración de fuentes de energía distribuidas a nivel de celda en un transformador electrónico de potencia basado en un convertidor multinivel.

1.1. Contexto energético

El consumo de energía a nivel mundial, así como las reservas energéticas disponibles para abastecer dichas necesidades, son asuntos de especial importancia en la actualidad. El continuo crecimiento del consumo energético en los últimos años (véase como ejemplo el consumo en España en los último 27 años que se ha visto incrementado un 170%, Fig. 1.1) hace que se abran nuevas vías de investigación y desarrollo para conseguir una mejora continua del sistema eléctrico actual tanto a nivel de generación como de transporte, distribución y consumo de la misma.

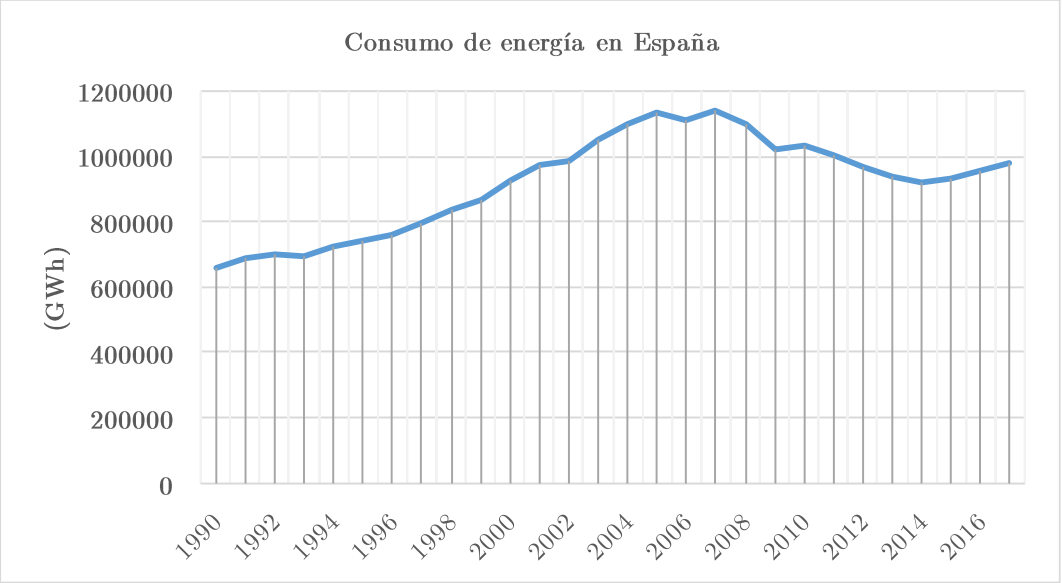


Fig. 1.1 Consumo de energía primaria en España en el periodo 1990-2017 [1.1].

Además, la dependencia en fuentes de energía no renovables (Fig. 1.2) cuyo impacto ambiental y económico es cada vez más acusado, hace que se esté llevando a cabo una transición energética global, marcada especialmente en la Unión Europea por el Marco Energía y Clima 2030 [1.2], que supone un gran desafío pero a la vez una gran oportunidad.

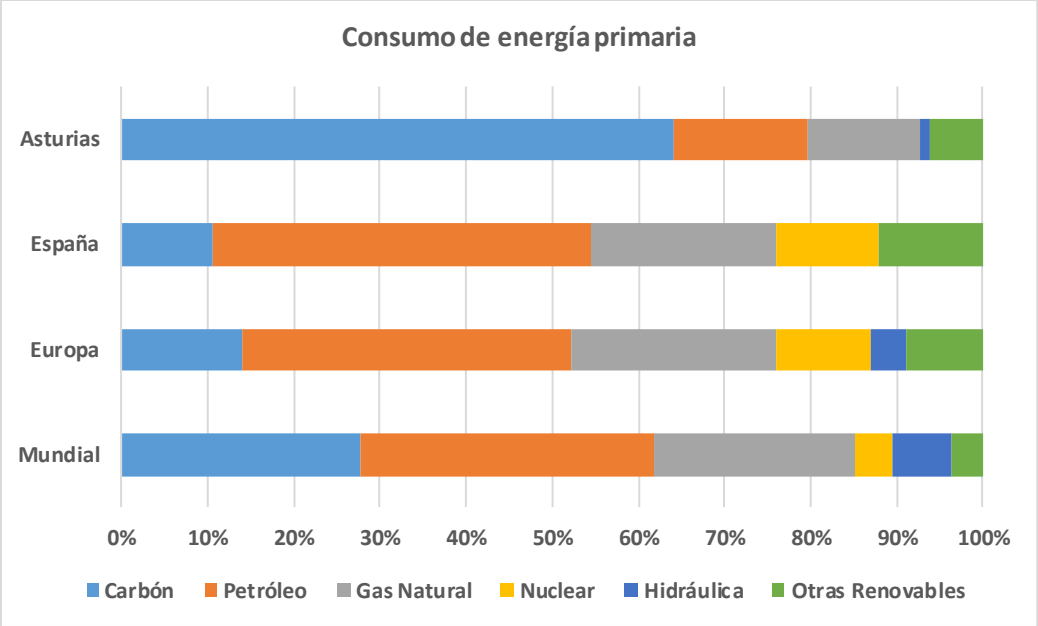


Fig. 1.2 Reparto del consumo de energía primaria en 2018 en distintos contextos geográficos [1.3].

No sólo es necesario la inversión en energías renovables para llegar al 42% de la producción total (con especial interés en España por el aprovechamiento de la energía eólica y solar fotovoltaica, Fig. 1.3) que marcan estos planes nacionales y europeos, sino que también se busca una mejora de la eficiencia energética de al menos un 32% respecto a los valores actuales [1.2]. Esto hace que cualquier mejora en el rendimiento en las diferentes etapas de generación, distribución, conversión o almacenamiento de la energía, suponga un paso importante en el contexto total.

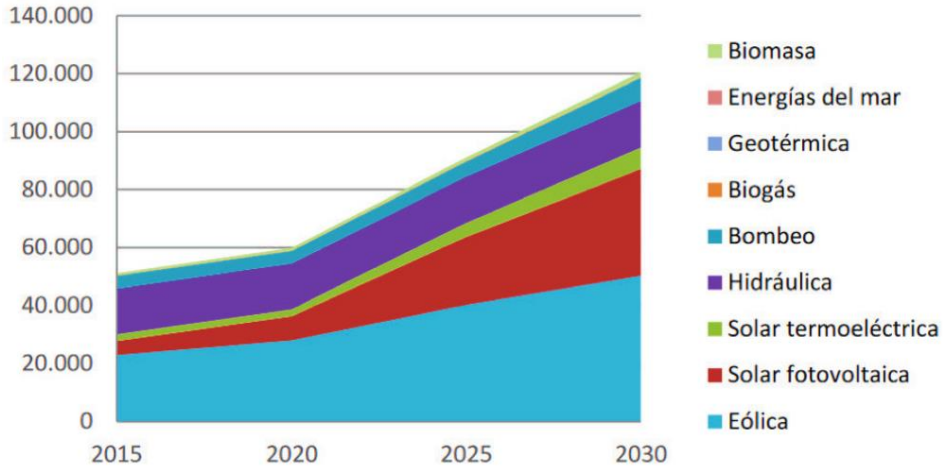


Fig. 1.3 Capacidad instalada de tecnologías renovables (MW) en España según el Plan Nacional Integrado de Energía y Clima 2021-2030 (PNIEC) [1.5].

Asimismo, el creciente uso de fuentes de energía renovables está forzando que la propia estructura de la red eléctrica cambie (Fig. 1.4). Tradicionalmente, el flujo de potencia iba unidireccionalmente desde las centrales productoras hacia los usuarios y, por ello, para transformar los niveles de tensión de la red eléctrica de alta tensión (HVAC) a niveles de baja tensión (LVAC) se utilizaban los transformadores de línea (LFT, del inglés *Line Frequency Transformers*). Estos han sido los elementos clave en la distribución y transmisión de energía eléctrica, por tratarse de una tecnología barata y bien establecida que, además, proporciona aislamiento en la red.

Sin embargo, la inclusión exponencial de fuentes de energía renovables para abastecer las necesidades energéticas, así como la necesidad de poder gestionar de forma más rigurosa el balance de potencia dando la posibilidad de actuación a nivel de la red de distribución, ha hecho que se apueste cada vez más por redes eléctricas más inteligentes y con mejor gestión de la energía transferida. La generación de energía eléctrica se realiza de una manera cada vez más distribuida y por lo tanto la distribución

de energía y el flujo de potencia es más complejo y se debe gestionar de una manera más inteligente. En este sentido, los LFT tienen ciertas limitaciones, como pueden ser la no compensación de desbalances en la red (ya que la tensión de salida es una representación de la tensión de entrada y cualquier fallo en la entrada se verá reflejado), la falta de control en el flujo de potencia o su pobre eficiencia para bajos niveles de carga [1.6]. Las mencionadas limitaciones, entre otras, pueden ser solventadas mediante el uso de transformadores electrónicos de potencia.

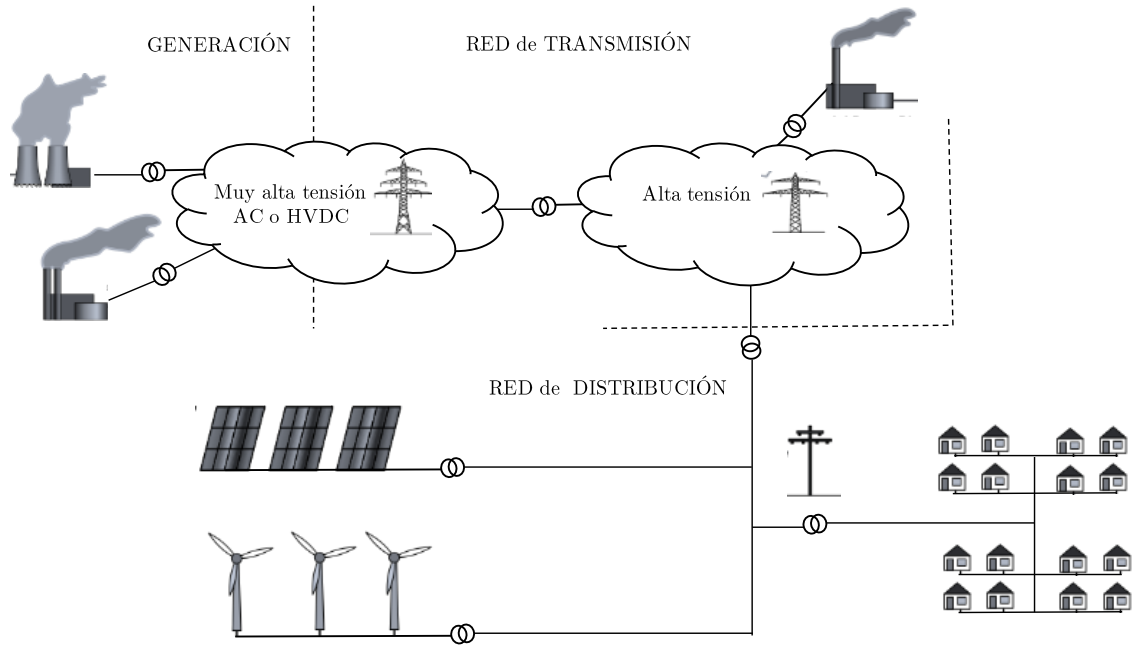


Fig. 1.4 Esquema genérico de la estructura de la red eléctrica.

1.2. Transformador electrónico de potencia

Los transformadores electrónicos de potencia (PET, del inglés *Power Electronic Transformers*), también conocidos en la literatura como transformadores de estado sólido (SST, del inglés *Solid State Transformer*) se introdujeron en la literatura en 1970 [1.7] y se conciben como la alternativa a los LFT. El PET es un sistema de conversión de energía basado en convertidores de potencia diseñados con dispositivos con capacidad de alta frecuencia de conmutación, que permiten reducir el volumen y peso de los componentes y así aumentar la densidad de potencia del conjunto. Además, los PET proporcionan un mayor número de funcionalidades, como son la compensación de desbalances, la gestión de flujo de potencia bidireccional o el control de la potencia reactiva por la red, y se ajustan

más a las necesidades en las redes de distribución de energía emergentes, aunque por el momento son inferiores en términos de coste y fiabilidad comparados con los LFT por ser una tecnología menos madura [1.6]-[1.11]. Los PET se pueden clasificar en función del número de etapas de que están compuestos. Existen diseños propuestos con distinto número de etapas [1.12]-[1.15], aunque la opción más popular suele ser la de tres etapas (AC/DC, DC/DC y DC/AC), [1.16]-[1.18]. Su estructura, de forma genérica, puede ser como las mostradas en la Fig. 1.5, donde además de los puertos de alterna HVAC y LVAC, se pueden distinguir en algunas topologías dos puertos de continua: de alta tensión (HVDC) y baja tensión (LVDC).

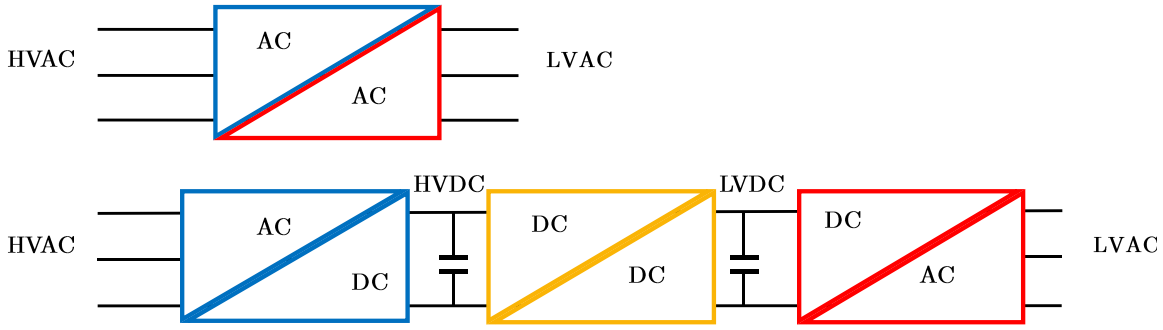


Fig. 1.5 Estructuras que puede adoptar un PET.

Para la implementación de la etapa AC/DC se necesitan convertidores de potencia capaces de gestionar muy altas tensiones (de decenas a centenas de kilovoltios) y por ello se suele optar por algún tipo de serialización. Esta puede hacerse bien serializando semiconductores, cuya tensión de bloqueo máxima está limitada (un ejemplo típico son los IGBT de Si, que para este tipo de aplicaciones pueden tener una tensión de bloqueo de 6,5 kV cada uno) o bien, por medio de estructuras en las que son los convertidores los que se conectan en serie.

En concreto, es común el uso de convertidores multinivel para la implementación de la etapa AC/DC del PET, como es el caso de los convertidores modulares multinivel (MMC, del inglés *Multilevel Modular Converter*) o de los convertidores de medio puente en cascada (CHB, del inglés *Cascade Half-Bridge*) [1.19]-[1.22]. Como ejemplo, se muestra la etapa AC/DC de un PET basado en un MMC se muestran en la Fig. 1.6.

El caso del PET basado en CHB (Fig. 1.6) se compone de celdas apiladas que permiten escalar la tensión de la topología a MMCas necesidades de la aplicación. Además, por su configuración puede conseguirse redundancia con facilidad. Asimismo, si en lugar del condensador del bus de continua con tensión de celda V_{cell} se cambia por convertidores de potencia se pueden conseguir conversiones DC/AC o, incluso, la posibilidad de incorporar múltiples fuentes de DC aisladas entre sí.

Por otro lado, puede llegar a conseguirse entre los puntos neutros de cada fase un bus de continua de alta tensión (HVDC en la Fig. 1.6).

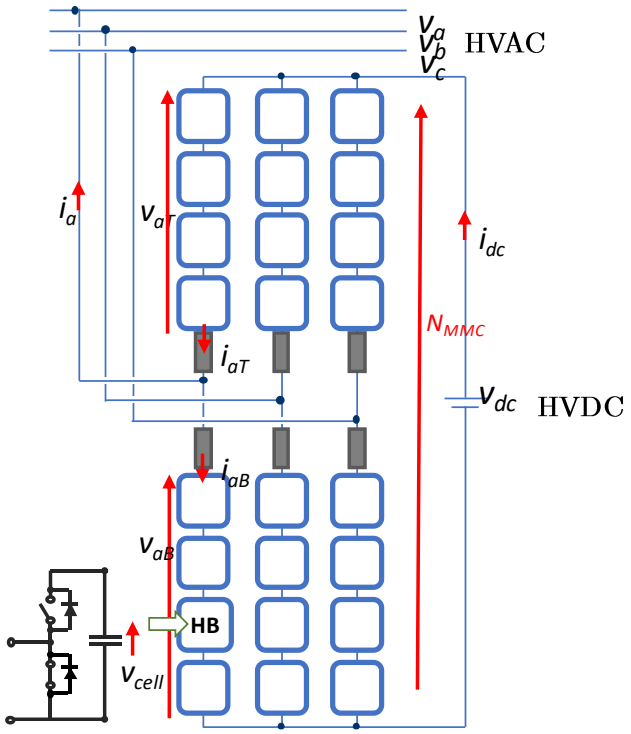


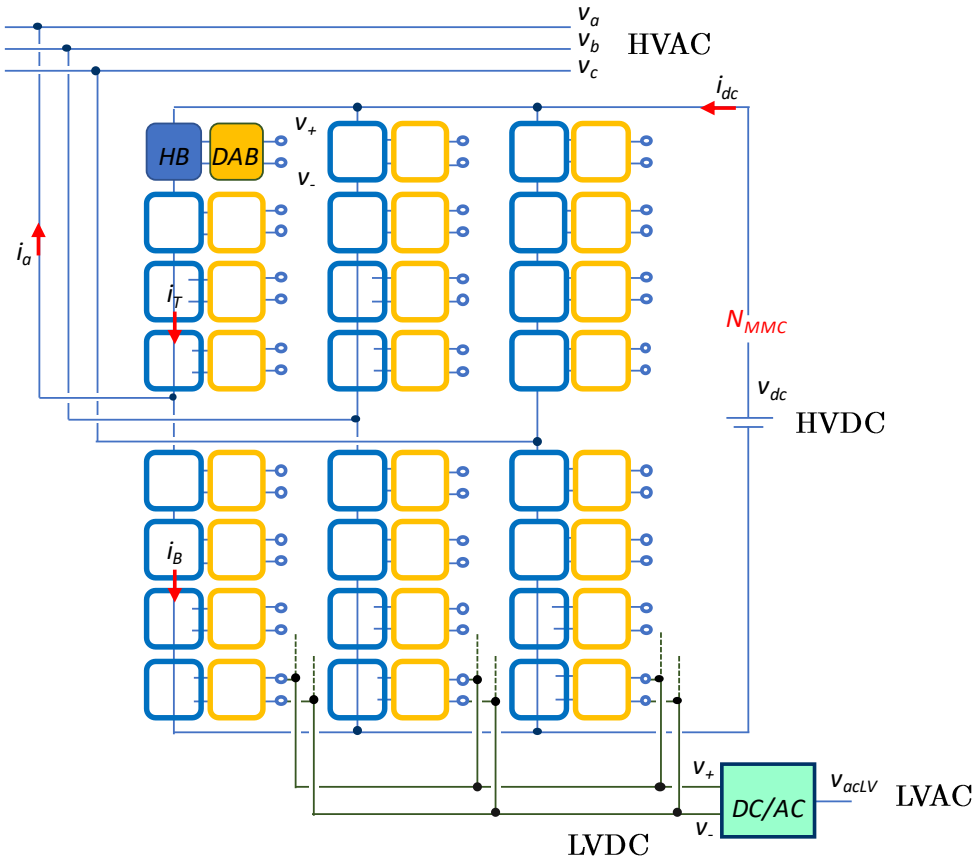
Fig. 1.6 Ejemplo de PET basado en MMC.

El aislamiento, generalmente necesario para la interconexión de dos redes de AC de los distintos puertos, suele proveerse en la etapa DC/DC del PET. Un convertidor usado típicamente para este propósito es el Dual Active Bridge (DAB) [1.23]-[1.28]. Siguiendo el ejemplo previo, se muestra en la Fig. 1.7 la implementación del PET mediante MMC+DAB.

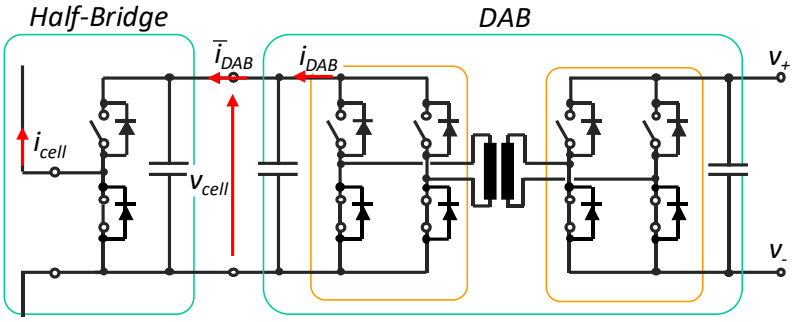
El DAB permite inyectar o demandar corriente de forma bidireccional al MMC, aportando aislamiento entre el puerto HVAC y el LVAC. Además, las salidas de todos los DAB se pueden conectar en

paralelo, creando un puerto de baja tensión LVDC y de alta corriente que a su vez puede conectarse a la etapa final rectificadora, DC/AC.

Todo lo mencionado previamente para un PET basado en MMC, es equivalente para un PET basado en un CHB, sin embargo, para una misma tensión HVAC y suponiendo el uso de unos mismos dispositivos de potencia, el PET basado en MMC tiene como ventaja la creación de un bus de alta tensión HVDC (convirtiéndolo en una topología tripuerto) pero en cambio necesita cuatro veces más celdas que un PET basado en CHB, lo cual implica dos veces más componentes. Esto hace que su uso pueda ser interesante en aplicaciones donde se pueda aprovechar el puerto extra HVDC.



(a)



(b)

Fig. 1.7 (a) Ejemplo de PET basado en MMC con etapa DC/DC formada por DAB. (b) Detalle de HB + DAB.

1.2.1. Aislamiento galvánico en la etapa DC/DC de un PET

Como se ha mencionado previamente, es posible proporcionar aislamiento galvánico a un PET utilizando un convertidor DC/DC aislado conectado a nivel de celda al convertidor MMC. Aunque las tensiones a soportar por dicho convertidor son reducidas (la tensión de celda) gracias a la topología multinivel, el aislamiento que debe proporcionar es el requerido para la conexión del as dos redes AC, que por lo general es elevado.

Sin embargo, no todas las salidas de las etapas DC/DC tienen porqué emplearse para la creación del bus LVDC, sino que se pueden contemplar otras posibilidades, como puede ser la integración de pequeñas fuentes de potencia al PET (i.e. paneles solares) o la integración de sistemas de almacenamiento de energía distribuida (i.e. baterías de alta tensión) [1.30]-[1.32].

En esos casos la etapa DC/DC no necesariamente tiene que ser implementada por un convertidor tipo DAB que provea aislamiento, sino que podría optarse por convertidores DC/DC sin aislamiento galvánico (convertidores en rojo en la Fig. 1.8) con capacidad de gestión de la energía bidireccionalmente y con niveles de tensión del orden de 1kV (tensión típica a nivel de celda) para poder adaptar la tensión, por ejemplo, de las baterías a la tensión de celda.

Aunque algunos standard promueven el uso de aislamiento para cargadores de baterías conectados desde una fuente AC a una carga flotante [1.33], otros standard más recientes [1.34] rechazan esa

práctica como obsoleta ya que no refleja las necesidades actuales de los usuarios. Además, existen trabajos técnicos publicados recientemente que optan por esta segunda opción [1.35]-[1.38].

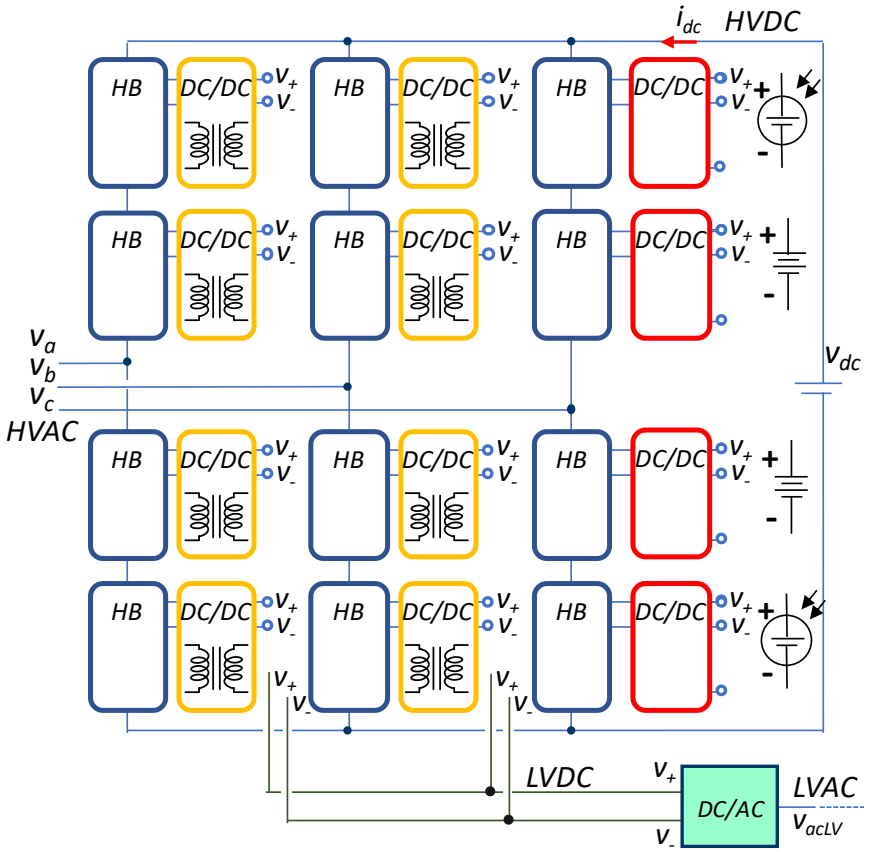


Fig. 1.8 Ejemplo de PET basado en MMC con conversión DC/DC con y sin aislamiento.

1.3. Fuentes de Energía Distribuidas

Como se introduce en el apartado 1.1, la red de distribución eléctrica ha comenzado a cambiar. La energía generada de manera distribuida y conectada directamente a la red de distribución supone ya un 20% de la generación total de energía [1.39] y esta cifra sigue creciendo.

Hasta ahora estas fuentes de energía distribuidas se han caracterizado por ser numerosas, pero de pequeña o media capacidad, por tener poca o ninguna telemetría (situación que está cambiando) y por inyectar la potencia en puntos diversos de la red, normalmente a baja tensión [1.39]. Esto causa que el mercado energético esté actualmente sólo parcialmente regulado (y esto se agrava porque

muchas de estas fuentes de energía distribuidas no siguen la demanda eléctrica, sino que generan o no energía en función de las condiciones atmosféricas) y que sea necesaria una mejor gestión, sobre todo desde un punto de vista *software* [1.40].

Dentro de las fuentes de energía distribuida puede hacerse una clasificación de los recursos existentes. Por un lado, se distinguen las unidades de generación distribuidas (DG, del inglés *Distributed Generation*) y, por otro, las unidades de almacenamiento distribuidas (DS, del inglés *Distributed Storage*) [1.41]. Entre las DG se distinguen los motores de combustión, micro y mini turbinas de gas, turbinas eólicas, celdas de combustible, sistemas fotovoltaicos o sistemas geotérmicos. Asimismo, entre los DS se encuentran las baterías, los supercondensadores o los sistemas magnéticos de almacenamiento superconductores. Todos estos elementos hacen que las redes eléctricas de distribución pasen de ser sistemas puramente pasivos a ser sistemas que afectan a la dinámica de la red o con capacidad para modificar la misma.

Valiéndose de este auge en las redes de distribución, ha aparecido lo que se conoce como *microgrid*. Una *microgrid* (o microrred) se define como una isla que forma parte de la red eléctrica y que a su vez no depende necesariamente de ella (pudiendo trabajar de forma aislada), ya que está formada como mínimo por un DG, opcionalmente algunos DS y un cierto número de cargas asociadas a estos [1.42]. Esta práctica puede aportar soluciones de fiabilidad ante una falta de suministro en la red eléctrica principal, así como una mejora de la calidad del suministro reduciendo la distorsión del contenido armónico que llega a las cargas.

1.3.1. Sistemas de almacenamiento de energía. Baterías

La batería es por excelencia el sistema de almacenamiento de energía eléctrica portable más extendido. Además, la posibilidad de recarga continuada que ofrecen las hace de especial interés no solo para la integración de DS en los PET, sino también en sectores como el del transporte [1.43] (sector en el que los motores de combustión suponen un quinto de la demanda total de energía a nivel mundial) y, particularmente, en los nuevos vehículos eléctricos (EV, del inglés *Electric Vehicule*) [1.44].

El proceso de carga de las baterías se hace normalmente en tres etapas Fig. 1.9, [1.45]-[1.46], con una etapa final donde la corriente de carga es muy baja. Esto unido al alto rendimiento buscado en un

PET, hace que si se pretende integrar una batería en un PET se necesite un convertidor de potencia capaz de soportar alta tensión, control del flujo de potencia de forma bidireccional y que mantenga un alto rendimiento en un amplio rango de carga.

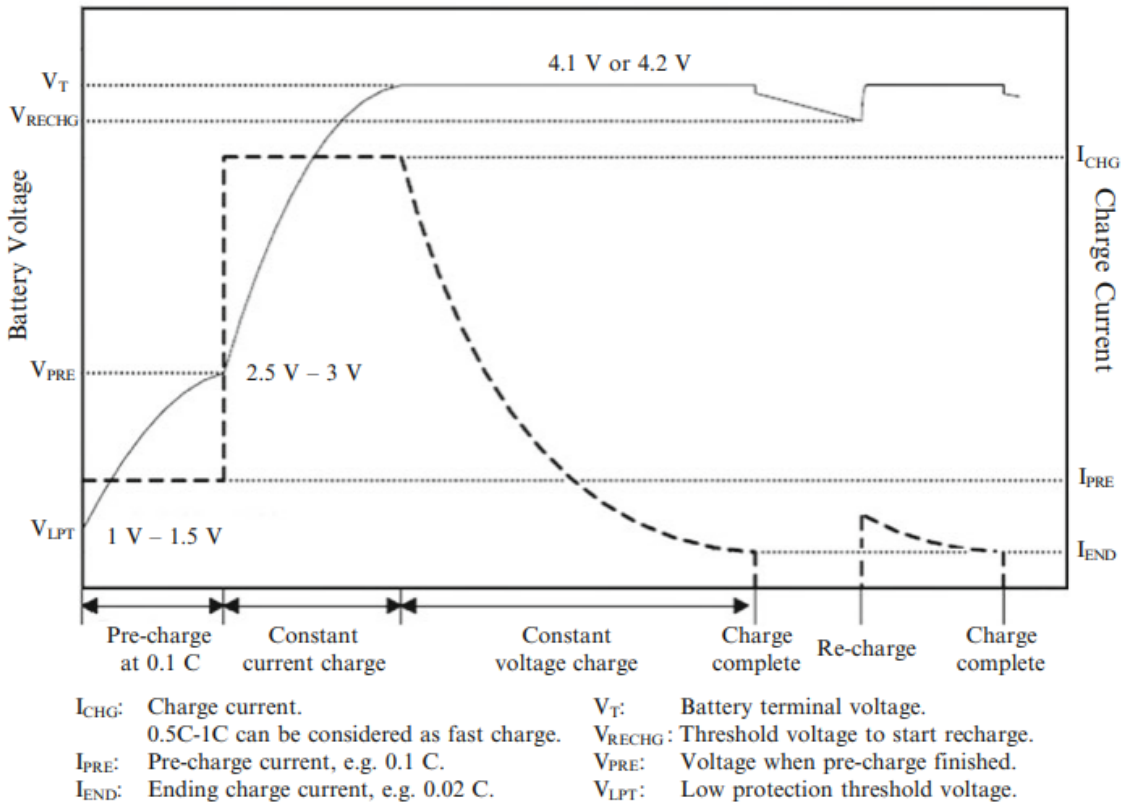


Fig. 1.9 Perfil de carga de una batería de Li-ion [1.45].

1.4. Dispositivos de Banda Prohibida Ancha

El uso de semiconductores capaces de soportar alrededor de 1200-1700 V se encuentra cada vez más extendido en el ámbito de la electrónica de potencia, existiendo a su vez una previsión de aumento de la demanda de este tipo de dispositivos en los próximos años [1.47]. Los tradicionales dispositivos de potencia basados en Silicio (Si) han sido explotados hasta llegar a su límite material, proporcionando unas excelentes prestaciones y encontrándose masivamente en el desarrollo de convertidores de potencia. A pesar de ello, estos no siempre son aptos para aplicaciones en las que se busque alta

tensión a la vez que alta frecuencia de conmutación, alta temperatura, alto rendimiento y alta densidad de potencia [1.48].

Como alternativa a los mismos, en los últimos años se ha apostado por la investigación y desarrollo de los dispositivos de banda prohibida ancha (WBG, del inglés *Wide Band Gap*). Los dispositivos de WGB son superiores en muchos aspectos a los dispositivos de Si, logrando reducir el peso, volumen y coste de los sistemas, a la par que mejoras en el rendimiento, soportando tensiones mayores, frecuencias de conmutación más altas, asegurando menores pérdidas de conmutación y capacidad de funcionamiento ante condiciones de temperatura más exigentes [1.49]. Todas estas características los hacen especialmente atractivos en aplicaciones en las que, por ejemplo, el peso o el volumen es un factor limitante y, por lo tanto, se han llevado a cabo numerosos estudios comparativos en la literatura técnica más reciente para demostrar sus mejores prestaciones [1.50]-[1.52].

Dos de las tecnologías más maduras basadas en materiales WBG son el Carburo de Silicio (SiC) y el Nitruro de Galio (GaN). Sin embargo, por el momento, los dispositivos de GaN han quedado relegados a un rango de tensiones inferior a los 600 V debido en parte a la falta de investigación en substratos de GaN sobre GaN [1.53] y de GaN sobre Zafiro [1.54] los cuales pueden llegar también a soportar altas tensiones de bloqueo pero con un coste económico mucho mayor que el GaN sobre Silicio.

Los dispositivos de SiC son, por tanto, los más susceptibles de ser utilizados en aplicaciones de alta tensión (que muchas veces implica también alta potencia) y a pesar de la juventud de esta tecnología, comparada con el silicio, su fiabilidad ha sido reportada [1.55] y se continua trabajando en la mejora de sus prestaciones [1.56].

1.5. Comparativa de convertidores bidireccionales no aislados

Una vez planteado el contexto, y a modo de resumen, el objetivo de esta tesis se basa en el diseño de un convertidor bidireccional sin aislamiento galvánico de alta tensión basado en dispositivos WBG para asegurar una alta densidad de potencia y capaz de mantener un alto rendimiento en un amplio rango de carga aplicando distintas estrategias de control. Si bien su aplicación se ha centrado en la dotación de capacidad de almacenamiento de energía distribuida en un PET, el convertidor que se va a proponer es válido para cualquier aplicación en la que no se necesite aislamiento e implique la

conexión de baterías de alta tensión (del orden de 400 V) a un bus de alta tensión (del orden de 800 V) como puede ser el cargador rápido de un vehículo eléctrico o la conexión de paneles solares a un sistema de almacenamiento basado en baterías.

De entre las topologías DC/DC sin aislamiento existentes, se destacan a continuación aquellas que permiten un flujo de potencia bidireccional (topologías síncronas que se valen de MOSFET para todos sus interruptores, prescindiendo de los diodos), con el menor número de interruptores posible [1.57], y que en esta pequeña revisión comparativa se limitará a dos MOSFET.

La primera de las topologías es el convertidor elevador síncrono (Fig. 1.10). Su relación de tensiones salida/entrada sigue la expresión

$$\frac{V_2}{V_1}=\frac{1}{1\text{-d}} \tag{1.1}$$

siendo d el ciclo de trabajo de la señal de control PWM (1.2) o equivalentemente, el porcentaje del periodo de conmutación (T) en que el interruptor principal (S_1) está conduciendo (t_{on}) y, el contrario de este, t_{off} (1.3), el tiempo que conduce el interruptor secundario (S_2).

$$d = t_{on}/T \tag{1.2}$$

$$t_{off}=T\text{-}t_{on} = (1-d)T \tag{1.3}$$

Cuando se habla de convertidor con comportamiento como elevador, el flujo de potencia va de V_1 hacia V_2.

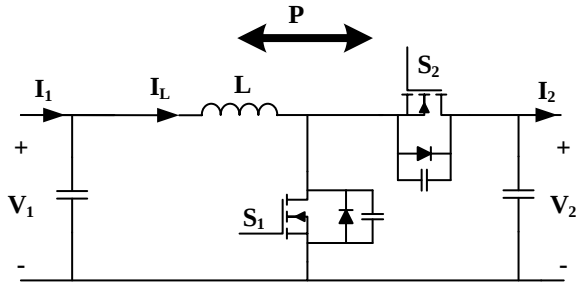


Fig. 1.10 Convertidor elevador síncrono.

Una de las ventajas de este convertidor es que consigue mantener una tensión de salida alta, aunque la tensión de entrada caiga a niveles bajos sin uso de un transformador. Esto es posible gracias a la

modulación por ancho de pulso (PWM). Precisamente uno de los retos que supone este convertidor es la búsqueda del valor de todos los parámetros del circuito y una frecuencia PWM dependiendo de la tensión requerida a la salida del convertidor y la potencia que ha de manejar [1.58]. Por ser el convertidor elevador una topología bien conocida, existen en la literatura técnica numerosos métodos de análisis, basados tanto en modelos promediados [1.59]-[1.62] como en análisis de transitorios por medio de modelos de gran señal [1.63]-[1.64]. De la misma manera, existen distintas técnicas de control para regular esta topología altamente no lineal basados en control de corriente [1.65]-[1.67] o la inclusión de retardos para contrarrestar la dinámica del convertidor [1.68], entre otros. Sin embargo, las estrategias referidas no consiguen de forma natural mantener elevado el rendimiento del convertidor, especialmente a baja carga, por lo que es necesario proponer más técnicas que simultáneamente permitan alcanzar un rendimiento alto.

Además, esta topología es comúnmente empleada en aplicaciones similares a las que son objeto en este trabajo de tesis [1.69]-[1.71], como puede ser la conexión a PV o de carga del EV.

Por otro lado, cuando utilizando esta topología, se busca un comportamiento inverso, buscando que la tensión en V_2 sea mayor que en V_1, se habla de un convertidor reductor síncrono (Fig. 1.11).

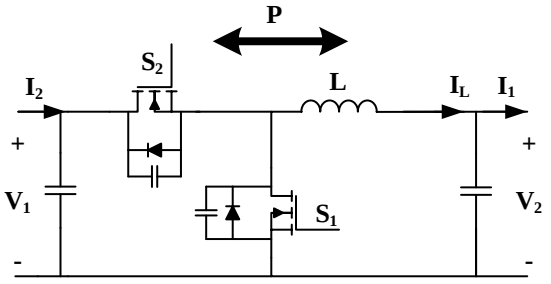


Fig. 1.11 Convertidor reductor síncrono.

En este caso la relación de tensiones cumple la expresión

$$\frac{V_1}{V_2}=d \tag{1.4}$$

pudiendo ser utilizado para tensiones de salida muy bajas en relación a la tensión de entrada.

De nuevo, existe numerosa literatura técnica referente al control de este convertidor, así como a estrategias para la mejora de su rendimiento [1.72]-[1.74]. La ventaja de estas dos topologías (elevador

y reductor), que comparten la disposición de sus componentes y sólo se diferencian en cuáles se consideran sus puertos de alta o baja tensión, radica en que siendo las topologías más simples pueden obtenerse rendimientos altos aplicándoles técnicas de control conocidas de forma independiente según que comportamiento se desee en cada instante.

De aquí en adelante, en este trabajo de tesis, la nomenclatura que se va a emplear es convertidor síncrono con comportamiento elevador cuando el flujo de potencia vaya de V_1 hacia V_2, y de convertidor síncrono con comportamiento reductor cuando el flujo de potencia vaya desde V_2 hacia V_1.

Otra de las topologías DC/DC sin aislamiento es el convertidor reductor-elevador de la Fig. 1.12, que aúna características de los dos convertidores anteriores, si bien su uso se prefiere en aplicaciones de baja tensión y alta corriente [1.75].

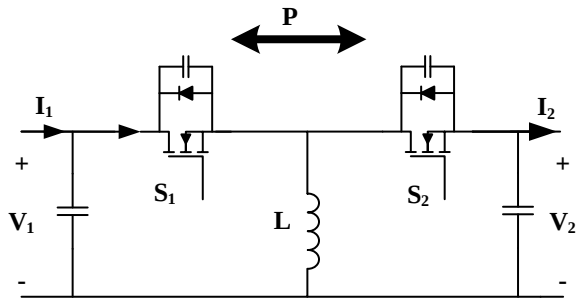


Fig. 1.12 Convertidor reductor-elevador sin aislamiento.

La relación de tensiones que cumple este tipo de convertidor es

$$\frac{V_2}{V_1} = \frac{d}{1\text{-}d} \tag{1.5}$$

A su salida se pueden obtener tensiones mayores, iguales o menores que la tensión de entrada, si bien para el caso bajo estudio (conexión de batería de alta tensión con tensión variable entre 200-600V a una celda de un PET de tensión de alrededor de 1kV) no se necesita tan amplio rango de trabajo, ya que el objetivo es elevar la tensión de la batería a la tensión de celda.

Hasta ahora las topologías presentadas están formadas por dos interruptores de potencia y un elemento magnético. Sin embargo, la topología Cuk mostrada en la Fig. 1.13 que sigue la relación de

tensiones (1.6) y la topología SEPIC representada en la Fig. 1.14 con relación de tensiones (1.7) se valen de dos elementos magnéticos y un condensador extra.

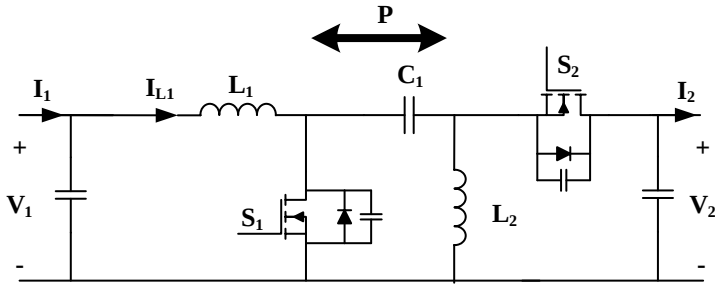


Fig. 1.13 Convertidor Cuk.

$$\frac{V_2}{V_1} = \frac{-d}{1-d} \tag{1.6}$$

Además, en el caso del convertidor Cuk, la tensión de salida es negativa con respecto a la referencia.

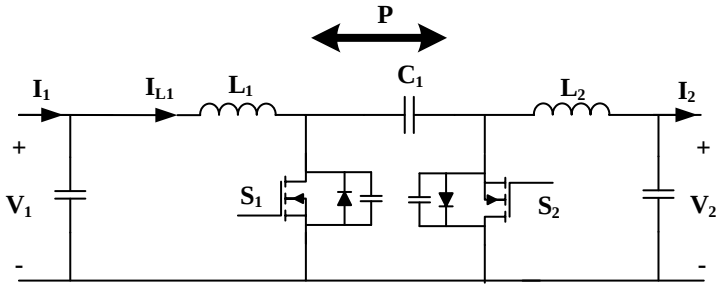


Fig. 1.14 Convertidor SEPIC.

$$d = \frac{V_2}{V_1 + V_2} \tag{1.7}$$

El convertidor SEPIC, permite un amplio rango de operación, consiguiendo una tensión de salida mayor, menor o igual a la tensión de entrada dependiendo de las necesidades [1.76].

Si bien, existen trabajos de investigación [1.57] que destacan las ventajas de los convertidores Cuk y SEPIC en cuanto a los bajo rizados de corriente y tensión en comparación con los convertidores elevador, reductor y reductor-elevador, los rendimientos más altos encontrados para estas dos topologías son más bajos que los mejores rendimientos de los convertidores elevador y reductor [1.77]-[1.80], presumiblemente debido en parte al mayor número de componentes de que están formados.

En resumen, se opta en este trabajo de tesis por el estudio del convertidor elevador síncrono (es decir, con posibilidad de usarlo también con comportamiento como reductor cuando el flujo de potencia va de V_2 hacia V_1), por ser la topología más sencilla existente, con el número mínimo de elementos magnéticos, que permite, además, su paralelización de forma sencilla, y con más aceptación en los trabajos de investigación encontrados en la literatura técnica para aplicaciones en las que no es necesario aislamiento galvánico y se trabaja con altos niveles de tensión y potencia.

Referencias

[1.1]-Instituto para la Diversificación y Ahorro de la Energía (IDEA). Estudios, informes y estadísticas. Balance de energía final.

[1.2]-Comisión Europea. Marco sobre clima y energía para 2030. https://ec.europa.eu/clima/policies/strategies/2030_es Último acceso Noviembre 2019.

[1.3]-Fundación Asturiana de la Energía (FAEN). Publicaciones. Energía en Asturias 2017.

[1.4]-Red Eléctrica de España (REE). Publicaciones. Avance del sistema eléctrico español 2018.

[1.5]-Instituto Sindical de Trabajo, Ambiente y Salud (ISTAS). El potencial de las energías renovables y su industria asociada en Asturias.

[1.6]- J. W. van der Merwe and H. d. T. Mouton, "The solid-state transformer concept: A new era in power distribution," AFRICON 2009, Nairobi, 2009, pp. 1-6. doi: 10.1109/AFRCON.2009.5308264.

[1.7]- W. McMurray, “Power converter circuits having a high-frequency link,” U.S. Patent 3517300, June 23, 1970.

[1.8]- Ronan, E.R.; Sudhoff, S.D.; Glover, S.F.; Galloway, D.L., "A power electronic-based distribution transformer," in Power Delivery, IEEE Transactions on , vol.17, no.2, pp.537-543, Apr 2002

[1.9]- van der Merwe, J.W.; du T. Mouton, H.; , "The solid-state transformer concept: A new era in power distribution," AFRICON, 2009. AFRICON '09. , vol., no., pp.1-6, 23-25 Sept. 2009

[1.10] Jih-Sheng Lai; Maitra, A.; Mansoor, A.; Goodman, F.; , "Multilevel intelligent universal transformer for medium voltage applications,"Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting.Conference Record of the 2005 , vol.3, no., pp. 1893- 1899 Vol. 3, 2-6Oct. 2005

[1.11] Xu She; Huang, A., "Solid state transformer in the future smart electrical system," in Power and Energy Society General Meeting (PES), 2013. IEEE , vol., no., pp.1-5, 21-25 July 2013

[1.12] J. Kolar and G. Ortiz, “Solid-state-transformers: Key components of future traction and smart grid systems,” presented at the Int. Power Electronics Conf. (IPEC), Hiroshima, Japan, 2014.

[1.13] C. Zhao, D. Dujic, A. Mester, J. K. Steinke, M. Weiss, S. Lewdeni-Schmid, T. Chaudhuri, and P. Stefanutti, Philippe, “Power electronic traction transformer: Medium voltage prototype,” IEEE Trans. Ind. Electron., vol. 61, no. 7, pp. 3257–3268, July 2014.

[1.14] M. Steiner and H. Reinold, “Medium frequency topology in railway applications,” in Proc. European Conf. Power Electronics and Applications, 2007, Aalborg, Denmark, pp. 1–10.

[1.15] S. Falcones, M. Xiaolin, and R. Ayyanar, “Topology comparison for solid state transformer implementation,” in Proc. IEEE Power and Energy Society General Meeting, 2010, pp. 1–8.

[1.16] European Union. Advanced power converter for universal and flexible power management in future electricity networks, UNIFLEX, FP6, EC Contract n: 019794 (SES6) European Commission, Directorate J-Energy.

[1.17] T. Zhao, G. Wang, S. Bhattacharya, and A. Q. Huang, “Voltage and power balance control for a cascaded H-bridge converter-based solid state transformer,” IEEE Trans. Power Electron., vol. 28, no. 4, pp. 1523–1532, Apr. 2013.

[1.18] S. Xu, S. Lukic, A. Q. Huang, S. Bhattacharya, and M. Baran, “Performance evaluation of solid state transformer based microgrid in FREEDM systems,” in Proc. 26th Annual IEEE Applied Power Electronics Conf. and Exposition (APEC), 2011, pp. 182–188.

[1.19] DeDoncker, R. W.; Divan, R. W.; Kheraluwala, M.H., “A three-phase soft-switched high power-density dc/dc converter for high –power applications”. IEEE Transactions on Industry Applications, vol. 27, p. 63-73. January 1991.

[1.20] A. Shojaei and G. Joos, “A topology for three-stage solid state transformer,” in Proc. IEEE Power and Energy Society General Meeting (PES), 2013, pp. 1–5.

[1.21] F. Briz, M. Lopez, A. Rodriguez, A. Zapico, M. Arias, Diaz, and D. Reigosa, “MMC-based SST,” in Proc. IEEE 13th Int. Conf. Industrial Informatics (INDIN), 2015, pp. 1591–1598.

[1.22] F. Briz, M. Lopez, A. Rodriguez and M. Arias, “Modular Power Electronic Transformers: Modular Multilevel Converter Versus Cascaded H-Bridge Solutions,” IEEE Industrial Electronics Magazine, vol. 10, no. 4, pp. 6-19, Dec. 2016

[1.23] J.W. Kolar, and J. Huber, “Solid-state transformer – key design challenges, applicability, and future concepts,”Tutorial at the Applied Power Electronics Conference (APEC), Long Beach, CA, USA, Mar. 20-24, 2016.S

[1.24] Juanjuan Zhang, Yumei Du, Zixin Li and Ping Wang, “Design of a medium frequency, high voltage transformer for power electronic transformer,” IEEE Conference and Expo. Transportation Electrification Asia-Pacific (ITEC Asia-Pacific), Beijing, 2014, pp. 1-5.

[1.25] T. Parreiras, A. Machado, F. Amaral, G. Lobato, J. Brito and F. B. Cardoso, “Forward dual-active-bridge solid state transformer for a SiC-based cascaded multilevel converter cell in solar applications,” IEEE Applied Power Electronics Conference and Exposition (APEC), Tampa, FL, USA, 2017, pp. 2989-2996.

[1.26] Kheraluwala, M. H.; Gascoigne, R. W.; Divan, D. M.; Baumann, E.D.,“Performance characterization of a high-power dual active bridge dc-todc converter”. IEEE Transactions on Industry Applications, vol. 28, p. 1294-1301. November 1992.

[1.27] Rodríguez, A.; Sebastian, J.; Lamar, D.G.; Hernando, M.M.; Vazquez, A., “An overall study of a Dual Active Bridge for bidirectional DC/DC conversion”. IEEE Energy Conversion Congress and Exposition (ECCE), p. 1129-1135. September 2010.

[1.28] Rodriguez, A.; Vazquez, A.; Lamar, D.G.; Hernando, M.M.; Sebastian, J., "Different Purpose Design Strategies and Techniques to Improve the Performance of a Dual Active Bridge With Phase-Shift Control," Power Electronics, IEEE Transactions on , vol.30, no.2, pp.790,804, Feb. 2015S

[1.29] A. Rodriguez et al., "Auxiliary power supply based on a modular ISOP flyback configuration with very high input voltage," 2016 IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, 2016, pp. 1-7. doi: 10.1109/ECCE.2016.7854894S

[1.30] Vasiladiotis, M.; Rufer, A., ”Analysis and Control of Modular Multilevel Converters With Integrated Battery Energy Storage,” Power [1.34] Electron., IEEE Trans. on , vol.30, no.1, pp.163,175, Jan. 2015

[1.31] M. A. Perez, D. Arancibia, S. Kouro and J. Rodriguez, "Modular. [1.34] multilevel converter with integrated storage for solar photovoltaic [applications," Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE, Vienna, 2013, pp. 6993-6998

[1.32] R. Abhinav and N. M. Pindoriya, "Grid integration of wind turbine and battery energy storage system: Review and key challenges," 2016 IEEE 6th International Conference on Power Systems (ICPS), New Delhi 2016, pp. 1-6

[1.33] Standard NEMA PE 5-1997 A.

[1.34] Standard IEEE P2405 A.

[1.35] J. Cao and A. Emadi, “A new battery/ultracapacitor hybrid energy storage system for electric, hybrid, and plug-in hybrid electric vehicles,” IEEE Trans. Power Electron., vol. 27, no. 1, pp. 122–132, Jan. 2012

[1.36] Y. Li and Y. Han, “A module-integrated distributed battery energy storage and management system,” IEEE Trans. Power Electron., vol. 31, no. 12,pp. 8260–8270, Dec. 2016.

[1.37] Vasiladiotis, M.; Rufer, A., ”Analysis and Control of Modular Multilevel Converters With Integrated Battery Energy Storage,” Power Electron., IEEE Trans. on , vol.30, no.1, pp.163,175, Jan. 2015

[1.38] J. Miller, “Energy storage system technology challenges facing strong hybrid, plug-in and battery electric vehicles,” in Proc. IEEE Veh. Power Propulsion Conf., Sep. 2009, pp. 4–10A.

[1.39] C. Tarazona, M. Muscholl, R. Lopez and J. C. Passelergue, "Integration of distributed energy resources in the operation of energy management systems," 2009 IEEE PES/IAS Conference on Sustainable Alternative Energy (SAE), Valencia, 2009, pp. 1-5.vdoi: 10.1109/SAE.2009.5534858.

[1.40] M. T. Miller, M. B. Johns, E. Sortomme and S. S. Venkata, "Advanced integration of distributed energy resources," 2012 IEEE Power and Energy Society General Meeting, San Diego, CA, 2012, pp. 1-2. doi: 10.1109/PESGM.2012.6345573

[1.41] B. Wojszczyk, R. Uluski and F. Katiraei, "The role of distributed generation and energy storage in utilities of the future," 2008 IEEE Power and Energy Society General Meeting - Conversion and Delivery of Electrical Energy in the 21st Century, Pittsburgh, PA, 2008, pp. 1-2. doi: 10.1109/PES.2008.4596310A.

[1.42] B. Kroposki, "An integration facility to accelerate deployment of distributed energy resources in microgrids," 2009 IEEE Power & Energy Society General Meeting, Calgary, AB, 2009, pp. 1-4. doi: 10.1109/PES.2009.5275812A.

[1.43] T. H. Ortmeyer, P. Pillay, "Trends in transportation sector technology energy use and greenhouse gas emissions", Proceedings of the IEEE, vol. 89, pp. 1837-1847, 2001.

[1.44] D. Yu, M. P. Adhikari, A. Guiral, A. S. Fung, F. Mohammadi and K. Raahemifar, "The Impact of Charging Battery Electric Vehicles on the Load Profile in the Presence of Renewable Energy," 2019 IEEE Canadian Conference of Electrical and Computer Engineering (CCECE), Edmonton, AB, Canada, 2019, pp. 1-4.

[1.45] K. Young, C. Wang, L. Y. Wang and K. Strunz, "Chapter 2 – Electric Vehicle Battery Technologies," in Electric Vehicle Integration into Modern Power Networks, New York, Springer New York, 2013, pp. 15-56.A.

[1.46] A. Al-Karakchi, G. Putrus and R. Das, "Smart EV charging profiles to extend battery life," 2017 52nd International Universities Power Engineering Conference (UPEC), Heraklion, 2017, pp. 1-4. doi: 10.1109/UPEC.2017.8231961A.

[1.47] P. Gueguen, "Data Center Market and Technology Trends in Power Electronics", keynote presentation at IEEE Applied Power Electronics Conference and Exposition (APEC), 2016..

[1.48] L. Zhao, Q. Ge, Z. Zhou, B. Yang and Y. Li, "Research of high-power converter based on the wide band gap power semiconductor devices for rail transit electrical drive," 2018 1st Workshop on Wide Bandgap Power Devices and Applications in Asia (WiPDA Asia), Xi'an, China, 2018, pp. 1-4. doi: 10.1109/WiPDAAsia.2018.8734624

[1.49] José Millán; Philippe Godignon; Xavier Perpiñà; Amador Pérez-Tomás; José Rebollo, "A survey of wide bandgap power semiconductor devices", in Power Electronics, IEEE Transactions on, vol.29, no.5, May 2014.

[1.50] Y. Liu, Z. Song, H. Wang, G. Wang, J. Peng and S. Yin, "Comparative evaluation of WBG and Si power devices for the flyback converter," IECON 2017 - 43rd Annual Conference of the IEEE Industrial Electronics Society, Beijing, 2017, pp. 964-969.

[1.51] R. Rupp, T. Laska, O. Häberlen and M. Treu, "Application specific trade-offs for WBG SiC, GaN and high end Si power switch technologies," 2014 IEEE International Electron Devices Meeting, San Francisco, CA, 2014, pp. 2.3.1-2.3.4.

[1.52] A. M. S. Al-bayati, S. S. Alharbi, S. S. Alharbi and M. Matin, "A comparative design and performance study of a non-isolated DC-DC buck converter based on Si-MOSFET/Si-Diode, SiC-JFET/SiC-schottky diode, and GaN-transistor/SiC-Schottky diode power devices," 2017 North American Power Symposium (NAPS), Morgantown, WV, 2017, pp. 1-6.

[1.53] H. Nie, Q. Diduck, B. Alvarez, A. P. Edwards, B. M. Kayes, M. Zhang, G. Ye, T. Prunty, D. Bour, and I. C. Kizilyalli, "1.5-kV and 2.2-m-cm2 vertical GaN transistors on bulk-GaN substrates," IEEE Electron Device Letters, 35(9), pp. 939-941, 2014.

[1.54] N. Tipirneni, A. Koudymov, V. Adivarahan, J. Yang, G. Simin, and M. A. Khan, "The 1.6-kV AlGaN/GaN HFETs," IEEE Electron Device Letters, 27(9), pp. 716-718, 2006.

[1.55] L. Fursin, X. Li, Z. Li, M. O'Grady, W. Simon and A. Bhalla, "Reliability aspects of 1200V and 3300V silicon carbide MOSFETs," 2017 IEEE 5th Workshop on Wide Bandgap Power Devices and Applications (WiPDA), Albuquerque, NM, 2017, pp. 373-377.

[1.56] M. Rahimo, "Performance evaluation and expected challenges of silicon carbide power MOSFETs for high voltage applications," 2016 European Conference on Silicon Carbide & Related Materials (ECSCRM), Halkidiki, 2016, pp. 1-1.

[1.57] B. M. Reddy and P. Samuel, "A comparative analysis of non-isolated bi-directional dc-dc converters," 2016 IEEE 1st International Conference on Power Electronics, Intelligent Control and Energy Systems (ICPEICES), Delhi, 2016, pp. 1-6.

[1.58] D. Grinkevich, A. V. Troitskiy and G. M. Simakov, "Static characteristics of the DC/DC boost converter [motor drive application]," 2003 Siberian Russian Workshop on Electron Devices and Materials. Proceedings. 4th Annual (IEEE Cat. No.03EX664), Erlagol, Atai, Russia, 2003, pp. 227-232.a

[1.59] Cherl-Jin Kim, Jun-Young Jang, Yong-Ha Kim and Young-Tae Kim, "Active boost converter a study on the characteristics of power factor correction circuits with input active boost converter," Sixth International Conference on Electrical Machines and Systems, 2003. ICEMS 2003., Beijing, China, 2003, pp. 448-452 vol.1.

[1.60] R. Ericson, D. Maksimovic, "Fundamentals of Power Electronics", Norwell, Kluwer Academic Publisher, 2001

[1.61] D. Maksimovic, A. M. Stankovic, V.J.Thottuvelil, G.C. Verghese, "Modeling and simulation of power electronic converters", Proceedings of the IEEE, Vol. 89, No. 6, 2001, pp. 898-912.a

[1.62] Ch. P. Basso, "Switch-Mode Power Supply SPICE Cookbook", New York, McGraw-Hill, 2001.

[1.63] N. Mohan, W. P. Robbins, T. M. Undeland, R. Nilssen, O. Mo, "Simulation of Power Electronic and Motion Control Systems - An Overview", Proceedings of the IEEE, Vol. 82, 1994, pp. 1287-1302

[1.64] Ch. P. Basso, "Switch-Mode Power Supply SPICE Cookbook", New York, McGraw-Hill, 2001

[1.65] Hai-Peng Ren, Xin Guo, Ya-Chun Zi and Jie Li, "Double loop control of boost converter based current switching controller and voltage compensator," 2015 7th International Conference on Electronics, Computers and Artificial Intelligence (ECAI), Bucharest, 2015, pp. E-11-E-16.

[1.66] Y. Furukawa, S. Nibu, I. Colak, H. Eto and F. Kurokawa, "Transient response of digital peak current mode boost converter for DC bus voltage compensation," 2016 IEEE International Conference on Renewable Energy Research and Applications (ICRERA), Birmingham, 2016, pp. 809-812.H

[1.67] S. Tang, X. Meng, D. Gu, J. Xi, L. He and K. Sun, "A synchronous boost converter with high speed and high accuracy peak current control unit," 2016 International SoC Design Conference (ISOCC), Jeju, 2016, pp. 351-352.

[1.68] Y. Wang, D. Yu and Y. Kim, "Robust Time-Delay Control for the DC–DC Boost Converter," in IEEE Transactions on Industrial Electronics, vol. 61, no. 9, pp. 4829-4837, Sept. 2014. doi: 10.1109/TIE.2013.2290764H

[1.69] K. Colak, M. Bojarski, E. Asa and D. Czarkowski, "A constant resistance analysis and control of cascaded buck and boost converter for wireless EV chargers," 2015 IEEE Applied Power Electronics Conference and Exposition (APEC), Charlotte, NC, 2015, pp. 3157-3161.

[1.70] D. Oulad-Abbou et al., "Combined control of MPPT, output voltage regulation and capacitors voltage balance for three-level DC/DC boost converter in PV- EV charging stations," 2018 International Symposium on Power Electronics, Electrical Drives, Automation and Motion (SPEEDAM), Amalfi, 2018, pp. 372-376.

[1.71] S. Bae, S. Choi, B. Kim, Y. Kim and C. Won, "Control method of modular interleaved boost converter for SOC balancing in EV," 2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia), Seoul, 2015, pp. 2904-2910.

[1.72] C. Zhou, Q. Zhang, D.D. Ezechias, Y. Gao, H. Deng, S. Qu, "A general digital Proportional Integral Derivative controller based on Pulse Width Modulation for buck converter", In Intelligent Control and Automation (WCICA) 2014 11th World Congress, pp. 4596-4599, June. 2014.

[1.73] N. Shinde, S. Sankad and S. L. Patil, "Design and Study Voltage Characteristics of Buck Converter by Matlab Simulink," 2018 2nd International Conference on Trends in Electronics and Informatics (ICOEI), Tirunelveli, 2018, pp. 680-683.

[1.74] Zhaoxia Leng, Qingfeng Liu, Jinkun Sun and Jian Liu, "A research of efficiency characteristic for Buck converter," 2010 The 2nd International Conference on Industrial Mechatronics and Automation, Wuhan, 2010, pp. 232-235..

[1.75] A. Nakajima, S. Motegi and A. Maeda, "Comparison of the characteristics between buck and buck-boost high-power-factor converters with pulse-space-modulation," IECON'99. Conference Proceedings. 25th Annual Conference of the IEEE Industrial Electronics Society (Cat. No.99CH37029), San Jose, CA, USA, 1999, pp. 168-173 vol.1..

[1.76] Trivedi Bhavin, Bhavesh Patel, Jay Desai, Kamlesh Sonwane, “Analysis of SEPIC Converter”. IJEDR 2018 | Volume 6, Issue 2 | ISSN: 2321-9939

[1.77] M. Zhang, F. Wang and J. Yang, "Novel Cuk circuit and Its application in photovoltaic system," 2009 3rd International Conference on Power Electronics Systems and Applications (PESA), Hong Kong, 2009, pp. 1-4.

[1.78] Zhe Zhang and S. Cuk, "A high efficiency 500 W step-up Cuk converter," Proceedings IPEMC 2000. Third International Power Electronics and Motion Control Conference (IEEE Cat. No.00EX435), Beijing, China, 2000, pp. 909-914 vol.2.

[1.79] M. Yang, S. Lee, J. Heo and W. Choi, "High-efficiency three-level SEPIC for grid-tied PV systems," 2016 IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, 2016, pp. 1-5.

[1.80] M. S. Song, E. S. Oh and B. K. Kang, "Modified SEPIC having enhanced power conversion efficiency," in Electronics Letters, vol. 48, no. 18, pp. 1151-1153, 30 August 2012.

2. Mejora del convertidor elevador síncrono

Este capítulo de la tesis se dedica al análisis del convertidor elevador bidireccional sin aislamiento con salida de tensión elevada como posible solución para aplicaciones tales como los cargadores rápidos de coches eléctricos, generadores eólicos o para dotar de capacidad de almacenamiento de energía distribuida a un convertidor multinivel, entre otras.

En el capítulo anterior ya se abordaron sus principales características, que lo hacen apto para su uso en este tipo de aplicaciones. En este, se analizan distintas estrategias llevadas a cabo para optimizar el rendimiento del módulo de potencia. Para ello, en primer lugar, se suponen tensiones nominales fijas y se proponen distintos modos de operación susceptibles de ser utilizados, sus correspondientes modelos de pérdidas y una posible técnica de control que permite el cambio entre modos de operación en función del objetivo deseado. En segundo lugar, se plantea la posibilidad de aplicar el concepto de modularidad a la topología, destacando diferentes ventajas y desventajas de la misma. Y, en tercer lugar, se analiza el caso en el que las tensiones puedan tener un amplio margen de variación, así como posibles soluciones para no comprometer el rendimiento global del convertidor.

2.1. Convertidor con ratio de tensiones fijas

Con el objetivo de establecer una comparación equitativa entre los distintos modos de conducción propuestos en este capítulo, se asume un ratio de tensiones entrada/salida constante, no impidiendo esto que dichos modos de conducción o las expresiones de los modelos de pérdidas puedan aplicarse más adelante a condiciones de trabajo en las que esta premisa no se cumpla.

Concretamente, para todos los cálculos analíticos expuestos y comentados en este subcapítulo 2.1, el bus de baja tensión se asume que tiene una tensión nominal constante de 400 V, mientras que el bus de alta tensión tiene una tensión de 800 V. Bajo estas condiciones, el convertidor opera de manera

ideal con un ciclo de trabajo de 50% y su funcionamiento para los dos posibles sentidos del flujo de potencia será equivalente.

2.1.1. Modos de conducción

Por ser el convertidor elevador síncrono la topología DC/DC sin aislamiento galvánico con el menor número de dispositivos de potencia que permite circulación de potencia de manera bidireccional, existe una extensa literatura en la que se estudian y aplican numerosos modos de conducción en este convertidor según cuales sean los requisitos o restricciones que se hayan de cumplir.

Se enumeran y detallan, a continuación, las características y principales formas de onda de los modos de conducción considerados durante el presente estudio, diferenciando modos de conducción de frecuencia constante, modos de conducción de frecuencia variable y el modo de conducción discontinuo.

2.1.1.1. Modos de conducción con frecuencia constante

El modo de conducción continuo con conmutación dura, conocido por sus siglas en inglés CCM-HS (*Continuous Conduction Mode with Hard-Switching*) se caracteriza por tener una corriente por la inductancia (i_L) siempre positiva (Fig. 2.1). Además, siguiendo la premisa de este primer apartado, la frecuencia de conmutación (f) es constante [2.1]-[2.3].

Su principal ventaja es que, valiéndose de un valor de inductancia elevado, se puede llegar a conseguir un rizado de corriente por la misma reducido. Esto es interesante, por un lado, para la carga y descarga de baterías en sistemas de almacenamiento de energía. Por otro lado, al obtener un menor rizado, la corriente eficaz por la inductancia es menor y dado que las pérdidas de conducción son proporcionales a la misma, se pueden conseguir bajas pérdidas de conducción, esencial, sobre todo, para potencias de trabajo altas.

Las pérdidas de conmutación son, sin embargo, su mayor desventaja. Dado que la corriente por la inductancia es siempre mayor que cero, existe una convivencia de corriente y tensión en cada una de las conmutaciones de los transistores que penalizan este tipo de pérdidas.

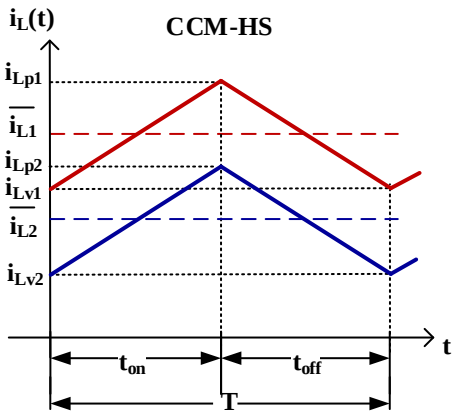


Fig. 2.1 Corriente por la inductancia para modo CCM-HS y para dos potencias distintas.

En la Fig. 2.1 puede verse la forma de onda correspondiente a la corriente por la inductancia para dos potencias de trabajo distintas siendo $P_1>P_2$ o, equivalentemente, dos corrientes medias distintas $\overline{i_{L1}}>\overline{i_{L2}}$. Ya que en ambos casos el rizado de corriente es el mismo, tanto la corriente de pico (i_{Lp}) como la corriente de valle (i_{Lv}) son menores cuanto menor es la potencia procesada por el convertidor, considerando siempre que, por definición, los valores de corriente por la inductancia son mayores que cero.

Un caso particular de CCM-HS, cuando la potencia de trabajo baja de un cierto nivel y la corriente por la bobina es negativa en determinados instantes del periodo, es el modo de conducción triangular a frecuencia de conmutación constante, conocido por sus siglas en inglés TCM (*Triangular Conduction Mode*), Fig. 2.2.

En este caso, además, ya que la corriente toma valores negativos se pueden llegar a conseguir conmutaciones a tensión cero (en inglés, *Zero Voltage Switching*, ZVS) para un cierto rango de potencias, factor favorable para disminuir las pérdidas de conmutación [2.4]-[2.6].

Por contra, a medida que decrece la demanda de potencia, el valor de la corriente por la inductancia toma valores más negativos, generando mayores niveles de potencia reactiva en el convertidor que causan una disminución del rendimiento ya que una parte de la potencia generada no es potencia útil.

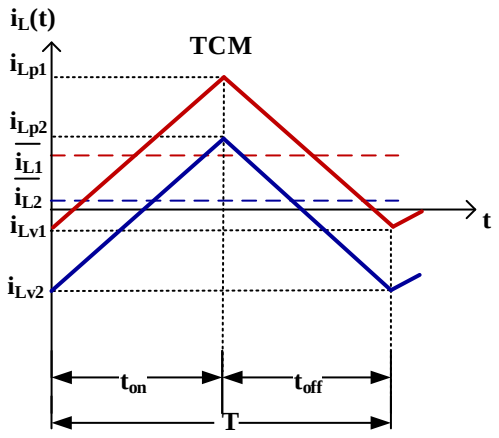


Fig. 2.2 Corriente por la inductancia para modo TCM y para dos potencias distintas.

En la Fig. 2.2 se observa como con dos niveles de carga distintos (P_1>P_2) y manteniendo la frecuencia de conmutación constante, a medida que disminuye la potencia demandada, aumenta el porcentaje del periodo durante el cual la corriente por la inductancia toma valores negativos.

2.1.1.2. Modos de conducción con frecuencia variable

El modo de conducción triangular con un cierto valor negativo de corriente de valle por la bobina (i_{LV}) definido y controlado logra, de manera natural, conmutaciones a tensión cero (se define en esta tesis como TCM-ZVS, Fig. 2.3). Para mantener dicho punto de operación constante es necesario variar la frecuencia de conmutación, ante variaciones de la potencia demandada (asumiendo, como ya se ha mencionado, tensiones de entrada y salida constantes).

De la misma forma, es importante la selección de un tiempo muerto (t_D) adecuado entre el apagado de un transistor y el encendido del otro, para asegurar ZVS completo. La combinación correcta de i_{Lv} y t_D permite que la capacidad parásita de salida del transistor S_2 se descargue completamente, en lo que se conoce como intervalo de resonancia (t_D en Fig. 2.3), favoreciendo la reducción de las pérdidas de conmutación [2.7]. El compromiso entre estas dos variables se estudia en detalle en el subcapítulo 2.3. Sin embargo, el hecho de trabajar a frecuencia variable incrementa la interferencia electromagnética del convertidor (EMI, *ElectroMagnetic Interference*), crítica en algunas aplicaciones.

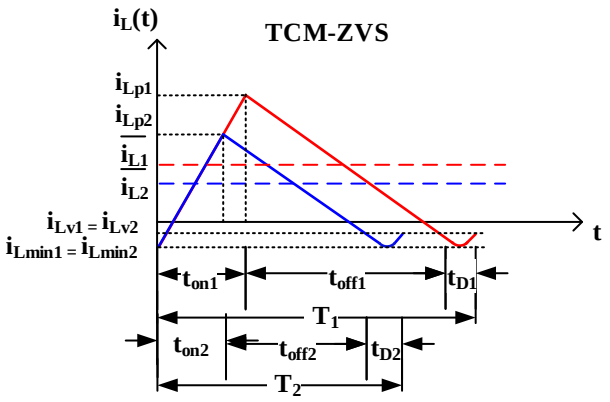


Fig. 2.3 Corriente por la inductancia para modo TCM-ZVS y para dos potencias distintas.

La principal desventaja es el gran rizado de corriente propio de este modo de conducción, sobre todo para potencias elevadas, que causa un incremento en las pérdidas de conducción del convertidor.

Como se observa en la Fig. 2.3, para cada uno de los ejemplos, se necesita una frecuencia de conmutación distinta que varía de forma inversamente proporcional a la potencia demandada por la carga ($P_1>P_2$, pero $f_1<f_2$). Además, en este ejemplo se representa el caso en que $V_2 \neq 2V_1$. Esto puede inferirse por la diferencia entre los tiempos de encendido (t_{on}) y los tiempos de apagado (t_{off}) de los transistores. Asimismo, cabe destacar el intervalo de resonancia, o tiempo muerto, donde ambos transistores están abiertos y la corriente por la inductancia circula a través de las capacidades parásitas de los transistores, generando la resonancia que permite alcanzar ZVS. El tiempo muerto necesario también en la otra conmutación (entre el apagado de S_1 y el encendido de S_2) no se representa por ser habitualmente muy pequeño y por tanto despreciable en el análisis.

El modo de conducción resonante con conmutaciones suaves, más conocido como QSW-ZVS (*Quasi-Square Waveform with Zero Voltage Switching,* Fig. 2.4) se considera como un caso particular del TCM-ZVS cuando se cumple

$$V_2 = 2V_1 \tag{2.1}$$

Tiene las mismas ventajas e inconvenientes que el TCM-ZVS en cuanto a conmutaciones suaves y alto rizado, respectivamente. Y de igual forma, la frecuencia de conmutación varía en función de la potencia demandada al convertidor en cada caso [2.8]-[2.11].

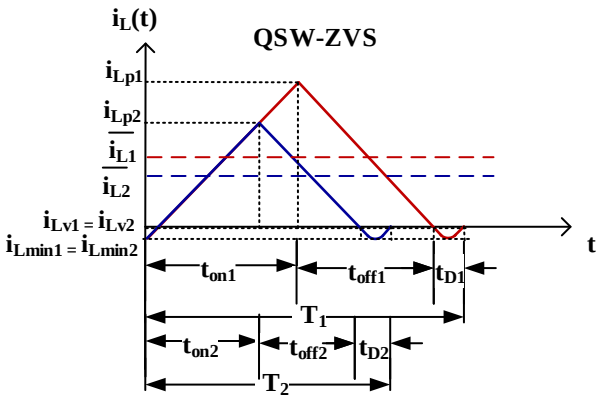


Fig. 2.4 Corriente por la inductancia para modo QSW-ZVS y para dos potencias distintas.

La peculiaridad de este modo de conducción radica en que, gracias al ratio de tensiones (2.1), es más fácil conseguir ZVS desde el punto de vista del control. Esto se debe a que para este modo de conducción el valor de i_{LV} es siempre 0 A y por tanto su detección es más sencilla, y a que para estas condiciones de trabajo el comportamiento como elevador y reductor es totalmente equivalente. Además, como se extrae de la Fig. 2.4, los tiempos de encendido y apagado de los transistores son porcentajes del periodo total muy similares.

Cabe destacar que los valores i_{Lv}, i_{Lmin} y t_D son sensibles a cambios en las tensiones o en la potencia demandada (y, por consiguiente, a la frecuencia de conmutación) como se detalla en el subcapítulo 2.3.

Otro caso particular del modo TCM-ZVS es el modo de conducción límite con conmutación a corriente cero, nombrado por sus siglas en inglés BCM-ZCS (*Boundary Conduction Mode with Zero Current Switching*). En este modo, interesa que el valor mínimo de corriente por la inductancia coincida con el valor de la corriente de valle y sea igual a 0 A, como se señala en la Fig. 2.5 y en [2.12]-[2.13].

Tiene como ventaja una reducción parcial de las pérdidas de conmutación, ya que durante el encendido del transistor principal S_1 la corriente es nula. Además, la detección del paso por cero es una estrategia que se puede llevar a cabo con cierta facilidad desde el punto de vista del control, [2.14].

Por otro lado, al igual que el resto de los modos de conducción con periodo variable, se caracteriza por tener un gran rizado de corriente que penaliza las pérdidas de conducción.

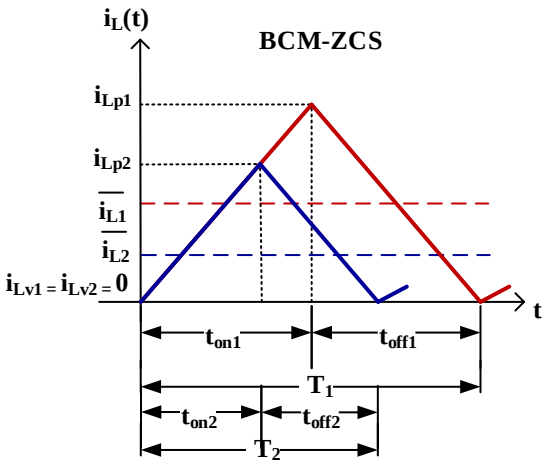


Fig. 2.5 Corriente por la inductancia para modo BCM-ZCS y para dos potencias distintas.

2.1.1.3. Modo de conducción discontinuo

El modo de conducción discontinuo o DCM (*Discontinuous Conduction Mode*) tiene lugar cuando de manera forzada o por las características de la topología, la corriente por la inductancia se hace cero (Fig. 2.6), [2.15]-[2.22].

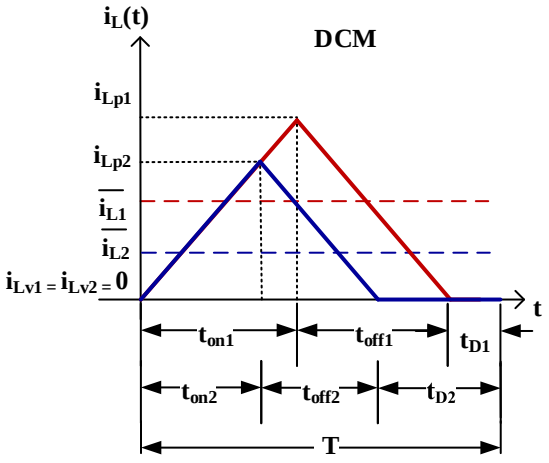


Fig. 2.6 Corriente por la inductancia para modo DCM y para dos potencias distintas.

Este modo de operación es característico de topologías asíncronas y unidireccionales. En el caso del convertidor elevador, si el transistor S_2 se sustituye por un diodo y no se permite por tanto la

circulación de corriente inversa, se llegaría a este modo de operación ante una baja demanda de potencia o si la frecuencia de conmutación disminuye.

Una de las principales características y que puede llegar a ser una desventaja del DCM tiene que ver con su relación de transformación o relación tensión de salida / tensión de entrada, que es función del ciclo de trabajo y de otros parámetros como la potencia demandada. Todos los modos de conducción vistos previamente pueden considerarse CCM ya que tienen en común que la corriente por la inductancia no se ve interrumpida al poder tomar ésta valores positivos o negativos, dependiendo de cómo estén definidos cada uno de los modos.

En el caso de DCM esta relación de transformación es

$$\frac{V_2}{V_1}=\frac{1+\sqrt{1+\frac{4\cdot d^2}{k_{dis}}}}{2} \tag{2.2}$$

donde k_{dis} es

$$k_{dis}=\frac{2\cdot L}{R\cdot T} \tag{2.3}$$

cuando el convertidor funciona como elevador de tensión, o

$$\frac{V_2}{V_1}=\frac{2}{1+\sqrt{1+\frac{4\cdot k_{dis}}{d^2}}} \tag{2.4}$$

cuando el convertidor funciona como reductor de tensión.

Las expresiones (2.3) y (2.4) indican que la ganancia no sólo depende del ciclo de trabajo, sino también del valor de carga, o parámetros de diseño como son el periodo de conmutación o el valor de la inductancia. Como ventaja, la conmutación de encendido de S_1 se realiza bajo ZCS, disminuyendo las pérdidas de conmutación.

Aunque existen métodos de control para DCM basados en métodos adaptativos [2.17], en trenes de pulsos a distintas frecuencias [2.18], en control de la corriente de pico [2.19], etc [2.20]-[2.21], en general, todos ellos implican un aumento de la complejidad del sistema de control o de la circuitería auxiliar, no asegurando una mejora significativa del rendimiento del convertidor, [2.22]. Por esta

razón, y por el deseo de disponer de un convertidor con capacidad de procesar la potencia bidireccionalmente, este modo se descarta de la comparativa llevada a cabo en este trabajo.

2.1.1.4. Comparativa descriptiva de los modos de conducción analizados

A modo de resumen se recogen en la Tabla 2-1 las principales características de los distintos modos de operación presentados, así como sus ventajas y desventajas más destacadas.

Tabla 2-1 Comparativa de los modos de operación propuestos.

Modo	**Frecuenci**	**Rizado de la**	**Ventajas**	**Desventajas**
CCM-HS	Constante	Pequeño	Simplicidad. Rizado	Rendimiento a baja carga
TCM	Constante	Pequeño	Simplicidad	Corriente reactiva
TCM-ZVS	Variable	Grande	Rendimiento a alta carga	Rizado y EMI
QSW-ZVS	Variable	Grande	Rendimiento a alta carga	Rizado y EMI
BCM-ZCS	Variable	Grande	Detección I_{LV}= 0A	Rizado y EMI

2.1.2. Modelos de pérdidas

Ya que el convertidor bajo estudio ha de trabajar en un rango de potencias amplio es importante conocer las posibilidades que ofrece cada uno de los modos de conducción en función de la potencia de trabajo demandada. Para ello y, sobre todo, para conocer el rendimiento alcanzable con cada uno de los modos de conducción, se desarrollan modelos analíticos de pérdidas que proporcionan información de distintas variables que pueden ser más tarde parámetros de diseño o de restricción de la aplicación en la que vaya a ser utilizada la topología.

Las fuentes de pérdidas consideradas son las pérdidas de conducción, de conmutación, de puerta por los transistores y las pérdidas en el núcleo y en el cobre asociadas a la bobina. En este estudio no se tienen en cuenta las pérdidas por recuperación inversa, ya que los modelos analíticos se basan en un elevador síncrono trabajando con MOSFET de SiC como se ha justificado en el capítulo 1. Estos dispositivos incluyen diodos también de SiC en antiparalelo, cuyas pérdidas de recuperación inversa pueden asumirse como despreciables [2.23]-[2.24].

2.1.2.1. Pérdidas de conducción

De forma genérica las pérdidas de conducción (P_c) tanto para S_1 como para S_2 pueden definirse como

$$P_{c_S1} = R_{DSon_S1}(T_a) \cdot I^2_{rms_S1} \tag{2.5}$$

$$P_{c_S2} = R_{DSon_S2}(T_a) \cdot I^2_{rms_S2} \tag{2.6}$$

donde R_{DSon} es la resistencia entre drenador y fuente del dispositivo e I_{rms} es el valor eficaz de corriente a través de este. Algunos estudios tienen en cuenta, además, la variación no lineal de R_{DSon} con respecto a la temperatura (T_a) [2.25], la cual puede llegar a ser importante si la temperatura ambiente en la que va a trabajar el convertidor es elevada o si esta varía mucho.

Sin embargo, si el rango de temperaturas se mantiene estable mediante algún sistema de extracción de calor entre 25°y 75°, la variación de $R_{DSon}(T_a)$ en MOSFET de SiC está en un rango máximo de 10-20% y además es una variación lineal [2.26]-[2.27], facilitando los cálculos.

2.1.2.2. Pérdidas de conmutación

Tradicionalmente las pérdidas de conmutación se estimaban teniendo en cuenta la capacidad parásita de salida del transistor (C_{oss}) y los tiempos de encendido y apagado (t_{on} y t_{off}, incluyendo también los tiempos de subida y de retardo) [2.26]. Sin embargo, todos estos valores no son constantes y pueden cambiar tanto con la tensión instantánea como con otras condiciones de trabajo. Otros modelos de pérdidas consideran las distintas inductancias parásitas de los dispositivos y de las pistas de la placa de circuito impreso del convertidor para estimar con mayor exactitud dichas pérdidas [2.28], pero es difícil obtener estos parámetros con precisión y su efecto no es muy notable para frecuencias no muy elevadas.

Por el contrario, las energías disipadas por el transistor durante el encendido y apagado (E_{on} y E_{off}, respectivamente) son parámetros generalmente descritos en profundidad en las hojas de características de los dispositivos y dan una aproximación más precisa para estimar las pérdidas de conmutación. El modelo de pérdidas propuesto utiliza estas energías para la estimación de las pérdidas de conmutación de la siguiente manera:

$$P_{sw_S1}=f\cdot\left(k_1\cdot E_{on_S1}+k_2\cdot E_{off_S1}\right) \tag{2.7}$$

$$P_{sw_S2}=f\cdot\left(k_3\cdot E_{on_S1}+k_4\cdot E_{off_S2}\right) \tag{2.8}$$

siendo k_i una variable que puede tomar los valores 0 o 1 dependiendo del modo de conducción empleado según se recoge en la Tabla 2-2. Las pérdidas de conmutación en cada transición (encendido o apagado) se consideran insignificantes si k_i es 0, mientras que se incluyen en el modelo de pérdidas si k_i es 1.

Tabla 2-2 Distribución de las pérdidas de conmutación

	S_1		S_2	
	ON (k_1)	OFF (k_2)	ON (k_3)	OFF (k_4)
CCM-HS	1	1	0	1
TCM	0	1	0	1
BCM-ZCS	1	1	0	0
TCM-ZVS	0	1	0	0*
QSW-ZVS	0	1	0	0

Si se observan los valores que toma k_i en la Tabla 2-2 (justificados en el Anexo A), se desprende que el modo de conducción que más pérdidas de conmutación incluye es el CMM-HS ya que concurren en él tanto pérdidas en el encendido y en el apagado de S_1 como durante el apagado de S_2. Las únicas pérdidas que no se le asignan ni a este modo ni a ninguno de los demás son las pérdidas de encendido de S_2. Estas se consideran despreciables ya que la energía almacenada en la bobina en el momento de la conmutación permite, mediante la inclusión de un tiempo muerto, descargar totalmente la capacidad parásita de S_2 antes de su activación.

Por el contrario, los modos que menos pérdidas de conmutación incluyen son el TCM-ZVS y su caso particular, QSW-ZVS, que evitan tanto las pérdidas de encendido de S_1, como las pérdidas de apagado de S_2. Sin embargo, no es posible suprimir las pérdidas de apagado de S_1, común a todos los modos de operación.

Además, a su vez, E_{on} y E_{off} se definen como:

$$E_{on_S1}=\left(\left|i_{Lv}\right|\cdot E_{on_pend}\right)+E_{on_const} \tag{2.9}$$

$$E_{off_S1}=\left(\left|i_{Lp}\right|\cdot E_{off_pend}\right)+E_{off_const} \tag{2.10}$$

$$E_{on_S2} = \left(\left|i_{Lp}\right| \cdot E_{on_pend}\right) + E_{on_const} \tag{2.11}$$

$$E_{off_S2} = \left(\left|i_{Lv}\right| \cdot E_{off_pend}\right) + E_{off_const} \tag{2.12}$$

Los valores E_{on_pend}, E_{off_pend}, E_{on_const} y E_{off_const} (2.9)-(2.12) se corresponden con el valor de las pendientes de las rectas E_{on} y E_{off} y el valor de las mismas en el origen, respectivamente, en función de la corriente de drenador. Estos valores se pueden obtener fácilmente a través de las hojas de características dadas por los fabricantes, donde la información se suele proporcionar como se muestra en la Fig. 2.7.

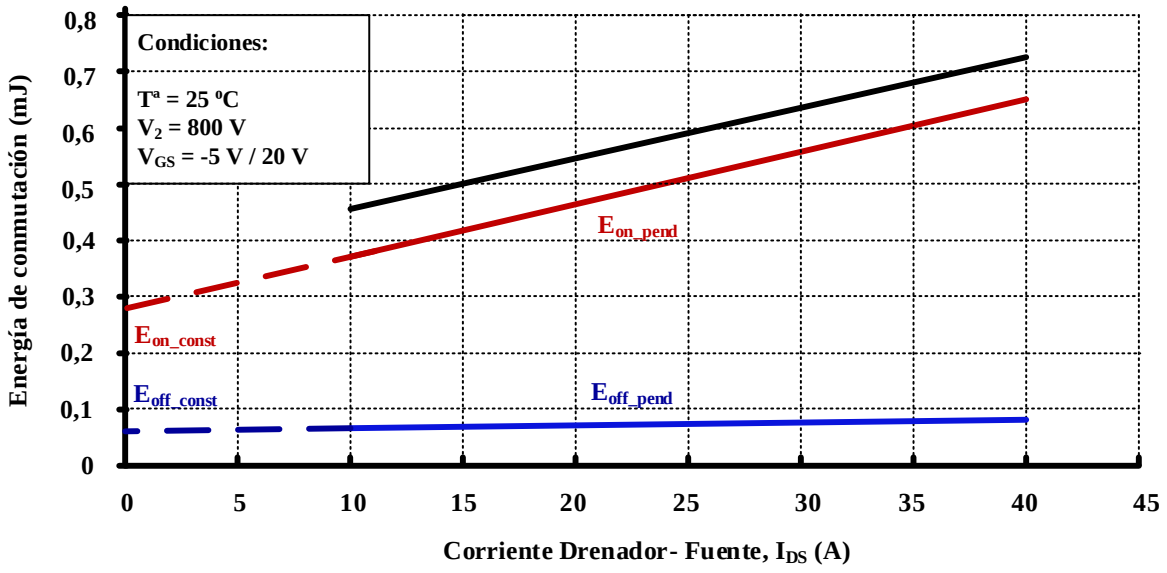


Fig. 2.7 Rectas de energía de encendido (E_{on}) y apagado (E_{off}) de los MOSFET de SiC bajo estudio.

Es importante remarcar que en caso de que la información proporcionada en la gráfica de las hojas de características no sea para la tensión a la que ha de trabajar el convertidor, habría que recalcular y corregir las rectas considerando linealidad entre la tensión aplicada y los valores de energías de conmutación para cada valor de corriente de drenador.

Con este procedimiento y, gracias a la linealidad de las rectas de energía, es sencillo estimar para las distintas potencias de trabajo cuánto penalizan las pérdidas por conmutación en las transiciones de encendido y apagado.

2.1.2.3. Pérdidas de puerta

Las pérdidas de puerta (P_{gate}) son comunes a todos los modos de conducción y se calculan para cada transistor como

$$P_{gate} = f \cdot Q_G \cdot \Delta V_{GS} \tag{2.13}$$

donde Q_G es la suma de Q_{GD} y Q_{GS}, que a su vez se corresponden con la carga equivalente de las capacidades C_{GD} y C_{GS}, respectivamente. Además, ΔV_{GS} es la diferencia entre la tensión positiva y negativa aplicada entre los terminales puerta-fuente.

Existen modelos de pérdidas de puerta mucho más minuciosos que distinguen cada una de las etapas de *driving* [2.29], según se muestra en Fig. 2.8. Por eso:

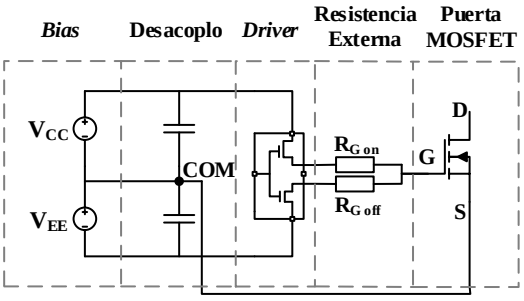


Fig. 2.8 Circuito *driver* para MOSFET de SiC

- Se ha comprobado que el peso de las pérdidas de *bias*, de desacoplo, en la resistencia externa, o las pérdidas en el *driver* no son significativas frente a las pérdidas de puerta del dispositivo propiamente dichas, incluso a bajas potencias de trabajo (lo que implica mayores frecuencias en los modos de conducción con frecuencia variable).

- En el prototipo desarrollado, las pérdidas de puerta no se tienen en cuenta en los rendimientos calculados experimentalmente ya que éste se alimenta externamente, como se detalla en el capítulo 0. No obstante, los modelos las consideran, porque algunos de los modos de conducción bajo estudio trabajan a frecuencia variable y eso podría hacer que haya variaciones entre modos cuando la frecuencia de conmutación aumenta considerablemente (no se puede perder de vista que los modelos nos permiten comparar los modos ante distintas condiciones de trabajo, siendo aplicables incluso si la frecuencia de conmutación es varios ordenes de

magnitud superior a la escogida en esta tesis). De cualquier forma, se ha comprobado que las pérdidas de puerta suponen menos de un 0,24% de las pérdidas globales a baja carga (500 W) en el caso del modo BCM, menos de un 0,15% en el caso del QSW y menos de un 0,04% para TCM para las condiciones de trabajo estudiadas.

2.1.2.4. Pérdidas en la inductancia

Con respecto a la estimación de las pérdidas por la inductancia (P_{ind}), se han tenido en cuenta tanto las pérdidas en el cobre (Cu) como las pérdidas en el núcleo (Co).

Las pérdidas en el núcleo decrecen con el número de vueltas y crecen con la componente de alterna de la densidad de flujo. Además, son proporcionales a f^{β} e inversamente proporcionales a f^{γ}. Una expresión empírica aproximada es

$$P_{Co} = \left(V_e \cdot \alpha \cdot f^{\beta}\right) \cdot [(V_1)/(2 \cdot N \cdot f \cdot A_e)]^{\gamma} \tag{2.14}$$

donde V_e es el volumen efectivo del núcleo, α, β y γ son constantes dependientes del material del núcleo, N el número de vueltas y A_e el área efectiva del núcleo.

Las pérdidas en el cobre crecen con el número de vueltas y se pueden estimar mediante la expresión

$$P_{Cu} = \rho_o \cdot l_m \cdot I_{Lrms}{}^2 \cdot N/S_e \tag{2.15}$$

donde la sección del cobre, S_e, se define a su vez como

$$S_e = N_p \cdot \pi \cdot d^2/4 \tag{2.16}$$

siendo ρ_o la resistividad del cobre, l_m la longitud media de las vueltas de cobre, N_p el número de hilos en paralelo y *d* el diámetro de cada hilo.

2.1.3. Comparación basada en los modelos de pérdidas entre de los modos de conducción previamente descritos

Hasta ahora se han presentado de forma analítica tanto los modos de conducción que se estudian y comparan en este trabajo como los modelos de pérdidas desarrollados para evaluar su interés en distintos rangos de potencia o bajo ciertos requisitos de diseño concretos.

Sin embargo, se han de tener en cuenta dos factores:

- Algunas fuentes de pérdidas dependen directamente de la frecuencia de conmutación, por lo que es necesario definir este parámetro previamente, el cual a su vez condiciona el valor de otros elementos de diseño.
- Toda la información cuantitativa necesaria para calcular y representar las distintas variables que aparecen en (2.5)-(2.16) se recoge en la Tabla 2-3 y es en el capítulo 3 donde se justifica la selección y diseño de los distintos componentes utilizados en el prototipo experimental.

Tabla 2-3 Valores utilizados para los cálculos analíticos.

Variable	**Valor**	**Variable**	**Valor**
V_1	400 V	f	20-200 kHz
V_2	800 V	Q_G	62 nC
R_{DSon} (Ta)	≈25 mΩ (Ta)	ΔV_{GS}	25 V
V_e	51500 mm^3	α	$706 \cdot 10^{-12}$
N	82	β	1,19
ρ_o	17,5 Ω · mm	γ	2,55
l_m	106 mm	d	0,3
N_p	28	L	200 µH

2.1.3.1. Dependencia potencia-frecuencia de conmutación

Es importante recalcar que existe una variación del rango de frecuencias de conmutación en el caso de ciertos modos (TCM-ZVS, QSW-ZVS y BCM-ZCS). La frecuencia varía en los tres casos de manera inversamente proporcional a la potencia que maneja el convertidor, como se expone en (2.17)-(2.20). En el Anexo B se recoge el desarrollo matemático necesario para obtener dichas relaciones entre potencia y frecuencia.

Además, es necesario establecer el límite de la frecuencia máxima de trabajo (f_{max}), que viene impuesto por la combinación de la capacidad parásita de salida de los transistores de potencia y el *driver* seleccionado. A su vez, f_{max} determina la potencia mínima a la que podrá trabajar el convertidor para esos tres modos.

$$P_{BCM\ min} = \frac{d \cdot V_1^2}{2 \cdot L \cdot f} \tag{2.17}$$

$$P_{TCM\text{-}ZVS\ min} = P_{QSW\ min} = (V_1\ /\ 2) \cdot [(d + B - A) \cdot I_{Lp} - (A - d + B) \cdot I_{Lv}] \tag{2.18}$$

siendo d el ciclo de trabajo y A y B se definen como

$$A = - I_{Lv} \cdot L\ /\ (V_1 / f_{max}) \tag{2.19}$$

$$B = I_{Lp} \cdot L\ /\ [(V_2 - V_1) / f_{max}] \tag{2.20}$$

Como se ha justificado en el capítulo 1, el uso de MOSFET de SiC es necesario debido a los valores de tensión requeridos y a las frecuencias propuestas para esta aplicación. Gracias a la baja capacidad parásita de los MOSFET de SiC y a las conmutaciones suaves, la máxima frecuencia de conmutación es considerablemente alta. Incluso trabajando con altas tensiones, es posible llegar a frecuencias de trabajo de unos 200 kHz, permitiendo el uso de los modos TCM-ZVS, QSW-ZVS y BCM-ZCS con cargas muy bajas.

Por otro lado, la mínima frecuencia de conmutación (f_{min}) establecida es de alrededor de 20 kHz, que se corresponde con la potencia máxima (P_{max}) que va a manejar el convertidor. Se considera que este valor es aceptable por ser superior a la máxima frecuencia audible y, a su vez, estar dentro del rango de frecuencias utilizado en otras aplicaciones con rangos de tensiones y potencias parecidas [2.30]-[2.32].

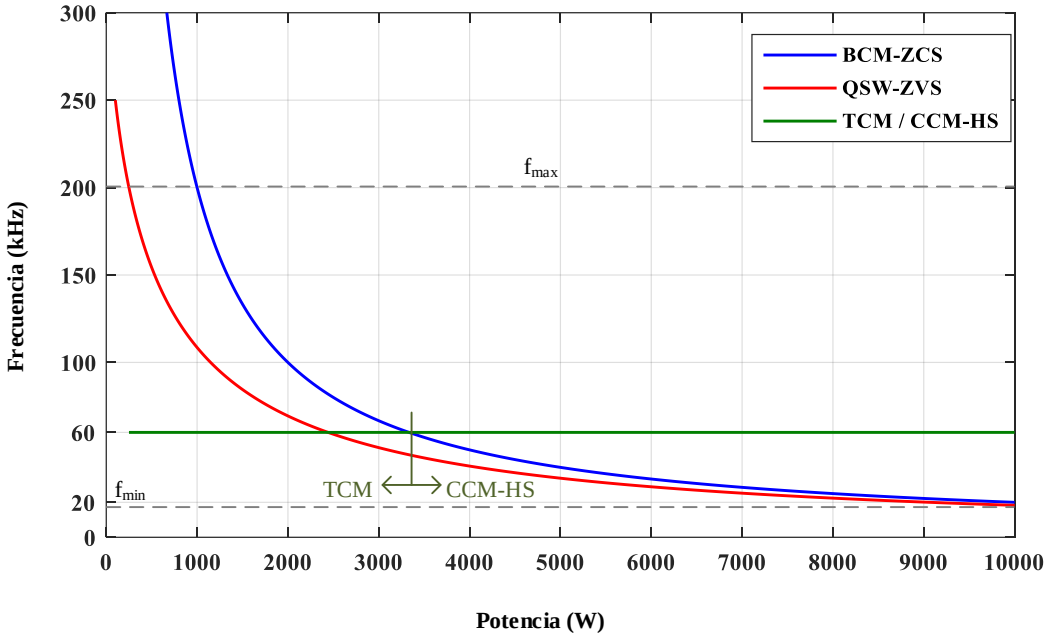


Fig. 2.9 Frecuencia de conmutación para distintas cargas y distintos modos de operación. BCM-ZCS (azul), QSW-ZVS (rojo) y CCM-HS (verde)

Siguiendo (2.17)-(2.20), se obtienen los resultados de la Fig. 2.9, donde se muestra la variación de la frecuencia de conmutación en función de la potencia para los modos BCM-ZCS QSW-ZVS y CCM-HS. Es importante remarcar que los resultados obtenidos tienen sentido para una relación de tensiones 400 V / 800 V. Por eso en este caso se habla de QSW-ZVS y no de TCM-ZVS.

Se ha fijado la frecuencia de conmutación para CCM-HS en 60 kHz porque está dentro del rango seleccionado de frecuencias válidas y, además, en media es la frecuencia fija para la cual se obtienen unos rendimientos más elevados y más parecidos al resto de modos con los que se compara, especialmente a alta carga. Asimismo, esta frecuencia de conmutación crea un rizado de corriente por la bobina tal que la máxima corriente de pico a máxima carga no supera los 40 A (valor por debajo del límite del módulo de potencia seleccionado). Además, en la Fig. 2.9 se puede apreciar que, para una potencia de aproximadamente 3200 W, tiene lugar el paso de modo de conducción TCM a frecuencia fija al modo CCM-HS, lo cual tiene una influencia importante en los rendimientos teóricos calculados, como se muestra más adelante. Es fácil identificar el cambio de modo de operación en la Fig. 2.9, ya que éste se corresponde con la intersección de las curvas BCM-ZCS y CCM-HS.

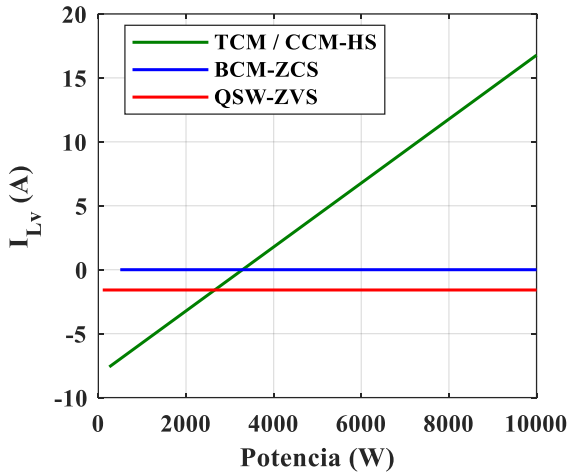
Igualmente, se puede observar como para una f_{max} de 200 kHz es posible manejar una potencia de unos 1000 W con el modo BCM-ZCS o de hasta 240 W con el modo de operación QSW-ZVS, sin añadir técnicas de control adicionales.

2.1.3.2. Comparación de parámetros de diseño de los modos de conducción

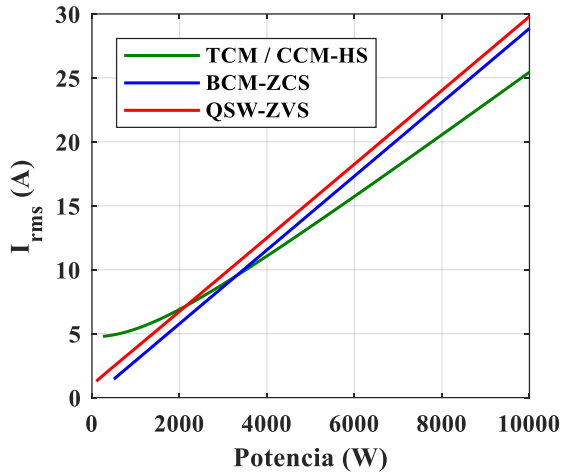
Para la utilización de los modelos de pérdidas propuestos es necesario proporcionar determinados parámetros de diseño del convertidor para cada uno de los modos de conducción. Por tanto, la información que proporcionan los modelos de pérdidas desarrollados es muy variada. No sólo dan una estimación de los distintos tipos de pérdidas y su peso en los rendimientos totales, sino que también comparan otras variables, como las corrientes en el convertidor, para distintas potencias de trabajo.

En las Fig. 2.10 (a), (b) y (c) se muestran las corrientes de valle, eficaces y el rizado de corriente por la bobina, respectivamente. Tal y como se define en 2.1.1, I_{Lv} es fija para los modos BCM-ZCS y QSW-ZVS mientras que varía linealmente para TCM / CCM-HS, ya que lo que se fija en este modo de conducción es ΔI_L al ser fija la frecuencia de conmutación y las tensiones de entrada y salida. Asimismo, I_{rms} toma valores similares a media carga, pero existen diferencias reseñables a muy baja y alta carga que influyen significativamente en el cálculo de las pérdidas.

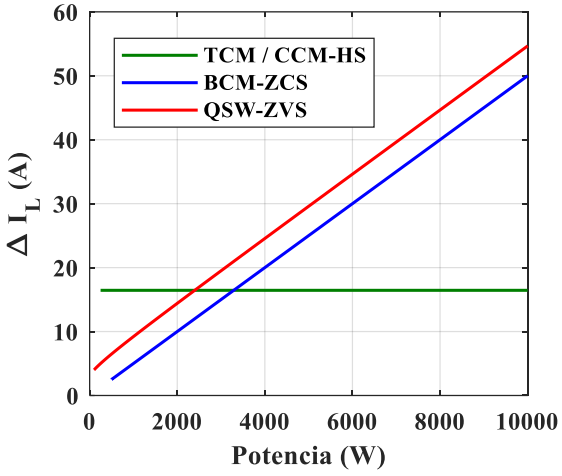
Además, se representan los ratios potencia reactiva-potencia activa, rizado de corriente-valor medio de corriente y rizado de corriente-valor eficaz de corriente en las Fig. 2.10 (d), (e) y (f), respectivamente. Este tipo de relaciones tienen más o menos importancia dependiendo del tipo de aplicación en la que se vaya a utilizar el convertidor. Un ejemplo de ello es la potencia reactiva, para la que no existe unos requisitos estándar, y sobre la que, sin embargo, en muchos países es obligatorio tener capacidad de control para dar seguridad al sistema global [2.33], ya que está demostrado que muchos incidentes de inestabilidad en el sistema vienen dados por sobrepasar los límites de energía reactiva aconsejados [2.34],[2.35].


TCM / CCM-HS
BCM-ZCS
QSW-ZVS
I_{Lv} (A)
Potencia (W)

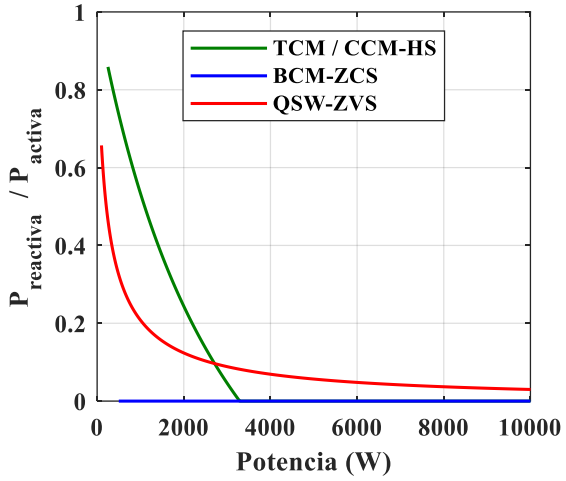
(a)


TCM / CCM-HS
BCM-ZCS
QSW-ZVS
I_{rms} (A)
Potencia (W)

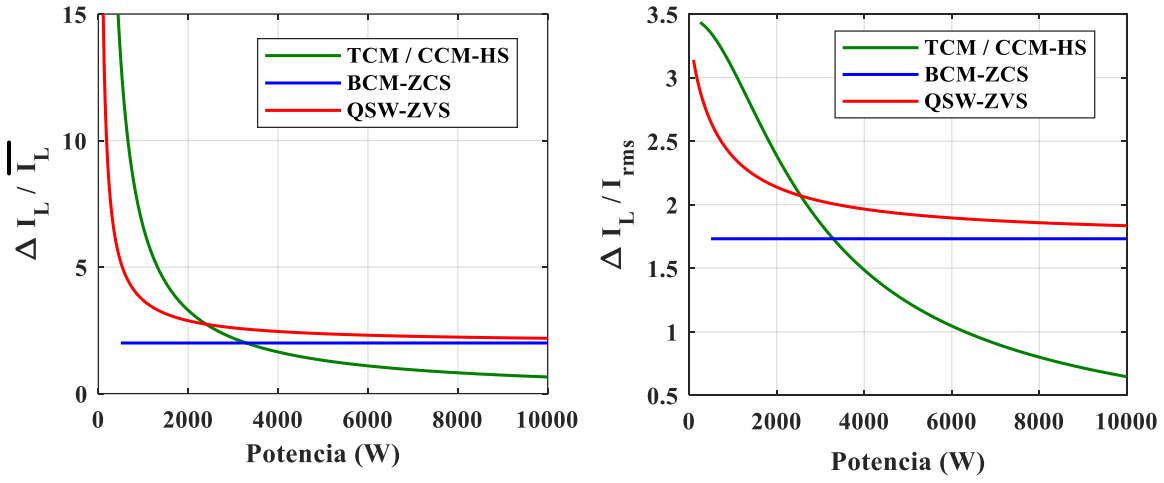
(b)


TCM / CCM-HS
BCM-ZCS
QSW-ZVS
ΔI_L (A)
Potencia (W)

(c)


TCM / CCM-HS
BCM-ZCS
QSW-ZVS
$P_{reactiva}$ / P_{activa}
Potencia (W)

(d)



(e) (f)

Fig. 2.10 Información estimada analíticamente de: (a) Corriente de valle, (b) Corriente eficaz, (c) Rizado de corriente por la bobina, (d) Relación potencia reactiva – potencia activa, (e) Relación rizado de corriente – corriente media y (f) Relación rizado de corriente – corriente eficaz, para los modos TCM/CCM-HS (verde), BCM-ZCS (azul) y QSW-ZVS (rojo).

Teniendo en cuenta las pérdidas debidas a ambos transistores de potencia, en la Fig. 2.11 (a) puede verse como las pérdidas por conducción crecen de forma exponencial por su dependencia cuadrática con I_{rms}. Pequeñas variaciones en la corriente provocan una gran penalización de P_c, haciendo que a P_{max} existan diferencias entre este tipo de pérdidas, siendo en QSW-ZVS hasta 4 veces mayores que en CCM-HS.

Las pérdidas por conmutación, Fig. 2.11 (b), tienen un comportamiento bien distinto. Por un lado, existe un claro salto en las pérdidas entre el modo TCM y el CCM-HS, debido a que las pérdidas de encendido de S_1 para las potencias más bajas son despreciables y no se tienen en cuenta. Por otro lado, P_{sw} en el modo BCM-ZCS decrece a medida que aumenta la potencia, causado por la disminución de la frecuencia de conmutación a alta carga. A bajas cargas se aprecia la poca idoneidad de este modo de operación, ya que las P_{sw} son del mismo orden de magnitud que la potencia de trabajo del convertidor. Por último, el modo QSW-ZVS tiene unas P_{sw} muy bajas comparado con los otros dos modos gracias a que se consigue ZVS en S_1 y ZCS en S_2 y, además, son similares para todo el rango de potencia.

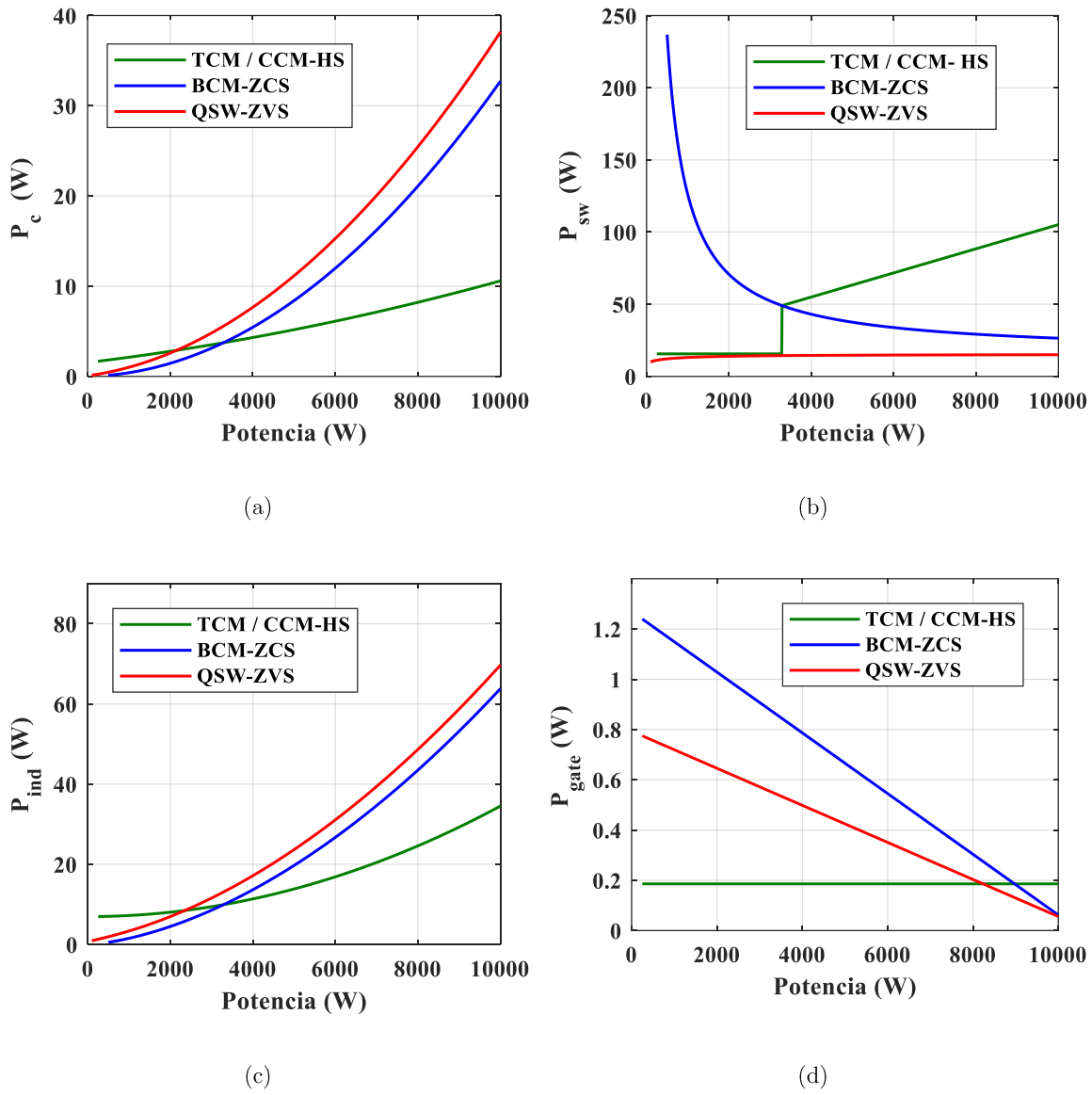


Fig. 2.11 Estimación de: (a) Pérdidas de conducción, (b) Pérdidas de conmutación, (c) Pérdidas en la inductancia y (d) Pérdidas de puerta para los modos TCM-CCM-HS (verde), BCM-ZCS (azul) y QSW-ZVS (rojo).

En cuanto a las pérdidas por la inductancia, Fig. 2.11 (c), cabe decir que para su cálculo se han tenido en cuenta todos los factores de diseño del magnético (varias inductancias en paralelo, corrientes por cada una de ellas o las dimensiones del núcleo, entre otros). De nuevo, el valor de la corriente por las bobinas y el rizado en estas, tienen un peso fundamental en las P_{ind} estimadas analíticamente, haciendo que estas últimas aumenten en la medida que la potencia demandada aumenta.

A diferencia del resto de pérdidas calculadas, las pérdidas de puerta, Fig. 2.11 (d), desfavorecen al modo QSW-ZVS y, aún más, al modo BCM-ZCS, ya que la frecuencia de conmutación es clave en este caso. Aun así, las P_{gate} son las que menos peso tienen en el desglose total de pérdidas del convertidor, siendo prácticamente tres órdenes de magnitud menores que el resto de las pérdidas consideradas en los modelos de pérdidas.

Como resultado del cómputo de todas las pérdidas, se calculan los rendimientos equivalentes en tanto por uno para todo el rango de potencia de trabajo del convertidor, Fig. 2.12. De ellos se infiere que el modo de operación que tiene un mejor comportamiento para cualquier nivel de carga es el QSW-ZVS. Sus conmutaciones suaves le permiten conseguir un rendimiento teórico prácticamente plano de hasta el 99%. Como desventaja cabe destacar que es un modo a frecuencia variable y su rizado de corriente por la inductancia a alta carga llega a los 50 A, lo cual puede ser un inconveniente en algunas aplicaciones y más concretamente en la carga de baterías.

El modo TCM / CCM-HS no se diferencia demasiado en cuanto a rendimientos del QSW-ZVS salvo por dos aspectos. A baja carga el rendimiento cae más bruscamente, debido en parte al volumen de potencia reactiva que maneja este modo de operación. Además, a 3200 W aparece un escalón de 1 punto porcentual en la curva que se corresponde en gran medida con el visto en las P_{sw} de la Fig. 2.11 (b) debido al cambio natural entre modos. Sin embargo, este modo fija un rizado de corriente constante sea cual sea la carga demandada ya que su frecuencia de trabajo es constante, haciendo el control más sencillo.

Los resultados dados por el modo BCM-ZCS son los menos prometedores ya que a media y baja carga sus rendimientos son muy inferiores. A alta carga sí iguala los resultados del modo QSW-ZVS, aunque no los mejora.

En resumen, para los diferentes rangos de potencia no hay un modo de conducción que sea el más favorable desde todos los puntos de vista del diseño. A baja carga, las mejoras de rendimiento que aporta el QSW-ZVS pueden compensar factores como el rizado de corriente, el EMI o las frecuencias de trabajo elevadas. Sin embargo, a alta carga, la similitud entre modos puede hacer primar factores como la vida de la batería frente a una mejora de 0,1% en el rendimiento y optar así por un modo de conducción que proporcione un menor rizado de corriente. Por último, se puede descartar el uso del

modo BCM-ZCS ya que no aporta ninguna ventaja. Su uso sólo cobraría sentido si no se cumpliese la relación de tensiones $V_2=2 \cdot V_1$ vista en 2.1.1.2, aunque en ese caso podría recurrirse precisamente al modo TCM-ZVS (que se explica en 2.3.1) que sí asegura conmutaciones suaves, importantes para minimizar P_{sw}.

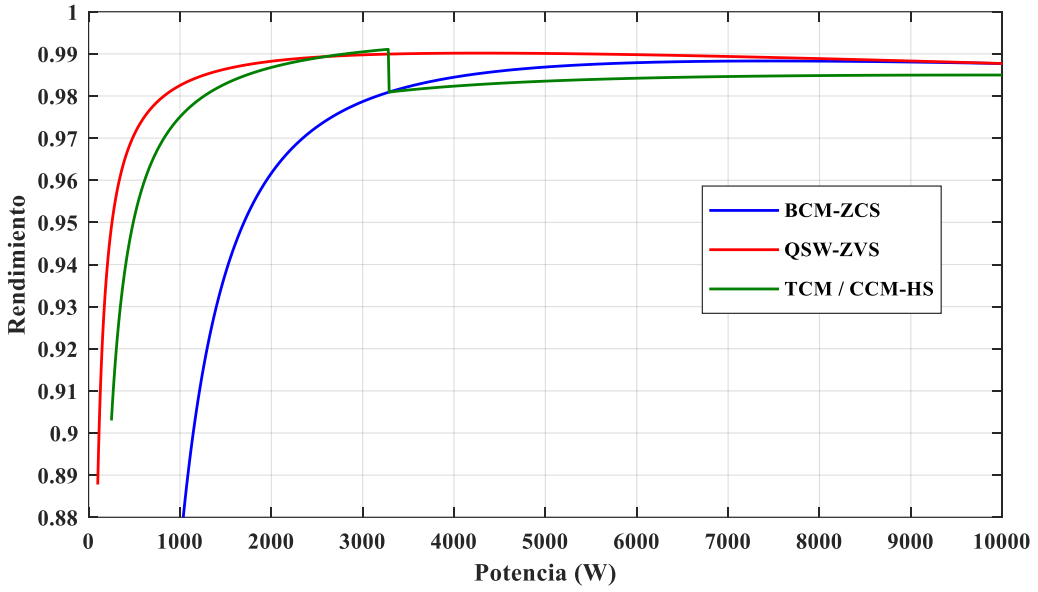


Fig. 2.12 Rendimiento estimado del convertidor para todo el rango de potencia del convertidor.

2.1.3.3. Estrategia de control con cambio entre modos

Con el fin de sacar provecho de las ventajas que ofrecen los distintos modos de conducción para distintas potencias procesadas se propone una estrategia de control cuyo objetivo fundamental es mantener un rendimiento elevado en todo el rango de potencia. Esta estrategia se basa en el cambio entre modos dependiendo de la potencia de trabajo (Fig. 2.13 y Fig. 2.14).

Para implementar dicha estrategia se hace uso del control digital. Esta herramienta se vale de los distintos sensores que existen en el prototipo y, leyendo la información que estos proporcionan, genera las señales de control que activan los MOSFET, así como las señales de alarma en caso de error o condiciones de trabajo no deseadas, lo cual es especialmente útil cuando los niveles de tensión y corriente son elevados y un mal funcionamiento puede llegar a ser peligroso.

Debido a que el rendimiento a alta carga es similar para QSW-ZVS y CCM-HS es razonable fijar una estrategia de control que tenga en cuenta otros factores como el rizado de corriente o el nivel de pico de corriente, lo cual es especialmente beneficioso durante la carga de las baterías y permite que se reduzca el estrés por corriente en los dispositivos de potencia.

Para limitar el nivel de máxima corriente de pico que han de soportar tanto los MOSFET como la inductancia a potencias altas, el modo CCM-HS es el más adecuado. Cuando la potencia demandada decrece y el nivel de corriente de pico utilizando el modo de conducción QSW-ZVS es similar al nivel de corriente de pico de CCM-HS a P_{max}, se selecciona dicho modo (i.e. QSW-ZVS), consiguiendo alto rendimiento a bajas cargas. Al valor de potencia en el que se debe realizar el cambio de modo se le aplica una cierta histéresis (h) para reducir los cambios de modo ante pequeñas variaciones de la potencia en las cercanías del punto de cambio, como se aprecia en la Fig. 2.13.

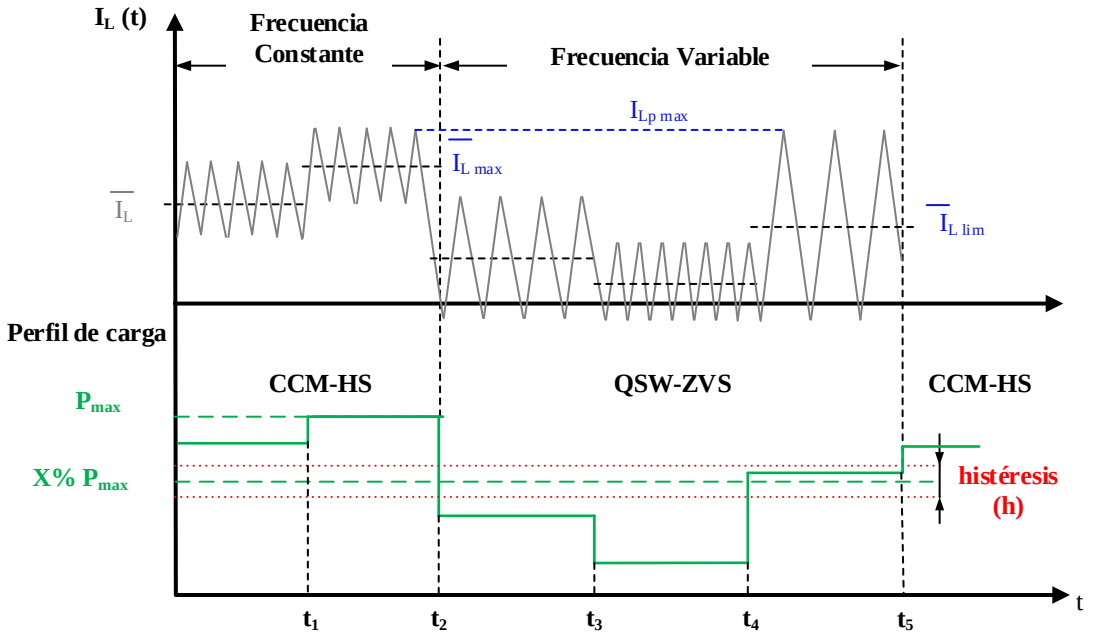


Fig. 2.13 Estrategia de control de cambios entre modos.

Para aclarar la estrategia de control propuesta, se propone el siguiente ejemplo numérico teniendo en cuenta las especificaciones del prototipo:

- Supongamos que se empieza trabajando en el modo CCM-HS a una cierta potencia.

- Si en t_1 (Fig. 2.13) se incrementa la potencia hasta P_{max}, es decir, 10 kW, el modo escogido sigue siendo CCM-HS. A esta potencia, el valor de pico de corriente por la bobina es igual a $I_{Lp\,max}$, es decir, 33 A, el cual a su vez está relacionado con una cierta corriente media máxima ($\overline{I_{L\,max}}$), cuyo valor es 25 A.

- Si en t_2 la carga demandada comienza a disminuir, y la corriente media medida es menor que una cierta corriente media umbral ($\overline{I_{L\,lim}}$) menos una histéresis ($\overline{I_L} < \overline{I_{L\,lim}}$ -h), se producirá un cambio de modo a QSW-ZVS. $\overline{I_{L\,lim}}$ es concretamente 13,5 A, correspondiente a una potencia de trabajo de 5400 W para la cual con QSW-ZVS se obtiene un valor de pico de la corriente por la bobina igual a $I_{Lp\,max}$, es decir, 33 A.

- Si la potencia demandada continúa disminuyendo (t_3) o aumenta, pero siendo $\overline{I_L} < \overline{I_{L\,lim}}$ (como en t_4) se permanece en el modo QSW-ZVS. Sin embargo, si una vez en QSW-ZVS, la potencia vuelve a incrementarse (t_5) y la corriente media medida supera la corriente media umbral ($\overline{I_L} > \overline{I_{L\,lim}}$), el modo CCM-HS vuelve a ser escogido.

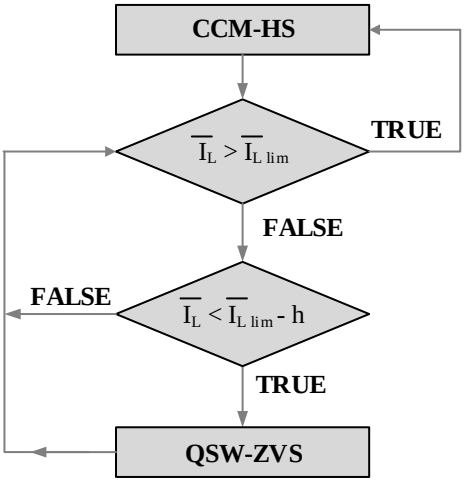


Fig. 2.14 Diagrama de flujo implementado digitalmente para ejecutar el cambio entre modos.

De cara a implementar esta estrategia de control físicamente en el convertidor, se necesita un sensor de corriente (CS en la Fig. 2.15) capaz de medir la corriente instantánea por la inductancia al menos dos veces por cada periodo de conmutación para poder calcular la corriente media y, por tanto, saber qué modo de conducción se debe escoger. Teniendo en cuenta que la máxima frecuencia de conmutación es de 200 kHz, el ancho de banda (BW, *Band Width*) no puede ser menor de 400 kHz

(no es estrictamente necesario medir dos veces por cada periodo de conmutación, pero de esta manera se reduce la incertidumbre ante posibles variaciones debidas a ruido en el sistema). Este factor es especialmente crítico ya que no es fácil encontrar sensores de corriente que aúnen un gran BW, buena precisión en las medidas y soporten corrientes de pico del orden de 40 A, razón por la cual se comparan distintas tecnologías en 3.4.1, así como el método de control implementado de forma experimental para llevar a cabo la estrategia de cambio entre modos.

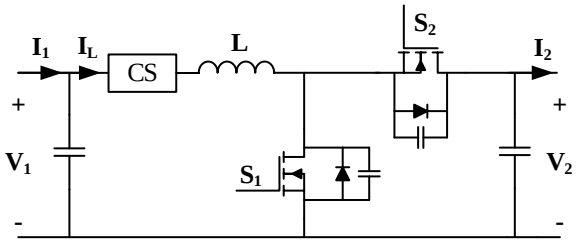


Fig. 2.15 Convertidor elevador síncrono con sensor de corriente (CS).

2.2. Aplicación de modularidad al diseño del convertidor

Es común encontrar aplicaciones en las que para realizar una conversión de tensión no se utiliza un solo convertidor sino varios agrupados en distintas configuraciones. El objetivo de esto puede ser el reparto de tensiones, corrientes, potencias y/o funciones entre los distintos convertidores, de tal forma que, por ejemplo, el estrés que han de soportar los semiconductores que los conforman sea menor.

2.2.1. Agrupaciones modulares

En este apartado se definen algunas de las agrupaciones más conocidas, así como las ventajas de diseño que aportan.

2.2.1.1. Entrada en serie y salida en serie

La agrupación ISOS (del inglés, *Input Series Output Series*) se caracteriza porque todos los módulos o convertidores que forman parte de la agrupación tienen sus entradas y salidas conectadas en serie con el resto de los módulos (Fig. 2.16).

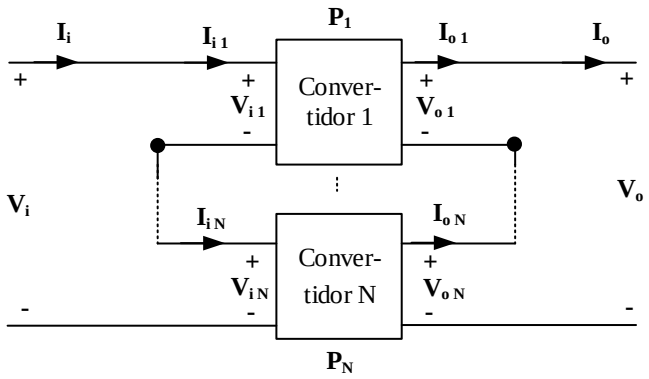


Fig. 2.16 Agrupación modular ISOS.

De esta forma la tensión de los buses de entrada y salida es la suma de las tensiones de entrada y salida de los N convertidores de la agrupación, respectivamente.

$$V_i = \sum_{j=1}^{j=N} V_{ij} \tag{2.21}$$

$$V_o = \sum_{j=1}^{j=N} V_{oj} \tag{2.22}$$

Además, si existe una ecualización equilibrada de los mismos, se puede conseguir que cada uno de ellos soporte una N-ésima parte de la tensión de los buses.

$$V_{ij} = {}^{V_i}/_{N} \tag{2.23}$$

$$V_{oj} = {}^{V_o}/_{N} \tag{2.24}$$

Por otro lado, tal y como se extrae de la Fig. 2.16, las corrientes de entrada y salida son las mismas para todos los módulos.

$$I_{i\,j} = I_i \tag{2.25}$$

$$I_{o\,j} = I_o \tag{2.26}$$

Teniendo en cuenta el reparto de tensiones y corrientes, y suponiendo una buena ecualización, la potencia que gestiona cada módulo queda definida como

$$P_{i\,j} = {}^{P_i}/_{N} \tag{2.27}$$

$$P_{o\,j} = {}^{P_o}/_{N}$$

lo cual implica que el rendimiento global de la agrupación sea

$$\eta_T = \frac{I_o \cdot \sum_{j=1}^{j=N} V_{o\,j}}{I_i \cdot \sum_{j=1}^{j=N} V_{i\,j}} = \frac{I_o \cdot N \cdot V_{o\,j}}{I_i \cdot N \cdot V_{i\,j}} = \eta_j \tag{2.28}$$

y, por tanto, a igualdad entre módulos, el rendimiento total será igual al rendimiento de los módulos individuales.

Dada la distribución de tensiones de esta agrupación, se pueden escoger componentes cuyas tensiones máximas sean considerablemente más bajas que las tensiones de la aplicación. Esto es interesante por dos razones. Por un lado, existe más libertad en la selección de transistores, al no verse estos restringidos a las tecnologías de muy alta tensión y, por otro lado, puede repercutir en la selección de ciertos componentes cuyo tamaño y peso depende de la tensión que han de soportar.

Sin embargo, el hecho de que no exista un reparto de corrientes implica que todos los transistores tienen que estar preparados para soportar la máxima corriente que pueda circular por el conjunto. De la misma manera, las bobinas se deben diseñar para ese valor máximo de corriente de manera que no se saturen en las condiciones más exigentes de trabajo, si bien es cierto que en este caso las bobinas se magnetizan y desmagnetizan en base a tensiones menores y, por ello, para un mismo rizado de corriente se puede tomar un valor de inductancia más bajo.

2.2.1.2. Entrada en paralelo y salida en paralelo

La agrupación IPOP (del inglés, *Input Parallel Output Parallel*) se caracteriza porque todos los módulos o convertidores que forman parte de la agrupación tienen tanto sus entradas como sus salidas conectadas en paralelo (Fig. 2.17).

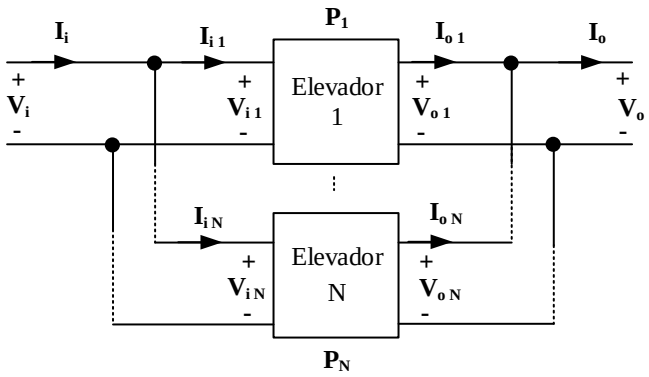


Fig. 2.17 Agrupación modular IPOP.

En este caso tanto la tensión del bus de entrada como la tensión del bus de salida son las mismas que la tensión de entrada y salida de los N módulos de la agrupación, respectivamente.

$$V_{i\,j} = V_i \tag{2.29}$$

$$V_{o\,j} = V_o \tag{2.30}$$

En contraposición, tanto la corriente de entrada como la corriente de salida de la agrupación son la suma de las corrientes de entrada y salida de cada módulo.

$$I_i = \sum_{j=1}^{j=N} I_{i\,j} \tag{2.31}$$

$$I_o = \sum_{j=1}^{j=N} I_{o\,j} \tag{2.32}$$

Además, si existe una ecualización equilibrada de los mismos, se puede conseguir que cada uno de ellos soporte una N-ésima parte de la corriente de entrada y una N-ésima parte de la corriente de salida.

$$I_{i\,j} = {}^{I_i}/_{N} \tag{2.33}$$

$$I_{o\,j} = {}^{I_o}/_{N} \tag{2.34}$$

Teniendo en cuenta el reparto de tensiones y corrientes, y suponiendo una buena ecualización, la potencia que gestiona cada módulo queda definida como

$$P_{i\,j} = {}^{P_i}/_{N} \tag{2.35}$$

$$P_{o\,j} = {}^{P_o}/_{N} \tag{2.36}$$

lo cual implica que el rendimiento global de la agrupación sea

$$\eta_T = \frac{V_o \cdot \sum_{j=1}^{j=N} V_{o\,j}}{V_i \cdot \sum_{j=1}^{j=N} I_{ij}} = \frac{V_o \cdot N \cdot I_{o\,j}}{V_i \cdot N \cdot I_{i\,j}} = \eta_j \tag{2.37}$$

y, por tanto, el rendimiento total se verá maximizado, optimizando el rendimiento de cada módulo individual.

La selección de este tipo de agrupación hace que la corriente máxima por cada uno de los módulos sea menor y, por tanto, serán válidos transistores que soporten corrientes máximas menores que la corriente máxima de la agrupación. De la misma manera, el diseño de los magnéticos se ve afectado por este factor, ya que el tamaño, peso y coste de las inductancias está directamente relacionado con los niveles de corriente especificados (entendiendo que cada uno de los módulos en IPOP soporta la misma tensión que en el caso de un único módulo).

Ya que la tensión de entrada y salida es la misma para todos los módulos, los componentes escogidos deben ser capaces de soportar la tensión máxima de la agrupación, limitando el abanico de posibilidades. Sin embargo, precisamente por este factor, la agrupación IPOP permite multiplicar la potencia manejada por el conjunto del sistema añadiendo tantos módulos en paralelo como sea necesario de manera sencilla.

Además, la agrupación IPOP permite el uso de técnicas de entrelazado o *interleaving* (detalladas en el apartado 2.2.2) que reducen los rizados de corriente que puede causar el uso de ciertos modos de conducción (como el TCM-ZVS, visto en 2.1.1.2), haciendo interesante su uso en aplicaciones donde este factor es especialmente crítico, como la carga de baterías.

2.2.1.3. Agrupaciones mixtas

Por agrupación mixta se entiende cualquier combinación de las agrupaciones vistas previamente, así como de la agrupación en cascada que se explica en 2.2.1.4. Se mencionan a continuación algunos ejemplos de ellas:

La agrupación ISOP (del inglés, *Input Series Output Parallel*) se caracteriza porque todos los módulos o convertidores tienen sus entradas conectadas en serie y sus salidas en paralelo (Fig. 2.18), siendo una combinación de las agrupaciones ISOS e IPOP para la entrada y la salida, respectivamente.

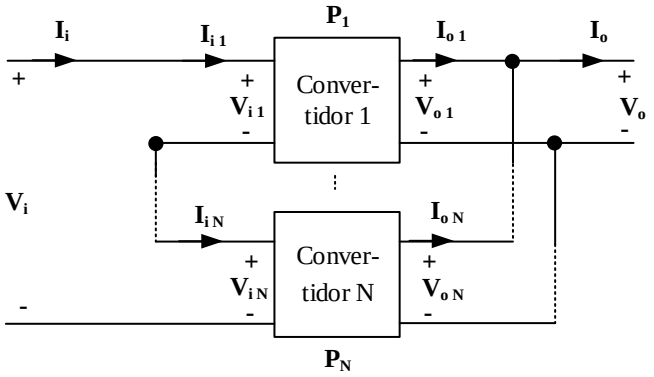


Fig. 2.18 Agrupación modular ISOP.

De esta forma la tensión del bus de entrada es la suma de las tensiones de entrada de los N convertidores de la agrupación, mientras que la tensión de salida es la misma para todos ellos.

$$V_i = \sum_{j=1}^{j=N} V_{i\,j} \tag{2.38}$$

$$V_{o\,j} = V_o \tag{2.39}$$

En contraposición, la corriente de entrada es la misma para todos los módulos, mientras que la corriente de salida es la suma de la corriente de salida de cada módulo.

$$I_{i\,j} = I_i \tag{2.40}$$

$$I_o = \sum_{j=1}^{j=N} I_{o\,j} \tag{2.41}$$

Además, si existe una ecualización equilibrada de los módulos, se puede conseguir que cada uno de ellos soporte una N-ésima parte de la tensión del bus de entrada y una N-ésima parte de la corriente de salida.

$$V_{i\,j} = {}^{V_i}/_{N} \tag{2.42}$$

$$I_{o\,j} = {}^{I_o}/_{N} \tag{2.43}$$

Teniendo en cuenta el reparto de tensiones y corrientes, y suponiendo una buena ecualización, la potencia que gestiona cada módulo queda definida como

$$P_{i\,j} = {}^{P_i}/_{N} \tag{2.44}$$

$$P_{o\,j} = {}^{P_o}/_{N} \tag{2.45}$$

lo cual implica que el rendimiento global de la agrupación sea

$$\eta_T = \frac{V_o \cdot \sum_{j=1}^{j=N} I_{o\,j}}{I_i \cdot \sum_{j=1}^{j=N} V_{ij}} = \frac{V_o \cdot N \cdot I_{o\,j}}{I_i \cdot N \cdot V_{i\,j}} = \eta_j \tag{2.46}$$

y, por tanto, el rendimiento total se verá maximizado, como ocurre en los casos anteriores.

Esta agrupación es especialmente interesante para aplicaciones en las que se tiene un bus de entrada de alta tensión y un bus de salida de baja o muy baja tensión, es decir, con ratios de tensiones muy distintos. De esta forma, los dispositivos pueden dividirse tanto el estrés de tensión a la entrada como el estrés por corriente a la salida.

La agrupación IPOS (del inglés, *Input Parallel Output Series*) se caracteriza porque todos los módulos o convertidores que forman parte de la agrupación tienen sus entradas conectadas en paralelo y sus salidas conectadas en serie (Fig. 2.19). Su análisis es totalmente análogo al de la agrupación ISOP.

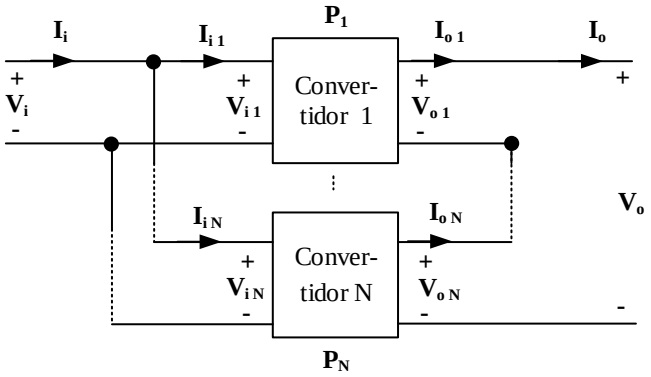


Fig. 2.19 Agrupación modular IPOS.

En este caso la tensión del bus de entrada es la misma para los N convertidores de la agrupación, mientras que la tensión de salida es la suma de las tensiones de salida de los N convertidores.

$$V_{i\,j} = V_i \tag{2.47}$$

$$V_o = \sum_{j=1}^{j=N} V_{o\,j} \tag{2.48}$$

En contraposición, la corriente de entrada es la suma de las corrientes de salida de cada módulo, mientras que la corriente de salida es la misma para todos los módulos.

$$I_i = \sum_{j=1}^{j=N} I_{i\,j} \tag{2.49}$$

$$I_{o\,j} = I_o \tag{2.50}$$

Además, si existe una ecualización equilibrada de los mismos, se puede conseguir que cada uno de ellos soporte una N-ésima parte de la corriente de entrada y una N-ésima parte de la tensión del bus de salida.

$$I_{i\,j} = {}^{I_i}/_{N} \tag{2.51}$$

$$V_{o\,j} = {}^{V_o}/_{N} \tag{2.52}$$

Teniendo en cuenta el reparto de tensiones y corrientes, y suponiendo una buena ecualización, la potencia que gestiona cada módulo queda definida como

$$P_{i\,j} = {}^{P_i}/_{N} \tag{2.53}$$

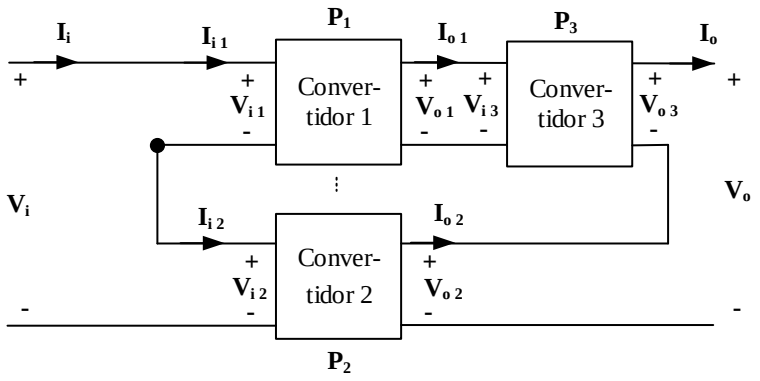
$$P_{o\,j} = {}^{P_o}/_{N} \tag{2.54}$$

lo cual implica que el rendimiento global de la agrupación sea

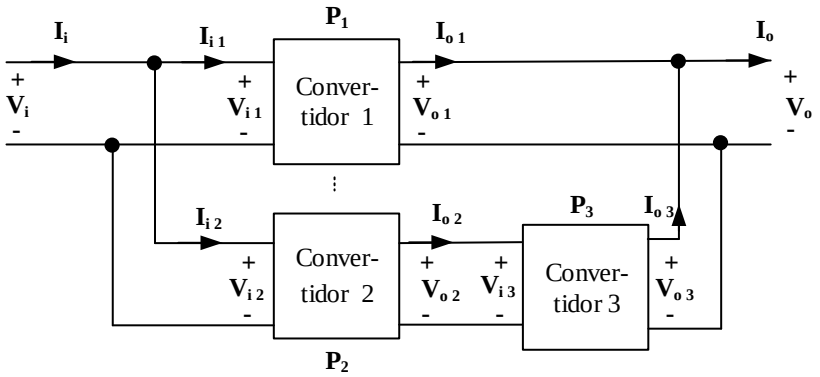
$$\eta_T = \frac{I_o \cdot \sum_{j=1}^{j=N} V_{o\,j}}{V_i \cdot \sum_{j=1}^{j=N} I_{ij}} = \frac{I_o \cdot N \cdot V_{o\,j}}{V_i \cdot N \cdot I_{i\,j}} = \eta_j \tag{2.55}$$

y, por tanto, el rendimiento total se verá maximizado, optimizando el rendimiento de cada módulo individual.

En la Fig. 2.20 se muestran otros dos ejemplos con distintas combinaciones posibles, de entre las infinitas que se pueden conseguir.



(a)



(b)

Fig. 2.20 Otras posibles agrupaciones mixtas.

2.2.1.4. Convertidor elevador en cascada

Otra agrupación básica posible es la agrupación en cascada (Fig. 2.21).

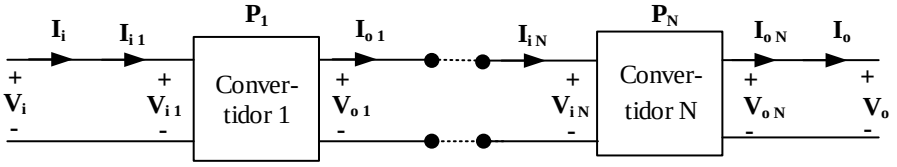


Fig. 2.21 Agrupación en cascada de N-módulos.

Al igual que se describe para el resto de las agrupaciones, las corrientes de forma genérica se definen como

$$I_{i\,j} = I_{o\,j-1} \tag{2.56}$$

$$I_{o\,j} = I_{i\,j} \cdot g_j \tag{2.57}$$

lo que quiere decir que la corriente de entrada de un módulo $I_{i\,j}$ será igual a la corriente de salida del módulo anterior $I_{o\,j-1}$ y, a su vez, la corriente de salida de un cierto módulo será igual a su corriente de entrada por un factor de ganancia g_j.

De la misma manera, las tensiones se definen como

$$V_{o\,j} = V_{i\,j} \cdot 1/g_j \tag{2.58}$$

$$V_{i\,j} = V_{o\,j-1} \tag{2.59}$$

siendo la tensión de entrada de un módulo $V_{i\,j}$ igual a la tensión de salida del módulo anterior $V_{o\,j-1}$.

Además, si se tiene en cuenta la expresión que define la potencia que gestiona cada uno de los módulos (2.60), donde la potencia que maneja cada módulo es la misma e igual a la potencia total de la aplicación (de forma ideal, suponiendo que no hay pérdidas), puede asumirse que no se trata esta de una agrupación modular como tal, ya que no existen ventajas desde el punto de vista de reparto de tensiones, corrientes o potencias de trabajo que beneficien a la hora de la selección de componentes o del estrés que se aplica sobre los mismos.

$$P_{j-1} = P_j = P_{j+1} = P_T \tag{2.60}$$

Existe un factor más a tener en cuenta que es especialmente crítico en las agrupaciones en cascada. Se trata de la estabilidad del sistema. Dos convertidores que trabajen individualmente pueden estar diseñados para funcionar de forma perfectamente estable bajo ciertas condiciones de tensión o potencia, con lazos de realimentación independientes. Sin embargo, al agruparlos en cascada dicha estabilidad ha de ser estudiada (Fig. 2.22).

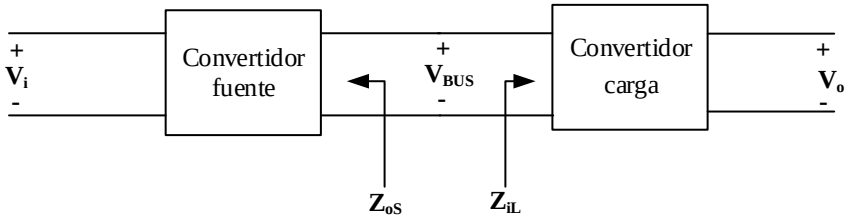


Fig. 2.22 Impedancias en una topología en cascada.

Existe una vasta literatura donde se modelan controles para este tipo de configuraciones [2.39], se analizan las interacciones entre módulos [2.43]-[2.44] y se buscan criterios de estabilidad menos restrictivos [2.45] que el criterio de Middlebrook, según el cual la relación entre la impedancia de salida en bucle cerrado del convertidor fuente (Z_{oS}) y la impedancia de entrada en bucle cerrado del convertidor carga (Zi_L) tienen que cumplir: $|\ Z_{oS}(s)\ /Zi_L(s)| << 1$, complicando el control de la aplicación.

Sin embargo, este tipo de agrupaciones permite que cada uno de los módulos o convertidores se centre en una tarea independiente, siendo el conjunto de los N-módulos el que satisface los requisitos de diseño impuestos. Esto puede ser una ventaja ya que cada uno de los convertidores puede centrarse en una función específica y desarrollarla de forma óptima con un buen rendimiento. A priori, parece más sencillo diseñar varios módulos, cada uno de los cuales ejecute una tarea concreta, que diseñar un solo módulo que sea capaz de cumplir de forma eficiente con muchas funciones distintas, y por ello es común encontrar aplicaciones que utilizan esta arquitectura, como pueden ser aplicaciones de tracción de trenes [2.46], aplicaciones fotovoltaicas o de vehículo eléctrico [2.47] o de mejora del factor de potencia [2.48].

Dichas funciones pueden ser variadas. Por ejemplo, siguiendo la Fig. 2.23 y aprovechando las condiciones de diseño que se han de afrontar en esta tesis, un primer módulo puede encargarse de asegurar un bus interno de 400 V bien regulado partiendo de la tensión de la batería. Este primer convertidor puede beneficiarse del uso de dispositivos de GaN dadas las tensiones que va a manejar y, además, puede valerse de frecuencias de conmutación mucho más elevadas, asegurando muy buenos rendimientos (η_1) gracias a una relación de conversión baja, así como una alta densidad de potencia. El segundo módulo, opcional, puede dotar de aislamiento a la topología si esto fuese requisito obligatorio, asumiendo también un buen rendimiento (η_2). Un tercer módulo (η_3), como el diseñado

en el subcapítulo 2.1 con dispositivos de alta tensión, puede encargarse de elevar de 400 a 800 V para obtener las tensiones de celda necesarias.

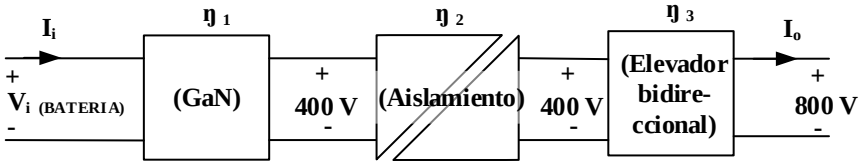


Fig. 2.23 Ejemplo de aplicación con configuración en cascada.

Con una topología como ésta el rendimiento total (η_T) quedaría definido como

$$\eta_T = \eta_1 \cdot \ldots \cdot \eta_N = \eta_1 \cdot \eta_2 \cdot \eta_3 \tag{2.61}$$

Esta relación de rendimientos implica que el rendimiento total siempre será menor que el rendimiento individual del peor de los módulos.

Teniendo en cuenta los rendimientos de en torno al 90% a plena carga (5 kW) que ofrecen cargadores de baterías comerciales de 400 V [2.49]-[2.50], así como de propuestas basadas en un *Dual Active Bridge* de GaN que aseguran hasta un 98% a 3,3 kW [2.51], basadas en resonantes de GaN y SiC con un 96% a 6,6 kW [2.52], o basadas en medio-puente de GaN sin aislamiento [2.53], si se puede diseñar un único convertidor que iguale el mejor de estos rendimientos, la aplicación sería más eficiente desde el punto de vista de gestión de la energía.

Para el ejemplo anterior, Fig. 2.23, siguiendo la expresión (2.61) y los resultados obtenidos en [2.49]-[2.53], el rendimiento total máximo de la aplicación sería η_T=96% considerando tres convertidores en cascada (uno de ellos añadiendo aislamiento) o de η_T=97% con dos convertidores en cascada (sin aislamiento).

2.2.2. Técnicas de control para agrupaciones modulares IPOP

Como se ha visto en 2.2.1.2 la configuración IPOP ofrece ciertas ventajas en cuanto a reparto de corrientes y a la facilidad de añadir módulos en paralelo si la potencia demandada en la aplicación crece notablemente. Por ello, se han estudiado distintas técnicas de control aplicables a esta configuración que mejoran si cabe su aplicabilidad.

Como primer paso, es importante decidir cuál es el número óptimo de módulos dadas las especificaciones que se estudian en esta tesis. No existe unanimidad entre otros autores que estudian este aspecto para la topología elevador síncrono. Algunos eligen arbitrariamente el número de módulos [37], argumentando que es trabajo del diseñador encontrar un equilibrio entre el número de módulos y la mejora del rendimiento frente al coste total del sistema. En otros trabajos estudian el impacto del número de módulos y el ciclo de trabajo en el rizado de la tensión y corriente de salida [38]. En este caso demuestran que para agrupaciones de más de dos módulos dichos rizados se ven reducidos drásticamente, no habiendo diferencias reseñables para más de tres módulos. En [39]-[2.40], se compara el rizado de corriente por la inductancia normalizado en función del ciclo de trabajo para dos, tres y cuatro fases (Fig. 2.24).

Para ciclos de trabajo del 50%, como es el caso estudiado en el apartado 2.1, el uso de un número par de módulos facilita la eliminación del rizado de corriente. Sin embargo, si el convertidor trabaja con distintos ratios de tensión (como en el subcapítulo 2.3), este argumento deja de ser válido y la selección del número de módulos puede justificarse en base a otros aspectos.

Desde un punto de vista práctico, adquirir un módulo de potencia formado por varias fases tiene numerosas ventajas. Por un lado, el coste se ve reducido ya que por una cuestión de fabricación es más barato un módulo de, por ejemplo, tres fases, que tres módulos de una fase. Además, esto repercute directamente en la densidad de potencia, ya que para un módulo de varias fases sólo se necesita un radiador para extraer el exceso de calor y, además, existen *drivers* aislados y optimizados que gestionan todas las señales de puerta e incluyen las protecciones necesarias para un uso seguro. Asimismo, el hecho de que las conexiones entre los transistores que conforman el módulo vengan dadas internamente asegura que las inductancias parásitas se minimicen, lo cual es muy importante especialmente cuando se manejan altas potencias a frecuencias de conmutación elevadas. De la misma manera, esto facilita el balanceado de corrientes (o tensiones, si fuera necesario).

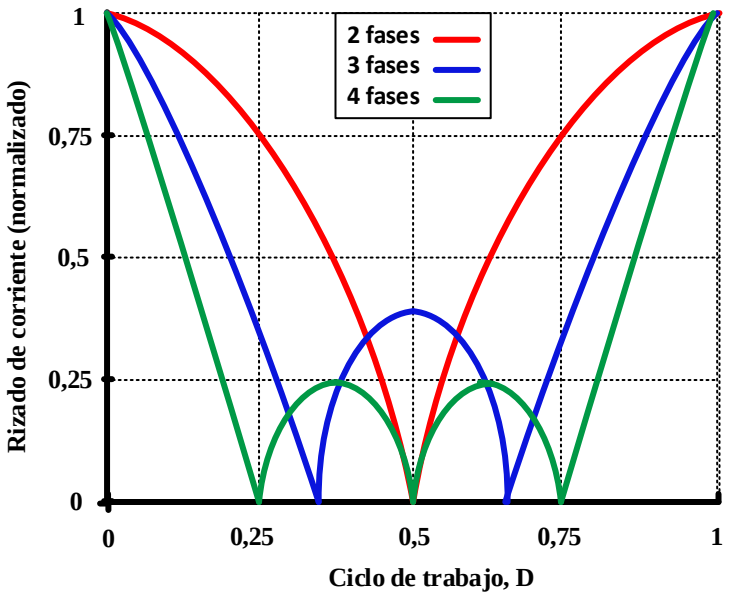


Fig. 2.24 Rizado de corriente normalizado respecto a convertidor elevador con una única fase. Dos fases (en rojo), tres fases (en azul) y cuatro fases (en verde).

Teniendo en cuenta tanto la reducción de los rizados de la corriente y tensión de salida, como la distinta variedad de módulos de potencia disponibles en el mercado, se opta por la selección de un módulo de alta tensión de 3 fases que permite la agrupación IPOP de tres convertidores elevadores síncronos, que se reparten las corrientes de entrada y salida de forma equilibrada. De esta manera se pueden implementar distintas técnicas de control que permitan, por ejemplo, usar uno, dos o tres módulos del convertidor según cual sea la demanda de carga en cada momento.

2.2.2.1. Técnicas balanceadas. Maestro-esclavo

Las técnicas balanceadas se basan en el reparto equitativo de potencia entre todos los módulos que conforman la agrupación IPOP. Esto quiere decir que todos ellos gestionan el mismo nivel de potencia independientemente de la carga total demandada.

El rendimiento total de la agrupación IPOP aplicando esta técnica sigue la expresión vista en (2.37), según la cual el rendimiento total es igual al rendimiento de cada módulo individual (los cuales se presumen iguales gracias a que todos ellos están integrados en un mismo módulo de potencia). Por

tanto, esta técnica no se aprovecha de la agrupación modular en términos de reducción de pérdidas a baja carga.

Sin embargo, la gran ventaja de la técnica balanceada es que posibilita la reducción del rizado de corriente del puerto de entrada gracias a las técnicas de entrelazado. Una posibilidad de implementación de la técnica balanceada es la estrategia maestro-esclavo (en inglés, *master-slave*), [2.41]. En este caso concreto las variables de control de todos los módulos son las mismas (con el correspondiente desfase), y éstas se generan por el módulo maestro y se comparten con el resto de los módulos esclavos.

La complejidad del control del módulo maestro depende del modo de conducción seleccionado. Así, por ejemplo, se necesitan más variables de control en el caso del modo TCM-ZVS que en el caso del CCM-HS ya que la frecuencia de conmutación es fija para este último. Todos los módulos esclavos trabajan variando su frecuencia de conmutación siguiendo las variaciones del módulo maestro, lo cual hace posible la técnica balanceada.

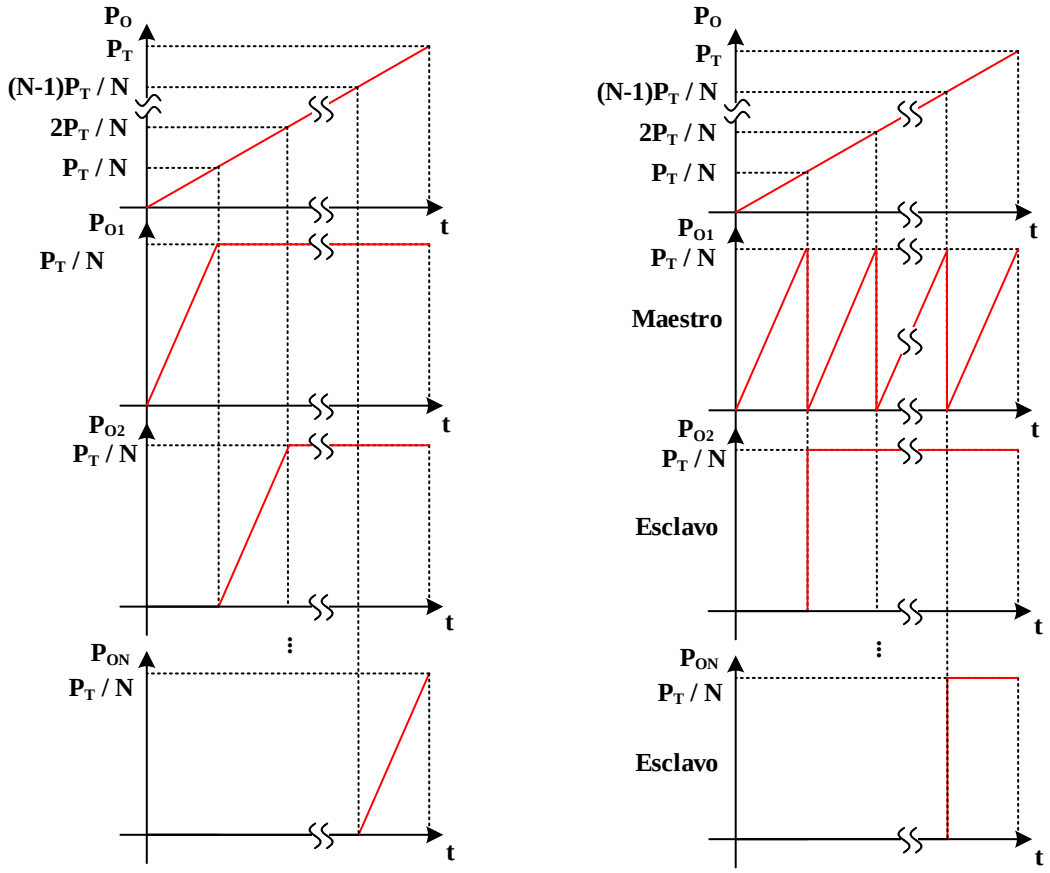
La principal desventaja de esta estrategia es que el reparto de corrientes depende de las tolerancias de los componentes y las diferencias entre módulos.

El uso de esta técnica, aunque no mejora el rendimiento de la agrupación modular, hace posible una reducción del rizado de corriente, la cual es una de las principales desventajas del uso del modo TCM-ZVS, utilizado para conseguir altos rendimientos en grandes rangos de potencia, especialmente a baja carga.

2.2.2.2. Técnica de encendido secuencial

La técnica de encendido secuencial, comúnmente denominada *phase-shedding technique* en la literatura, es otra posible estrategia de control para agrupaciones IPOP. Se basa en el uso solamente de un cierto número de módulos dependiendo del nivel de potencia procesada en cada momento, apagándolos cuando no sean necesarios. Por consiguiente, el número de módulos activos se incrementa en la medida que la potencia demandada aumenta y viceversa. Gracias a esto, puede mejorarse el rendimiento de la agrupación a media y baja carga como se detalla en [2.42].

Según esta técnica, existen dos opciones. La primera todos los módulos trabajan en lazo cerrado y pueden incrementar la potencia que aportan de forma secuencial y gradual (Fig. 2.25-a). O un único módulo opera en lazo cerrado y tiene capacidad para variar su potencia y el resto de los módulos operan en lazo abierto y únicamente pueden procesar su potencia máxima (si están activos) o no procesar potencia (si están desactivados), funcionando como fuentes de corriente, como se muestra en la Fig. 2.25-b. El control del convertidor modular irá incrementando el número de módulos activos en función de la potencia demandada (y viceversa).



(a) (b)

Fig. 2.25 Ejemplo de perfil de potencia usando técnica de encendido secuencial para el caso en que (a) todos actúan como maestro o (b) un maestro y el resto esclavos.

Como es lógico, el encendido secuencial logra reducir las pérdidas a media y baja carga gracias a la reducción del número de módulos que se encuentran procesando potencia. No sólo eso, sino que además las pérdidas de los módulos que trabajan a potencia fija pueden optimizarse de forma que se pueda

conseguir un rendimiento más elevado. Por lo tanto, esta técnica de control es, potencialmente, mejor desde el punto de vista del rendimiento a baja y media carga en comparación con el control balanceado.

En contraposición, la reducción del rizado de corriente es peor que en el caso de la técnica balanceada maestro-esclavo. Esto se debe a que, al cambiar el número de módulos en función de la potencia, cambia la fase entre ellos y hace que no siempre sea posible reducir el rizado de corriente. Este inconveniente es especialmente crítico a baja carga ya que a veces sólo un módulo está trabajando y no es posible minimizar el rizado.

A modo de comparación, en la Fig. 2.26 se comparan los rendimientos obtenidos de forma analítica para las dos técnicas de control propuestas para agrupaciones modulares.

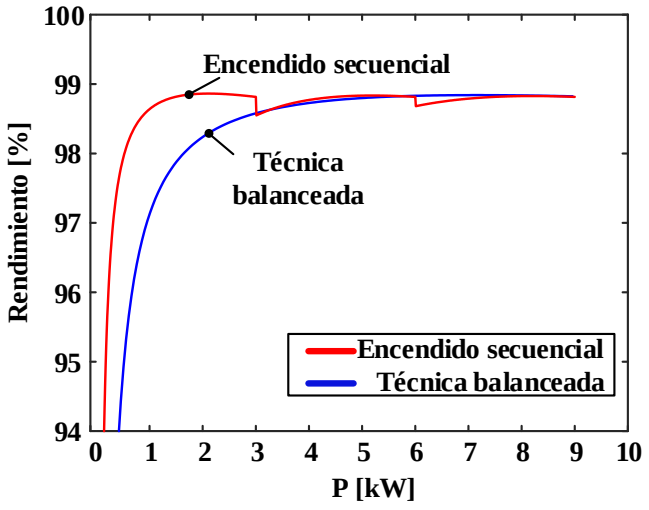


Fig. 2.26 Comparación de rendimientos analíticos para (a) técnica de encendido secuencial y (b) técnica balanceada.

2.3. Convertidor con ratio de tensiones variables

Como se comienza explicando en el subcapítulo 2.1, en un principio se ha supuesto una relación de tensiones entrada-salida V_1/V_2 = 400 V / 800 V = 1/2. Esto hace que el modo TCM-ZVS se reduzca al caso particular QSW-ZVS. Sin embargo, en la práctica es poco realista suponer un bus de tensión de 400 V perfectamente constante, más cuando lo que se conecta a ese bus son baterías cuya tensión

varía en función del estado de carga. Cuando la relación V_1/V_2 varía, los rendimientos obtenidos en la Fig. 2.12 dejan de ser válidos y es necesario buscar alternativas. Además, para mantener el modo de conducción TCM-ZVS será necesario ajustar los valores de corriente de valle y de tiempo muerto en función del ratio de tensión V_1/V_2.

Ante esta situación se plantea en este apartado la comparación entre dos posibles soluciones. Por un lado, una topología en cascada donde un convertidor se encarga de regular la tensión de 400 V que necesita el elevador síncrono partiendo de la tensión en bornes de la batería. Por otro lado, un único convertidor elevador síncrono que trabajando en TCM-ZVS sea capaz de gestionar un amplio rango de tensiones de entrada manteniendo un rendimiento alto para todo el rango de potencia.

2.3.1. Convertidor elevador con ratio de tensiones variables y técnicas de corriente de valle para mantener modo TCM-ZVS

En el caso en el que la relación de tensiones entrada-salida varíe considerablemente, se puede desarrollar un convertidor elevador síncrono que trabaje en modo TCM-ZVS con frecuencia de conmutación variable.

En este caso, existen algunas variables que deben ser calculadas minuciosamente, como el valor de la corriente de valle por la inductancia durante el apagado de S_2 (i_{Lv} en la Fig. 2.27) y el tiempo muerto (t_D en la Fig. 2.27) necesario para obtener ZVS y, además, el mejor rendimiento posible.

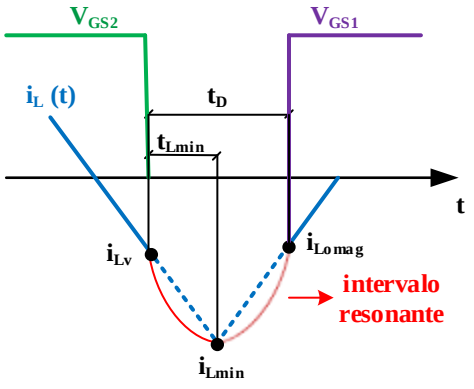


Fig. 2.27 Detalle de $i_L(t)$ durante el intervalo resonante.

El modo QSW-ZVS es un caso particular de TCM-ZVS donde con un valor de i_{Lv} cercano a 0 A es posible obtener ZVS. Para entender las diferencias entre estos dos modos de conducción y las ventajas que trae consigo el uso de TCM-ZVS, es importante analizar el intervalo de resonancia, el cual se obvia normalmente en la literatura ya que se asume que su impacto es mínimo en comparación con los intervalos lineales.

La tensión en el nodo de conmutación $V_{DS}(t)$ y la corriente por la inductancia $I_L(t)$ durante el intervalo de resonancia se pueden obtener a partir de las ecuaciones (2.62)-(2.63) para el comportamiento del convertidor como elevador y según (2.68)-(2.69) si el convertidor funciona como reductor. Aunque el análisis sería equivalente para el funcionamiento como reductor, en este apartado nos centraremos en el análisis en modo elevador para simplificar el planteamiento y el análisis del modo reductor se detalla en el Anexo B.

Tabla 2-4 Ecuaciones modo elevador.

$$V_{DS}(t) = (V_2 - V_1) \cdot \cos(w_0 t) + \left({}^{i_{Lv}}/_{C_{sw} \cdot w_0}\right) \cdot \sin(w_0 t) + V_1 \tag{2.62}$$

$$i_L(t) = i_{Lv} \cdot \cos(w_0 t) - C_{sw} \cdot w_0 \cdot (V_2 - V_1) \cdot \sin(w_0 t) \tag{2.63}$$

$$i_{Lv} = C_{sw} \cdot w_0 \cdot \sqrt{2 \cdot V_2 \cdot V_1 - V_2^2} \tag{2.64}$$

$$t_D = {}^{1}/_{w_0} \cdot \left[\sin^{-1}\left(-\frac{V_1}{\sqrt{(V_2 - V_1)^2 + \left({}^{i_{Lv}}/_{C_{sw} \cdot w_0}\right)^2}} \right) - \tan^{-1}\left(\frac{C_{sw} \cdot w_0}{i_{Lv}} \cdot (V_2 - V_1) \right) \right] \tag{2.65}$$

$$i_{Lmin} = i_{Lv} \cdot \cos(w_0 t_{iLmin}) - C_{sw} \cdot w_0 \cdot (V_2 - V_1) \cdot \sin(w_0 t_{iLmin}) + V_1 \tag{2.66}$$

$$t_{iLmin} = {}^{1}/_{w_0} \cdot \cos^{-1}\left(\sqrt{\frac{1}{1 + \left(\left(\frac{C_{sw} \cdot w_0}{i_{Lv}} \right) \cdot (V_2 - V_1) \right)^2}} \right) \tag{2.67}$$

Tabla 2-5 Ecuaciones modo reductor.

$$V_{DS}(t) = V_2 \cdot \cos(w_0 t) + \left({}^{i_{Lv}}/_{C_{sw} \cdot w_0}\right) \cdot \sin(w_0 t) + V_1 - V_2 \tag{2.68}$$

$$i_L(t) = i_{Lv} \cdot \cos(w_0 t) + C_{sw} \cdot w_0 \cdot V_2 \cdot \sin(w_0 t) \tag{2.69}$$

$$i_{Lv} = C_{sw} \cdot w_0 \cdot \sqrt{V_1^2 - 2 \cdot V_2 \cdot V_1} \tag{2.70}$$

$$t_D = {}^{1}/_{w_0} \cdot \left[\sin^{-1}\left(-\frac{(V_2 - V_1)}{\sqrt{V_2{}^2 + \left({}^{i_{Lv}}/_{C_{sw} \cdot w_0}\right)^2}} \right) - \tan^{-1}\left(\frac{C_{sw} \cdot w_0}{i_{Lv}} \cdot V_2 \right) \right] \tag{2.71}$$

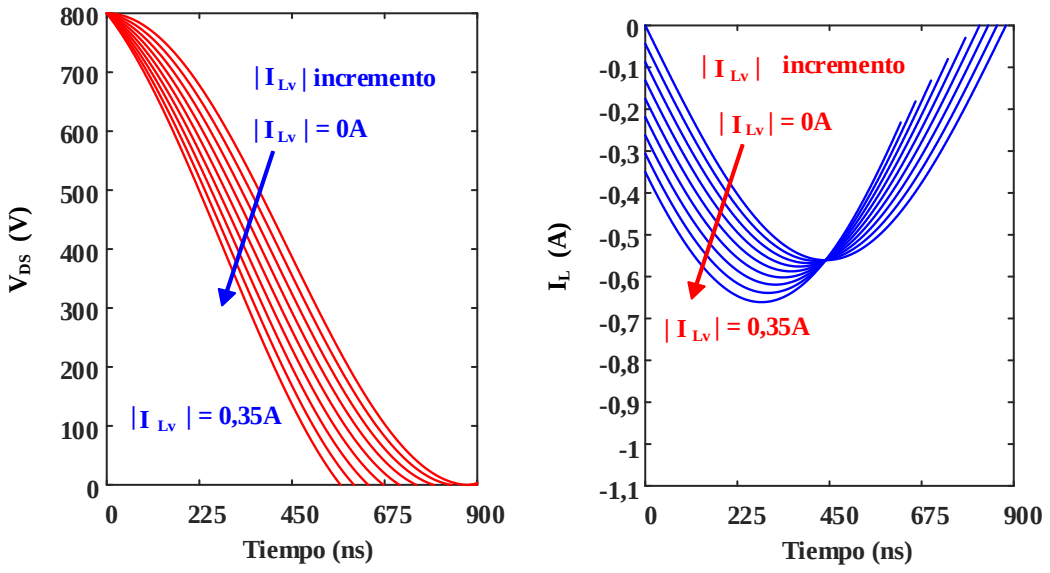
$$i_{Lmin} = i_{Lv} \cdot \cos\,(w_0 t_{iLmin}) + C_{sw} \cdot w_0 \cdot V_2 \cdot \sin(w_0 t_{iLmin}) + V_1 - V_2 \tag{2.72}$$

$$t_{iLmin} = {}^{1}/_{w_0} \cdot \cos^{-1}\left(\sqrt{\frac{1}{1 + \left(\left(\frac{C_{sw} \cdot w_0}{i_{Lv}} \right) \cdot V_2 \right)^2}} \right) \tag{2.73}$$

En las Fig. 2.28, Fig. 2.29 y Fig. 2.30 se representan $V_{DS}(t)$ y $I_L(t)$ para distintas relaciones de tensiones.

El caso de la condición de trabajo $V_1 = V_2/2$ (Fig. 2.28) se corresponde con el modo QSW-ZVS puro. En este caso, las conmutaciones ZVS se pueden conseguir para cualquier valor de i_{Lv} menor o igual a 0 A asegurado un cierto t_D mínimo específico. Esto se deduce porque en la Fig. 2.28 (a) V_{DS} alcanza el valor de 0 V para todos los valores de i_{Lv} representados.

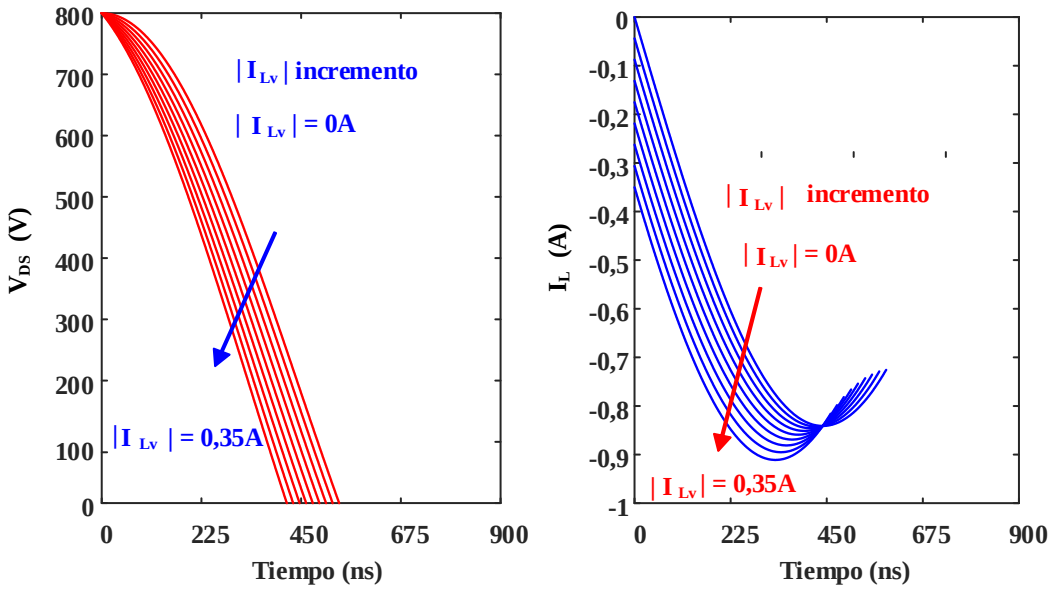
Puede observarse como cuanto mayor es I_{Lv} en valor absoluto (valor de la corriente por la inductancia al comienzo del intervalo de resonancia), calculado según (2.64) menor es el t_D necesario, calculado según (2.65).



(a) (b)

Fig. 2.28 (a) $V_{DS}(t)$ y (b) $I_L(t)$ para una relación V_1/V_2 igual a 400V / 800 V.

Igualmente, en la Fig. 2.29 se representan las mismas curvas para una relación de tensiones $V_1<V_2/2$. Bajo estas condiciones, al igual que para $V_1=V_2/2$, se puede conseguir ZVS para cualquier valor negativo de I_{Lv} asegurado un cierto t_D. En este caso los valores de t_D son menores y la capacidad parásita de salida del transistor se descarga más rápidamente.

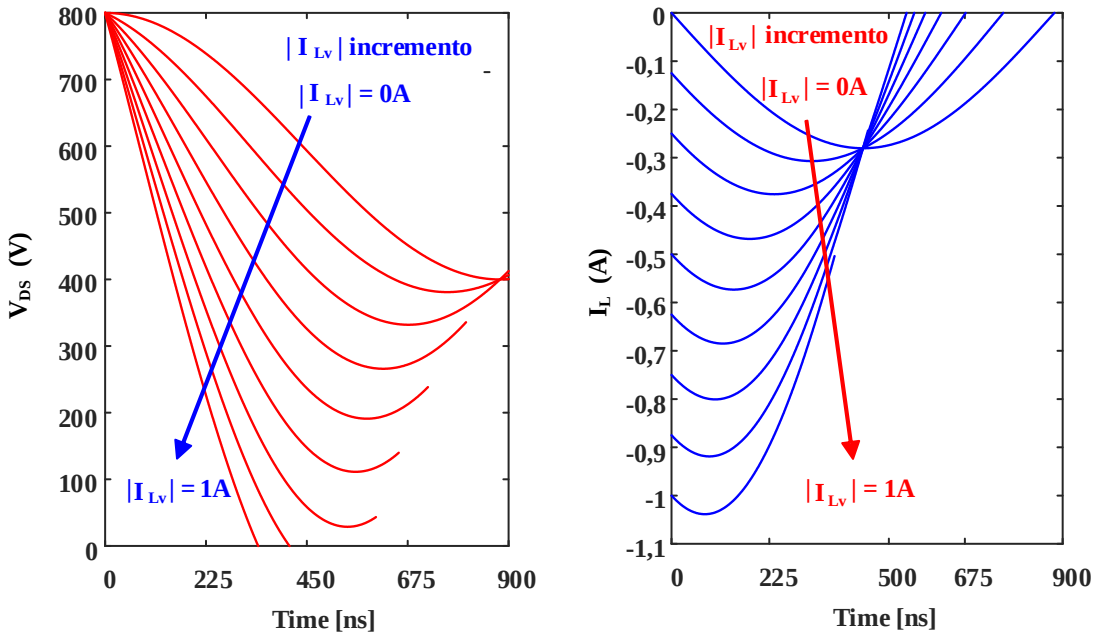


(a) (b)

Fig. 2.29 (a) $V_{DS}(t)$ y (b) $I_L(t)$ para una relación V_1/V_2 igual a 200V / 800 V.

En el caso de que la relación de tensiones sea $V_1>V_2/2$ (Fig. 2.30) no todos los valores I_{Lv} son válidos para conseguir ZVS durante el intervalo resonante. Se debe asegurar un valor de I_{Lv} menor de 0 A (en concreto, menor de -0,8 A según las Fig. 2.30 (a) y (b) para la relación de tensiones representada) para poder descargar la capacidad de salida del transistor completamente y obtener ZVS. Para ello es preciso determinar también el valor correspondiente de t_D.

Debe mencionarse que las curvas obtenidas siguiendo las ecuaciones (2.62) y (2.63) y cumpliendo con (2.64) y (2.65) para un convertidor elevador son análogas e inversas a las que se obtienen siguiendo las ecuaciones (2.68) y (2.69) cumpliendo (2.70) y (2.71) para el modo reductor.



(a) (b)

Fig. 2.30 (a) $V_{DS}(t)$ y (b) $I_L(t)$ para una relación V_1/V_2 igual a 600V / 800 V.

2.3.1.1. Modelo de pérdidas modificado considerando pérdidas durante t_D

La selección de un par de valores I_{Lv}-t_D u otro no es una cuestión trivial. Existe un compromiso entre ambas variables que suele obviarse en la literatura y que, sin embargo, es necesario estudiar en más detalle para obtener un análisis más justo.

Para analizar cuál es el impacto de estos pares de valores en las pérdidas y, por tanto, en el rendimiento global es necesario modificar el modelo de pérdidas existente e incorporar las pérdidas extra que puedan derivarse de poner en práctica este modo de conducción con pares I_{Lv}-t_D diferentes a los óptimos. El nuevo modelo de pérdidas podrá compararse, por un lado, con el modelo anterior desarrollado (y así estimar cuánto pesa el permitir un rango de tensiones variables) y, por otro lado, se puede comparar con los resultados que se obtendrían con una configuración en cascada de dos convertidores, donde el primero de ellos se encargue de fijar la tensión de entrada del segundo.

Además, por medio de las ecuaciones (2.66)-(2.67) para modo elevador y (2.72)-(2.73) para modo reductor, se tiene cuantificado en todo momento el valor mínimo de corriente por la inductancia (i_{Lmin})

y el tiempo necesario para alcanzar dicho valor (t_{iLmin}). Estos valores son especialmente útiles para calcular las pérdidas extra que se han de incluir en el nuevo modelo de pérdidas dependiente del punto de trabajo y la relación de tensiones.

En este nuevo modelo de pérdidas modificado se tienen en cuenta las pérdidas extra (P_{dT} en (2.74)) durante el tiempo muerto debido a las corrientes negativas que circulan a través del diodo en antiparalelo del MOSFET, según su curva características corriente-tensión (Fig. 2.31).

$$P_{dT} = V_d \cdot \bar{I}_d + I^2_{d\,rms} \cdot R_d \tag{2.74}$$

donde V_d es la tensión de codo del diodo y R_d la resistencia dinámica del diodo e $\bar{I}_d$ y $I^2_{d\,rms}$ se definen como la corriente media y la corriente eficaz que pasan a través del diodo parásito durante t_D, respectivamente.

$$\bar{I}_d \cong \frac{1}{t_D} \cdot \left(\int^{t_D} I_L(t) \cdot dt \right) \tag{2.75}$$

$$I^2_{d\,rms} \cong \frac{1}{t_D} \cdot \left(\int^{t_D} I^2_L(t) \cdot dt \right) \tag{2.76}$$

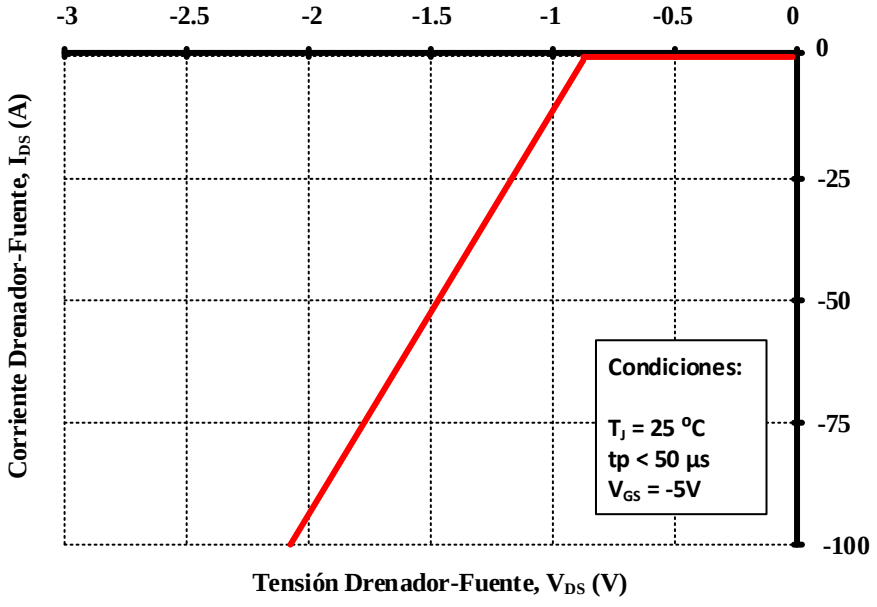


Fig. 2.31 Curva característica del diodo (análoga a la dada por el fabricante Wolfspeed [2.54])

Teniendo en cuenta el nuevo modelo de pérdidas y suponiendo el caso de funcionamiento del convertidor como elevador para una relación $V_1<V_2/2$, la mejor opción para conseguir el máximo rendimiento posible desde el punto de vista de las pérdidas es conseguir un valor óptimo de I_{Lv} ($I_{Lv\ opt}$) y mantenerlo siempre igual a 0 A. De esta manera no aparecen pérdidas extra.

Por el contrario, si $V_1>V_2/2$ para el caso elevador, habrá que determinar los pares de valores $I_{Lv\ opt}$-$t_{D\ opt}$. Cabe mencionar que dichos valores son independientes de la potencia demandada por la carga, (2.64)-(2.65) y (2.70)-(2.71), ya que sólo dependen de la relación de tensiones y otras variables características como son w_o (definida a su vez como $\frac{1}{\sqrt{L \cdot C_{sw}}}$) y la capacidad parásita efectiva de salida C_{sw} que depende del dispositivo o del módulo MOSFET seleccionado por el diseñador. Esto facilita el control de este modo, ya que no es necesario recalcular continuamente los valores óptimos ante cambios en la carga, sino que solo hay que tener en cuenta la variación de tensiones. En el subcapítulo 3.4.4 se calculan y comparan tanto los pares de valores $I_{Lv\ opt}$-t_D con pares de valores no óptimos, como los rendimientos analíticos (Fig. 2.32) y experimentales obtenidos bajo diferentes ratios de tensiones.

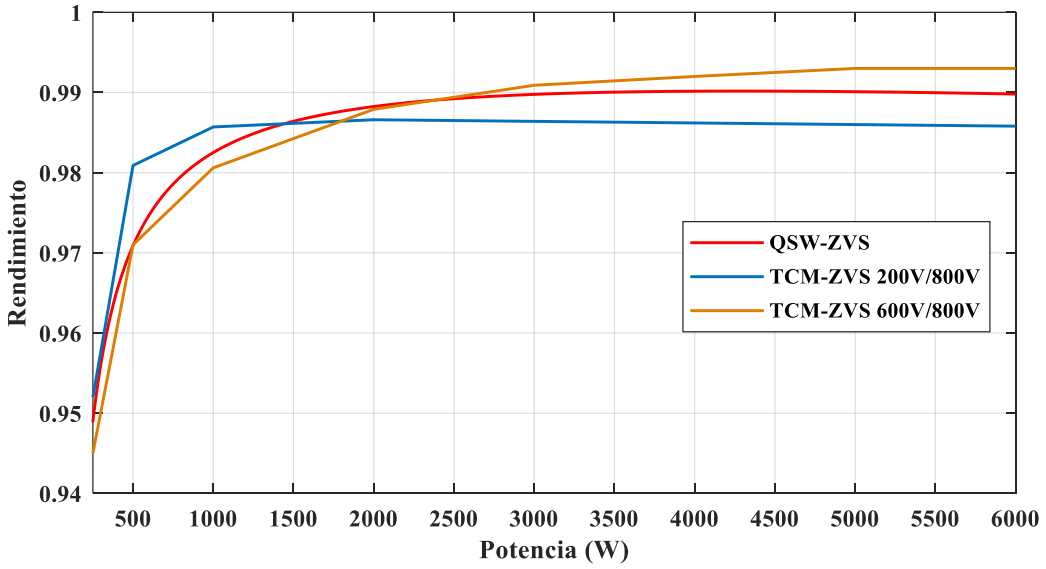


Fig. 2.32 Comparación de rendimiento estimado entre TCM-ZVS para distintos ratios de tensiones del convertidor frente al caso $V_2=2V_1$ para todo el rango de potencia del convertidor.

Referencias

[2.1] Xiangjun Zhang, Binze Wang, Hao Ding and Dianguo Xu, "Study of CCM Boost PFC based on Simulink," Proceedings of The 7th International Power Electronics and Motion Control Conference, Harbin, 2012, pp. 1756-1760.

[2.2] A. J. Prabhakar, J. D. Bollinger, Hong Tao Ma, M. Ferdowsi and K. Corzine, "Efficiency analysis and comparative study of hard and soft switching DC-DC converters in a wind farm," 2008 34th Annual Conference of IEEE Industrial Electronics, Orlando, FL, 2008, pp. 2156-2160.

[2.3] J. Rong, Y. Ding, M. Zhang and X. Chen, "Modeling and simulation of boost hard switching converter in power factor correction circuit," 2013 3rd International Conference on Consumer Electronics, Communications and Networks, Xianning, 2013, pp. 396-399.

[2.4] Yang, L.; Zhang, Y.; Lee, C.Q., "A family of constant-switching-frequency quasi-squarewave converters," Electrical and Computer Engineering, 1993. Canadian Conference on, vol., no., pp.309,312 vol.1, 14-17 Sep 1993.

[2.5] Yang, L.; Zhang, Y.F.; Lee, C.Q., "Analysis of the boost constant-frequency quasi-squarewave converters," Circuits and Systems, 1994., Proceedings of the 37th Midwest Symposium on, vol.2, no., pp.1172,1175 vol.2, 3-5 Aug 1994.

[2.6] Knecht, O.; Bortis, D.; Kolar, J.W., "Comparative Evaluation of a Triangular Current Mode (TCM) and Clamp-Switch TCM DC-DC Boost Converters," Energy Conversion Congress and Exposition (ECCE 2016, IEEE), vol., no., pp., 18-22 September 2016.

[2.7] C. Marxgut, J. Biela and J. W. Kolar, "Interleaved Triangular Current Mode (TCM) resonant transition, single phase PFC rectifier with high efficiency and high power density,"Power Electronics Conference (IPEC), 2010 International, Sapporo, 2010, pp. 1725-1732.

[2.8] Vorperian, V., "Quasi-square-wave converters: topologies and analysis," Power Electronics, IEEE Transactions on , vol.3, no.2, pp.183,191, Apr 1988.

[2.9] Andreassen, Pal; Undeland, T.M., "Digital Control Techniques for Current Mode Control of Interleaved Quasi Square Wave Converter," Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th, vol., no., pp.910,914, 16-16 June 2005.

[2.10] Costa, J.M.F.D.; Silva, M.M., "Small-signal models and dynamic performance of quasi-square-wave ZVS converters with voltage-mode and current-mode control," Circuits and Systems, 1995., Proceedings., Proceedings of the 38th Midwest Symposium on, vol.2, no., pp.1183,1188 vol.2, 13-16 Aug 1995.

[2.11] Jong-Bok Baek; Woo-In Choi; Bo-Hyung Cho, "Digital Adaptive Frequency Modulation for Bidirectional DC–DC Converter," Industrial Electronics, IEEE Transactions on, vol.60, no.11, pp.5167,5176, Nov. 2013.

[2.12] J. C. Hernandez, L. P. Petersen and M. A. E. Andersen, "A comparison between boundary and continuous conduction modes in single phase PFC using 600V range devices," 2015 IEEE 11th International Conference on Power Electronics and Drive Systems, Sydney, NSW, 2015, pp. 1019-1023.

[2.13] P. Antoszczuk, R. G. Retegui and G. Uicich, "Interleaved Boundary Conduction Mode Versus Continous Conduction Mode Magnetic Volume Comparison in Power Converters," in IEEE Transactions on Power Electronics, vol. 31, no. 12, pp. 8037-8041, Dec. 2016.

[2.14] Nguyen Binh Nam et al., "Design and implementation of digital controlled boost PFC converter under boundary conduction mode," 2017 IEEE 3rd International Future Energy Electronics Conference and ECCE Asia (IFEEC 2017 - ECCE Asia), Kaohsiung, 2017, pp. 1114-1119.

[2.15] Wei Jiang, Y. Zhou and J. Chen, "Modeling and simulation of Boost converter in CCM and DCM," 2009 2nd International Conference on Power Electronics and Intelligent Transportation System (PEITS), Shenzhen, 2009, pp. 288-291.

[2.16] Yingna Guo, Weibin Cheng, Zhongwei Fu and Lin Chen, "DCM Operating Characteristics and Harmonic Suppression Study of AC-DC Converter," 2008 Third International Conference on Electric Utility Deregulation and Restructuring and Power Technologies, Nanjing, 2008, pp. 2347-2352.

[2.17] Jeffey Morroni, Luca Corradini, Regan Zane, Dragan Maksimovic: "Adaptive Tuning of Switched-Mode Power Supplies Operating in Discontinuous and Continuous Conduction Modes", IEEE Vol.24, No.11, pp.2603-2611, 2009

[2.18] Jianping Xu, Jinping Wang: "Bifrequency Pulse-Train Control Technique for Switching DC-DC Converters Operating in DCM", IEEE Vol.5S, No.S, pp.365S-3667, 2011.

[2.19] Jinping Wang, Jianping Xu: "Peak Current Mode Bifrequency Control Technique for Switching DC-DC Converters in DCM With Fast Transient Response and Low EMI", IEEE Vo1.27, No.4, pp.IS76-ISS4, 2012.

[2.20] Yu-Kang Lo, Jing-Yuan Lin, Sheng-Yuan Ou: "Switching Frequency Control for Regulated Discontinuous Conduction- Mode Boost Rectifiers", IEEE Vo1.54, No.2, pp760-76S, 2007

[2.21] Koen De Gusseme, David M. Van de Sype, Alex P. M. Van den Bossche, Jan A. Melkebeek: "Digitally Controlled Boost Power-Factor-Correction Converters Operating in Both Continuous and Discontinuous Conduction Mode". IEEE Vo1.52, No.1, pp.SS-97, 2005

[2.22] J. D. Navamani, M. L. Veena, A. Lavanya and K. Vijayakumar, "Efficiency comparison of quadratic boost DC-DC converter in CCM and DCM," 2015 2nd International Conference on Electronics and Communication Systems (ICECS), Coimbatore, 2015, pp. 1156-1161.

[2.23] T. Ibuchi and T. Funaki, "Effect of diode characteristics on conducted noise spectrum in CCM boost converter," 2014 International Symposium on Electromagnetic Compatibility, Gothenburg, 2014, pp. 59-64.

[2.24] “SiC Power Devices and Modules. Application Note”. Rohm Semiconductor. Issue of August 2017.

[2.25] Lakshmi Ravi, “Characterization and Loss Modeling of Silicon Carbide Based Power Electronic Converters”. University of Minnesota, 2015.

[2.26] H.-J. Chen, «Power Losses Of Silicon Carbide Mosfet In Hvdc Application,» University of Pittsburgh, 2012.

[2.27] “CoolSiC™ 1200 V SiC MOSFET Application Note”. AN2017-46. Infineon. Issue of January 2018.

[2.28] K. Takao, K. Adachi, Y. Hayashi and H. Ohashi, "Novel Power Loss Limit Analysis Method for High-speed, Ultra-low Loss Power Converter," 2005 IEEE 36th Power Electronics Specialists Conference, Recife, 2005, pp. 2201-2207.

[2.29] X. Zhang, G. Sheh, I. H. Ji and S. Banerjee, "In Depth Analysis of Driving Loss and Driving Power Supply Structure for SiC MOSFETs," 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), Anaheim, CA, USA, 2019, pp. 965-971.

[2.30] N. Shafiei, M. Ordonez, M. Craciun, C. Botting and M. Edington, "Burst Mode Elimination in High-PowerLLCResonant Battery Charger for Electric Vehicles," in IEEE Transactions on Power Electronics, vol. 31, no. 2, pp. 1173-1188, Feb. 2016.

[2.31] Ying-Chun Chuang, Hung-Shiang Chuang and Yu-Lung Ke, "Design and Implementation of Battery Charger with Zero-Voltage-Switching Resonant Converter for Photovoltaic Arrays," 2006 IEEE Industrial and Commercial Power Systems Technical Conference - Conference Record, Detroit, MI, 2006, pp. 1-6.

[2.32] A. Choudhury, "A 2.2 kW SiC based high frequency battery charger for substation backup power supply," 2016 IEEE Region 10 Conference (TENCON), Singapore, 2016, pp. 77-81.

[2.33] D. Wilson, "Market options for reactive power," IEE Colloquium on Economic Provision of Reactive Power for System Voltage Control (Digest No. 1996/190), London, UK, 1996, pp. 4/1-4/3.

[2.34] T. V. Cutsem, C. Vournas, Voltage Stability of Electric Power Systems, MA, Boston:Kluwer, 1998.

[2.35] B. Tamimi, C. A. Canizares and S. Vaez-Zadeh, "Effect of Reactive Power Limit Modeling on Maximum System Loading and Active and Reactive Power Markets," in IEEE Transactions on Power Systems, vol. 25, no. 2, pp. 1106-1116, May 2010.

[2.36] C. Chen, C. Wang and F. Hong, "Research of an interleaved boost converter with four interleaved boost convert cells," 2009 Asia Pacific Conference on Postgraduate Research in Microelectronics & Electronics (PrimeAsia), Shanghai, 2009, pp. 396-399.

[2.37] S. Nahar and M. B. Uddin, "Analysis the performance of interleaved boost converter," 2018 4th International Conference on Electrical Engineering and Information & Communication Technology (iCEEiCT), Dhaka, Bangladesh, 2018, pp. 547-551.

[2.38] A. Alzahrani, M. Ferdowsi and P. Shamsi, "A Family of Scalable Non-Isolated Interleaved DC-DC Boost Converters With Voltage Multiplier Cells," in IEEE Access, vol. 7, pp. 11707-11721, 2019.

[2.39] M. G. Ortiz-Lopez, J. Leyva-Ramos, L. H. Diaz-Saldierna and E. E. Carbajal-Gutierrez, "Multiloop Controller for N-Stage Cascade Boost Converter," 2007 IEEE International Conference on Control Applications, Singapore, 2007, pp. 587-592.

[2.40] S. Zhang, "Analysis and minimization of the input current ripple of Interleaved Boost Converter," 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC), Orlando, FL, 2012, pp. 852-856.

[2.41] A. Vazquez, A. Rodriguez, D. G. Lamar, and M. M. Hernando, “Masterslave technique for improving the efficiency of interleaved synchronous boost converters,” in Proc. 2014 IEEE 15th Workshop Contr. Modeling Power Electron., Santander, Spain, 2014, pp. 1–9.

[2.42] J.-T. Su and C.-W. Liu, “A novel phase-shedding control scheme for improved light load efficiency of multiphase interleavedDC–DC converters,” IEEE Trans. Power Electron., vol. 28, no. 10, pp. 4742– 4752, Oct. 2013.

[2.43] H. Li, C. Liu, X. Zhang, Z. Guo and T. Q. Zheng, "Stability Analysis for Two-Stage Cascaded DC-DC Converters System Based on Describing Function Method," 2018 IEEE Energy Conversion Congress and Exposition (ECCE), Portland, OR, 2018, pp. 4141-4147.

[2.44] S. Liu, X. Liu and Y. Liu, "Analysis on feedback interconnections of cascaded DC-DC converter systems," 2015 IEEE Energy Conversion Congress and Exposition (ECCE), Montreal, QC, 2015, pp. 5160-5166.

[2.45] X. Zhang, Q. Zhong and W. Ming, "Stabilization of Cascaded DC/DC Converters via Adaptive Series-Virtual-Impedance Control of the Load Converter," in IEEE Transactions on Power Electronics, vol. 31, no. 9, pp. 6057-6063, Sept. 2016.

[2.46] I. Kirchner, T. Plötz and H. Eckel, "Design of a cascaded hybrid multilevel converter for traction application," 2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe), Karlsruhe, 2016, pp. 1-8.

[2.47] D. Mathew, Syama and A. Roy, "Advanced Cascaded Boost Converter for Fuel Cell Applications," 2018 International Conference on Control, Power, Communication and Computing Technologies (ICCPCCT), Kannur, 2018, pp. 356-361.

[2.48] C. M. N. Mukundan and P. Jayaprakash, "A new binary hybrid cascaded H-bridge multi level converter for power quality applications," 2016 IEEE 7th Power India International Conference (PIICON), Bikaner, 2016, pp. 1-6.

[2.49] https://www.wattuneed.com/en/solar-battery/2908-lg-lithium-battery-resu10h-400v-10-kwh-0712971135307.html último acceso: Julio 2019

[2.50] https://d3g1qce46u5dao.cloudfront.net/data_sheet/180410_lg_chem_leaflet_us.pdf último acceso: Julio 2019

[2.51] F. Qi, Z. Wang and Y. Wu, "650V GaN Based 3.3kW Bi-Directional DC-DC Converter for High Efficiency Battery Charger with Wide Battery Voltage Range," 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), Anaheim, CA, USA, 2019, pp. 359-364.

[2.52] B. Li, F. C. Lee, Q. Li and Z. Liu, "Bi-directional on-board charger architecture and control for achieving ultra-high efficiency with wide battery voltage range," 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), Tampa, FL, 2017, pp. 3688-3694.

[2.53] M. Dalla Vecchia, G. Van den Broeck, S. Ravyts and J. Driesen, "Application of a 100A normally-on GaN-based device in a 2kW/400V input half-bridge non-isolated DC-DC configuration," 2017 IEEE 5th Workshop on Wide Bandgap Power Devices and Applications (WiPDA), Albuquerque, NM, 2017, pp. 111-115. doi: 10.1109/WiPDA.2017.8170531

[2.54] https://www.wolfspeed.com/downloads/dl/file/id/189/product/104/ccs050m12cm2.pdf último acceso: Julio 2019

3. Resultados experimentales

Se recogen en este capítulo todos los aspectos relacionados con la selección de componentes, el diseño del prototipo, su puesta en marcha y la validación experimental de las distintas estrategias propuestas en el capítulo 2.

En concreto, en primer lugar, se justifica la selección de los dispositivos de potencia utilizados, así como del circuito de gobierno de los mismos. En segundo lugar, se analiza el diseño de los elementos magnéticos, y del resto de la circuitería auxiliar, exponiendo los principales retos que se presentan además de las ventajas y desventajas de las distintas tecnologías que existen. En tercer lugar, se detalla cómo es el sistema de control empleado, particularizando en función de la estrategia de control perseguida.

3.1. Evaluación comparativa de los dispositivos de potencia

Como se adelanta en el capítulo 1, dada la combinación de frecuencias de conmutación, tensiones y potencias que se quiere explorar en este trabajo, tiene sentido plantear el uso de MOSFET de banda prohibida ancha de SiC ya que, gracias a sus propiedades eléctricas, son potencialmente la mejor opción para conseguir buenos rendimientos y prestaciones en el sistema.

No obstante, es importante no sólo estudiar las ventajas que aporta su uso a nivel de eficiencia, sino que, además, el coste y el tamaño de estos, así como de otros componentes que dependen directamente de ellos son factores a tener en cuenta en cualquier aplicación real, pues en ciertos casos durante la fase de diseño y selección de componentes prevalecen el presupuesto y la densidad de potencia del sistema.

La tecnología de MOSFET de SiC es relativamente reciente ya que hasta 2011 no se lanzaron los primeros MOSFET comerciales [3.1]. Por esta razón, en el momento en que se hizo la comparativa de semiconductores para esta tesis, la oferta existente en cuanto a fabricantes y variedad de productos comerciales no era muy extensa, sobre todo en lo que se refiere a la máxima tensión de bloqueo de los dispositivos, quedando la búsqueda de MOSFET relegada al rango de los 1200 V (Tabla 3-1). Sí

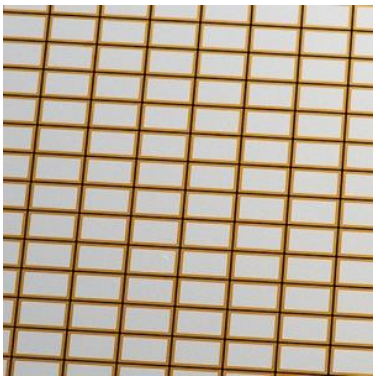
existen, sin embargo, distintos empaquetados a tener en cuenta (Fig. 3.1) con tamaños muy dispares, factor importante ya que el uso de uno u otro influye en la posterior selección de circuitos de control y en el diseño físico del convertidor.

Tabla 3-1 Comparativa de MOSFET de SiC de 1200 V de diferentes fabricantes [3.2]-[3.6].

Fabricante	**Empaquetado**		**Nombre**	**Corriente I_{DSmax} a 100°C (A)**	**R_{DSon} (mΩ)**
WOLFSPEED (CREE)	DISCRETO	TO-247	C2M0025120D	60	25
			C2M0040120D	40	40
			C2M0080120D	20	80
			C2M0160120D	11	160
			C2M0280120D	6	280
		Sin encapsulado (*bare die*)	CPM2-1200-0025B	71	25
			CPM2-1200-0040B	40	40
			CPM2-1200-0080B	20	80
			CPM2-1200-0160B	11	160
	MÓDULO	3 fases	CCS020M12CM2	20	80
			CCS050M12CM2	50	25
		HB	CAS120M12BM2	120	13
			CAS300M12BM2	300	5
ST	DIS-CRETO	HIP247	SCT20N120	16	239
			SCT30N120	34	100
ROHM	DISCRETO	TO-247	SCH2080KE	28	80
			SCT2080KE	28	80
			SCT2160KE	16	160
			SCT2280KE	10	280
			SCT2450KE	7	450
	MÓDULO	HB	BSM180D12P3C007	180 (a 60º C)	
			BSM300D12P2E001	300 (a 60º C)	
			BSM120D12P2C005	120 (a 60º C)	
			BSM180D12P2C101	180 (a 60º C)	
MICROSEMI	DIS-CRETO	TO-247 y SOT-227	APT40SM120B	29	80
			APT25SM120B	17	140
			APT80SM120B	55	40
	MÓ-DULO	HB	APTMC120AM55CT1AG	40 (a 80ºC)	55
			APTSM120AM55CT1AG	59 (a 80ºC)	50
		3 fases	APTSM120TAM33CTPAG	89 (a 80ºC)	33
INFINEON	DIS-CRETO	TO-247	IJW120R100T1	18	100
			IJW120R070T1	25	70

Ancho x Alto: 16 x 41 mm

(a)



Ancho x Alto: 4,04 x 6,44 mm

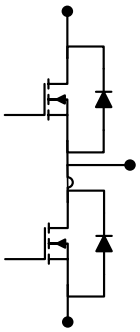
(b)

Ancho x Alto: 38,2 x 24,6 mm

(c)

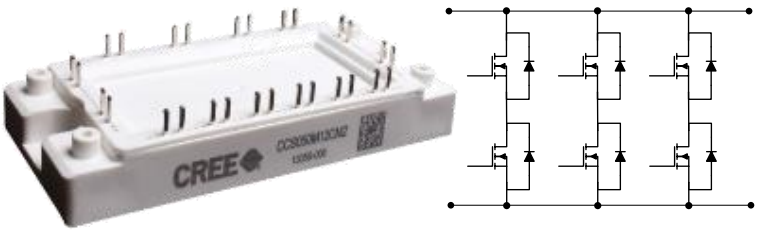
Ancho x Alto: 16 x 20 mm

(d)



Ancho x Largo: 61,4 x 106,4 mm

(e)



Ancho x Largo: 45 x 107,5 mm

(f)

Fig. 3.1 Ejemplo de algunos de los encapsulados y dimensiones: (a) TO-247 [3.2], (b) *Bare die [3.2]*, (c) SOT-227 [3.5], (d) HIP247 [3.3], (e) HB [3.2] y (f) 3 fases [3.2].

Los MOSFET mostrados en la Tabla 3-1 soportan valores máximos de corriente de drenador muy dispares, siendo el rango de 6 A hasta 300 A. Esto se debe en parte a que debido al abanico limitado de opciones no se hace una primera criba en función de la corriente máxima soportada. Y, por otro lado, en un primer momento se baraja la posibilidad tanto de trabajar con dispositivos discretos (Fig. 3.1-a-d) como del uso de un módulo con dispositivos internamente conectados (una fase, como por ejemplo en la Fig. 3.1-e con estructura HB, o varias fases como en la Fig. 3.1-f).

Con el fin de hacer una comparación cuantitativa, se hace una selección de varios de los dispositivos anteriormente descritos en la Tabla 3-1. Se descartan todos los MOSFET ofertados sin encapsulado por la dificultad de su montaje y porque se considera que añaden incertidumbre en las pruebas experimentales y su comparación con el resto de MOSFET no sería justa. De la misma manera se prescinde de aquellos dispositivos con una corriente de drenador por debajo de la corriente nominal de la aplicación, ya que una paralelización de muchos de ellos no aporta a priori mejoras ni en la inductancia parásita ni en la R_{DSon} (i.e. 10 MOSFET de 6 A y R_{DSon} de 280 mΩ, tienen una R_{DSon} total mayor que la de un solo MOSFET de 60 A y R_{DSon} de 25 mΩ, como se puede cotejar entre C2M0280120D y C2M0025120D, respectivamente). Además, cabe mencionar que es difícil encontrar disponibilidad de algunos de los MOSFET o a veces están sujetos a estrictos acuerdos con la empresa, razón por la cual también se excluyen.

Por todas estas razones los dispositivos que se escogen para llevar a cabo la comparativa son los recogidos en la Tabla 3-2.

Tabla 3-2 MOSFET de SiC seleccionados para la comparativa.

Número de dispositivo	**Nombre**	**I_{DSmax} (A) a 100°C**	**R_{DSon} (mΩ) a 25°C**	**C_{oss} (pF) a 800V-1MHz**	**C_{iss} (pF) a 800V-1MHz**
1	C2M0025120D	60	25	220	2788
2	C2M0040120D	40	40	150	1893
3	CCS050M12CM2 + SBD	50	25	400	2810
4	CAS120M12BM2 + SBD	120	13	900	6300
5	SCT30N120	34	100	130	1700
6	SCH2080KE + SBD	28	80	175	1850
7	SCT2080KE	28	80	77	2080

Todos los MOSFET seleccionados cumplen que la máxima corriente soportada es mayor que la corriente media máxima de la aplicación ($\overline{I_{L\ max}}$=25 A para 10 kW), incluso a altas temperaturas de trabajo, como se indica en la Tabla 3-2. En el caso del dispositivo 4 este valor se supera ampliamente, pero se añade a la comparativa porque se quiere estudiar si, por estar sobredimensionado, puede ser ventajoso ya que su R_{DSon} es más baja y con ello sus pérdidas de conducción se reducen o si, por el contrario, tiene más peso en el rendimiento el hecho de que su C_{oss} es la más alta y, por tanto, sus pérdidas de conmutación se ven incrementadas.

Asimismo, los dispositivos 1 y 3 se incluyen en la comparación ya que están formados internamente por el mismo semiconductor (con la diferencia de que el primero se presenta de forma discreta y el segundo está formado internamente por 6 dispositivos repartidos en 3 fases de medio puente cada una). Además, el dispositivo 3 tiene su propio *driver* recomendado por el fabricante, cuyas ventajas se detallan en el apartado 3.2.

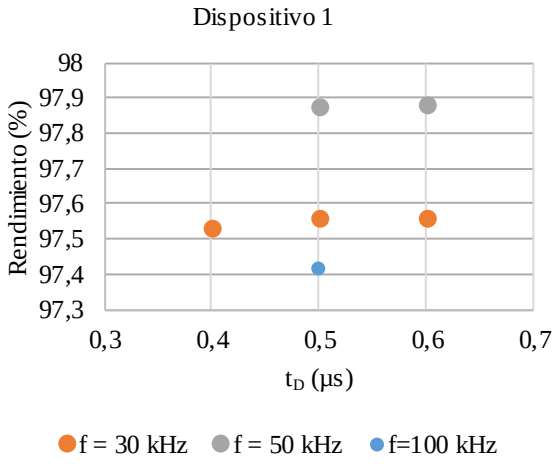
También cabe destacar que los dispositivos 6 y 7 sólo se diferencian en que el dispositivo 6 tiene un diodo Schottky de SiC (SBD, *Schottky Barrier Diode,* Fig. 3.2) añadido en anti-paralelo al diodo del MOSFET (*body diode*) y es interesante analizar en qué medida afecta éste al rendimiento. Esta técnica, cada vez más extendida, permite afrontar la degradación que sufre el diodo parásito del MOSFET, y es todo un reto, sobre todo, en las nuevas generaciones de MOSFET de SiC donde la tensión de bloqueo máxima aumenta de forma considerable [3.7].

(a) (b)

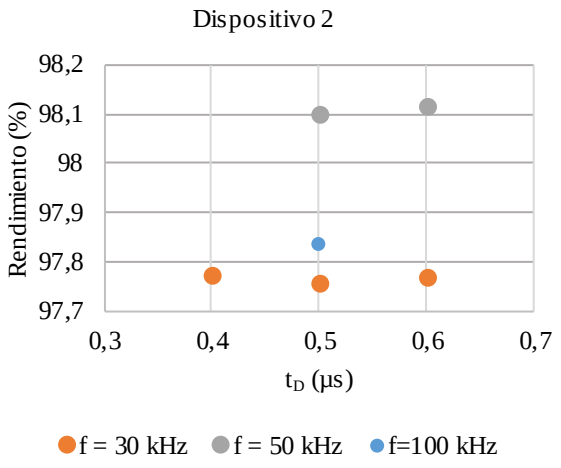
Fig. 3.2 Circuito interno del MOSFET, (a) sólo con *body diode* y (b) con *body diode* y SBD

Además, aunque el body diode de un MOSFET de SiC es superior al que tienen los dispositivos de silicio en cuanto a pérdidas de recuperación inversa y a una transición de apagado más suave [3.8], puede ser responsable de altos porcentajes de pérdidas, especialmente en condiciones de a alta temperatura y alta corriente [3.9]. Por esta razón, paralelizar un SBD puede ser también una buena solución para mejorar el comportamiento dinámico del dispositivo, sobre todo en condiciones de alta temperatura y con conmutaciones duras [3.10].

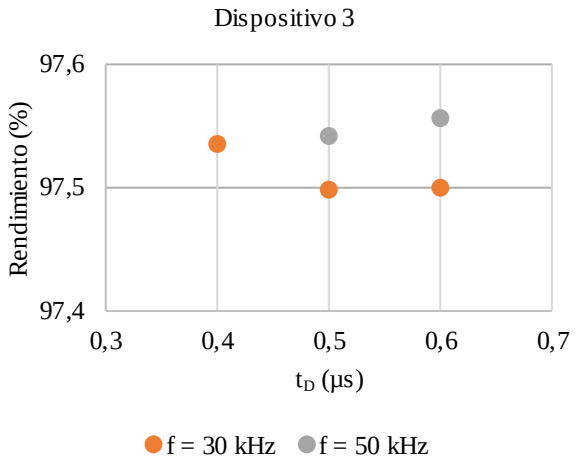
Para analizar el comportamiento de los distintos dispositivos de potencia, se diseña un prototipo preliminar de un convertidor elevador trabajando en CCM-HS. La bobina diseñada para este primer convertidor tiene un valor de 1 mH y está optimizada para la potencia de 2 kW a la que se realizan las pruebas, y para frecuencias de conmutación en el rango de 50 kHz. Las tensiones de entrada y de salida son en todos los casos 400 V y 800 V, respectivamente. Los resultados de rendimiento para cada uno de los dispositivos para distintas frecuencias de conmutación y tiempos muertos diferentes se recogen en las Fig. 3.3-a-g. Además, en la Fig. 3.3-h se comparan los rendimientos de todos los dispositivos bajo test para 30 kHz y 50 kHz y un tiempo muerto fijo de 500 ns. Cabe remarcar que en el caso del dispositivo 3, las tres ramas se paralelizan, de forma que la corriente del convertidor se reparte entre las tres ramas de forma equilibrada.


Dispositivo 1
Rendimiento (%)
98
97,9
97,8
97,7
97,6
97,5
97,4
97,3
0,3
0,4
0,5
0,6
0,7
tD (µs)
f = 30 kHz
f = 50 kHz
f=100 kHz

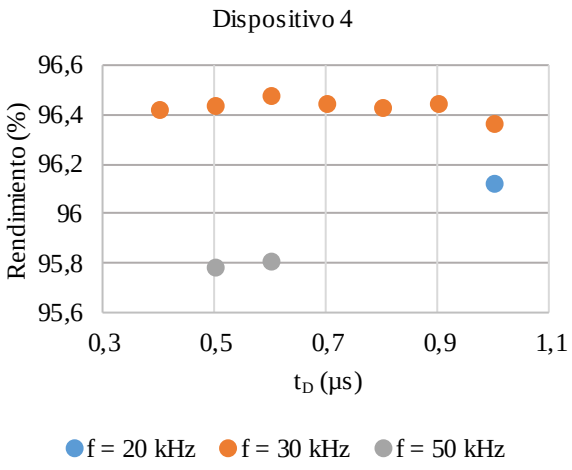
(a)


Dispositivo 2
Rendimiento (%)
98,2
98,1
98
97,9
97,8
97,7
0,3
0,4
0,5
0,6
0,7
tD (µs)
f = 30 kHz
f = 50 kHz
f=100 kHz

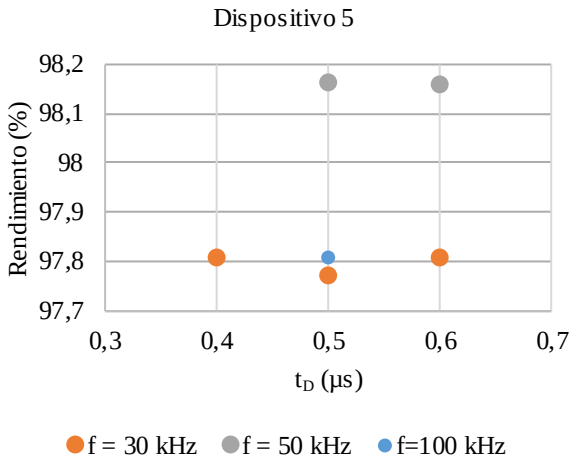
(b)


Dispositivo 3
Rendimiento (%)
97,6
97,5
97,4
0,3
0,4
0,5
0,6
0,7
tD (µs)
f = 30 kHz
f = 50 kHz

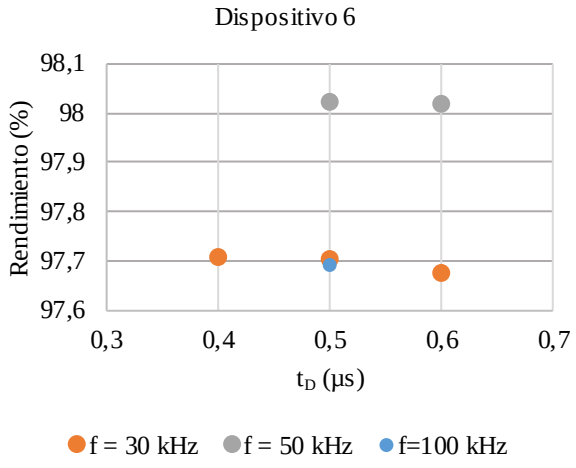
(c)


Dispositivo 4
Rendimiento (%)
96,6
96,4
96,2
96
95,8
95,6
0,3
0,5
0,7
0,9
1,1
tD (µs)
f = 20 kHz
f = 30 kHz
f = 50 kHz

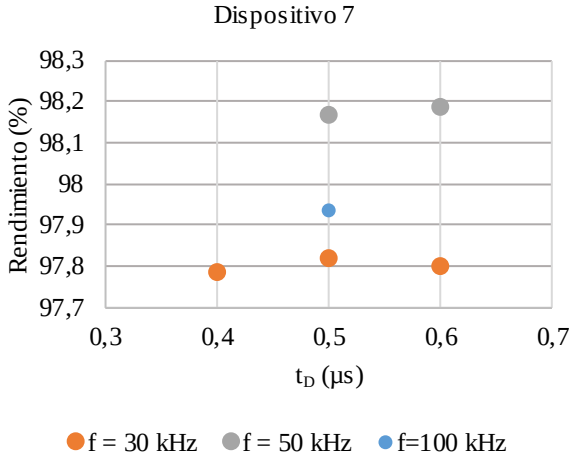
(d)


Dispositivo 5
98,2
98,1
98
97,9
97,8
97,7
Rendimiento (%)
0,3
0,4
0,5
0,6
0,7
tD (µs)
f = 30 kHz
f = 50 kHz
f=100 kHz

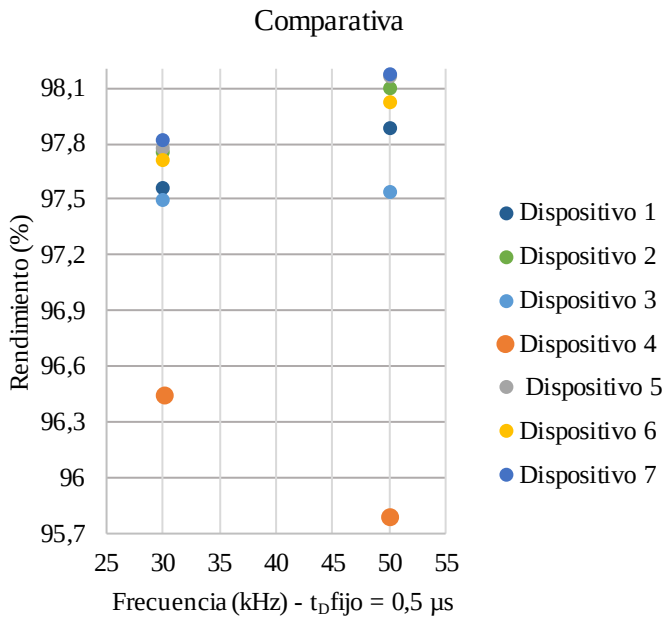
(e)


Dispositivo 6
98,1
98
97,9
97,8
97,7
97,6
Rendimiento (%)
0,3
0,4
0,5
0,6
0,7
tD (µs)
f = 30 kHz
f = 50 kHz
f=100 kHz

(f)


Dispositivo 7
98,3
98,2
98,1
98
97,9
97,8
97,7
Rendimiento (%)
0,3
0,4
0,5
0,6
0,7
tD (µs)
f = 30 kHz
f = 50 kHz
f=100 kHz

(g)



(h)

Fig. 3.3 Relación de rendimientos obtenidos experimentalmente para V_1=400 V, V_2=800 V, P=2 kW, distintos t_D y distintas frecuencias de conmutación, para los dispositivos bajo test de la Tabla 3-2 y en (h) comparación.

Uno de los objetivos con estas pruebas es estudiar cómo influyen pequeñas variaciones del tiempo muerto y cuáles son los valores más adecuados a emplear con cada MOSFET. Este parámetro es importante ya que un t_D demasiado pequeño puede ocasionar cortocircuitos entre la descarga de un MOSFET y la carga del otro, pero un t_D demasiado grande desaprovecha parte del periodo de conmutación para la transferencia de potencia y repercute en el rendimiento, por lo que cada dispositivo se ha de analizar individualmente.

En cuanto a la frecuencia de conmutación, dado que la inductancia estaba optimizada para 50 kHz, los mejores rendimientos se consiguen para esta frecuencia, salvo en el caso del dispositivo 4 donde presumiblemente su alta capacidad de salida hace aumentar significativamente las pérdidas por conmutación.

Además, cabe mencionar que los rendimientos obtenidos para el dispositivo 3, si bien no son los mejores, debe tenerse en cuenta que corresponden con la conmutación simultánea de 3 fases, es decir, se están teniendo en cuenta las pérdidas originadas por los 6 dispositivos por los que está compuesto.

Aunque al módulo de 3 fases le beneficia el reparto de corrientes entre cada rama, le perjudican las pérdidas por conmutación, que como se ve en el desarrollo analítico del convertidor elevador en la sección 2.1.3.2, son las que tienen más peso a medida que aumenta la frecuencia de conmutación. De hecho, las diferencias en el rendimiento entre el dispositivo 3 y el dispositivo 1 (que a priori tienen las mismas características a nivel individual) son más apreciables cuanto mayor es la frecuencia de conmutación.

Por último, cabe destacar las diferencias en el comportamiento entre los dispositivos 6 y 7, siendo el primero de ellos el que tiene el SBD. Parece que, si bien el diodo en antiparalelo puede suponer mejoras en el envejecimiento del MOSFET, a cambio existe una penalización en el rendimiento del dispositivo (de en torno a 1% a 30 kHz, de un 1,5% a 50 kHz y de 2,5% a 100 kHz, es decir, 2 W, 3 W y 5 W respectivamente para 2 kW de potencia de trabajo).

En resumen, en términos generales los mejores rendimientos se obtienen para los dispositivos 2, 5 y 7, cuyas características eléctricas (corrientes, R_{DSon} y capacidades) son las más parecidas. Sin embargo, dada la similitud entre estos rendimientos y los que ofrece el dispositivo 3 (teniendo en cuenta que éste facilita la posterior aplicación de ciertas técnicas de control para configuraciones IPOP), se considera a este último como el mejor candidato para la aplicación en que se centra esta tesis. Sin embargo, es necesario valorar cómo se puede resolver la etapa de *driving* tanto en el caso de varios MOSFET discretos como en el caso de un módulo de potencia de varias fases.

3.1.1. El módulo CCS050M12CM2. Características

El módulo de potencia CCS050M12CM2 seleccionado tiene una serie de características que lo hacen apto para aplicaciones industriales. Los niveles de tensión y corriente que soporta, así como el aislamiento que asegura su fabricante o la temperatura de trabajo que es capaz de aguantar sin ver afectado su comportamiento (Tabla 3-3), permiten su uso en entornos de trabajo con condiciones exigentes, siempre que se asegure una combinación de tensión, corriente y ancho de pulso (t_p, Fig. 3.4) dentro de la región segura de funcionamiento del dispositivo.

Tabla 3-3 Características del CCS050M12CM2 [3.11].

Parámetro	Valor	Parámetro	Valor
V_{DS} Tensión drenador-fuente	1200 V	P_D Potencia disipable	312 W
V_{GS} Tensión puerta-fuente	-5/+20 V	R_{DSon} Resistencia conducción	25 mΩ
V_{GSth} Tensión de *threshold*	2,3 V	Q_{GS} Carga puerta-fuente	32 nC
I_D Corriente continua de drenador	50 A	Q_{GD} Carga puerta-drenador	30 nC
I_{D_pulse} Corriente pulsada de drenador	250 A	Q_G Carga total de puerta	180 nC
T_j Temperatura en la unión	-40/+150 °C	V_{SD} Tensión conducción del diodo	1,8 V
T_c Temperatura del encapsulado	-40/+125 °C	Peso	180 g
V_{isol} Tensión de aislamiento	5 kV	R_{NTC}	5 kΩ

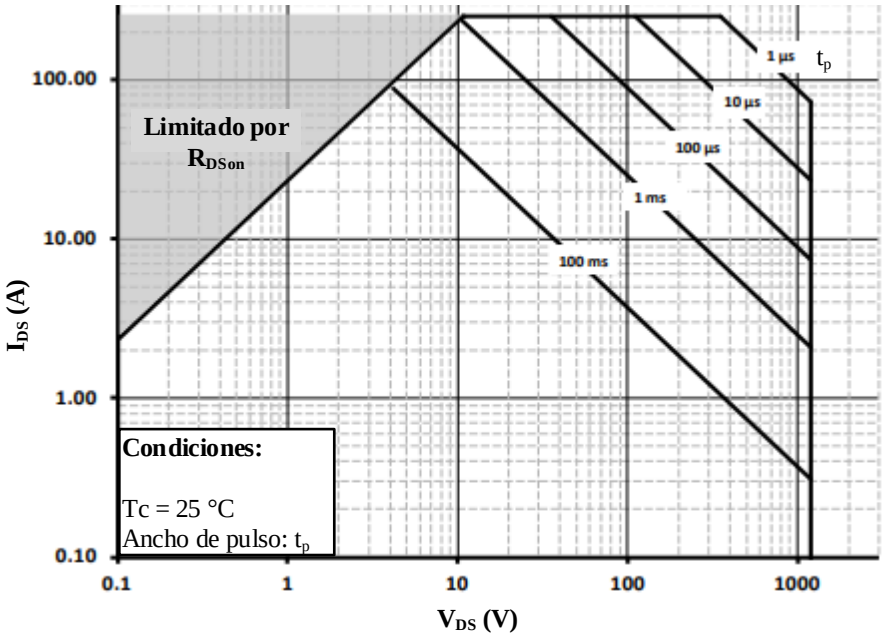
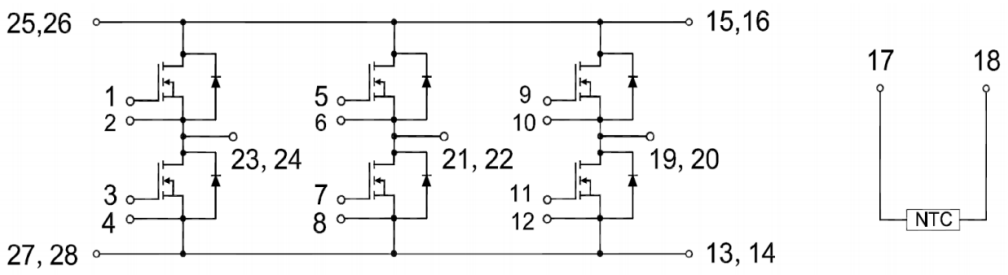


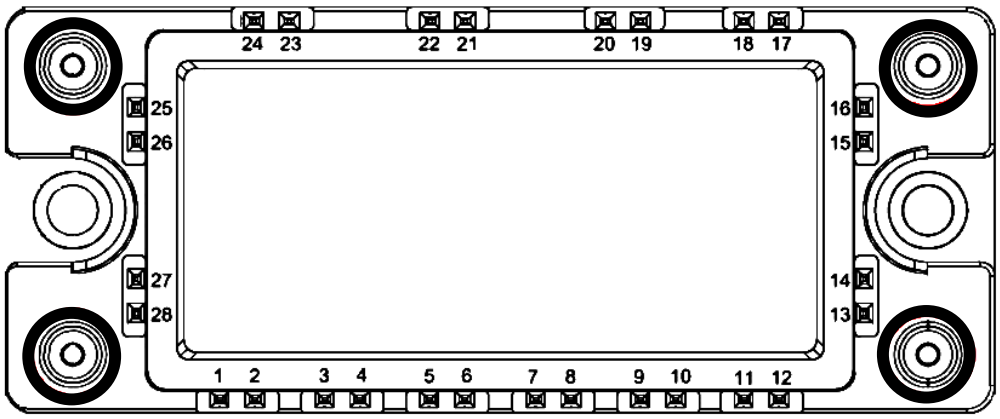
Fig. 3.4 Región segura de operación [3.11].

Además, el módulo tiene internamente incorporado un termistor con coeficiente de temperatura negativo (NTC). Este tipo de resistencias no lineales hacen decrecer su valor resistivo a medida que la temperatura en ellas aumenta y esto permite actuar en caso de que la temperatura interna del dispositivo se incremente por encima de valores de trabajo seguros.

Igualmente, el CCS050M12CM2 incorpora varios pines de acceso a los diferentes puntos de conmutación del módulo (Fig. 3.5-a-b), asegurando que los puntos de contacto tengan la mínima inductancia posible hasta el semiconductor per se (*Kelvin connection pins*).



(a)



(b)

Fig. 3.5 Estructura del CCS050M12CM2: (a) esquemático y (b) distribución de pines en el módulo [3.11].

3.2. Circuito de control de puerta

El circuito de control de puerta (comúnmente denominado *driver*) sirve como interfaz entre las señales de control (ya sean analógicas o digitales) y el dispositivo o módulo de potencia. En general, su estructura (Fig. 3.6) tiene los siguientes bloques:

- Adaptación de tensiones de alimentación. Este bloque es el encargado de obtener las tensiones de alimentación requeridas por el *driver* de corriente para la correcta conmutación del MOSFET a partir de la tensión de alimentación global del circuito de control (Vcc en la Fig. 3.6). Este bloque puede estar compuesto por una o varias fuentes de alimentación que a partir de Vcc generan las tensiones necesarias para conmutar el MOSFET de SiC (de alrededor de

20V para el encendido y -5V para el apagado). Estas tensiones se utilizarán para alimentar el *driver* de corriente, permitiendo que proporcione los niveles de tensión y corriente necesarios entre la puerta y la fuente del MOSFET para la correcta conmutación del mismo. Las fuentes de alimentación que componen este bloque pueden ser un componente integrado o estar conformadas mediante componentes discretos. En cualquier caso, las fuentes de alimentación deberán proporcionar el aislamiento galvánico exigido por la norma para el circuito de control. Existe la posibilidad del uso de una sola fuente de alimentación con varias salidas o de varias fuentes de alimentación.

- Adaptación de señales de control. Este bloque es el encargado de adaptar las señales provenientes del control central, dentro de las cuales se encuentran las señales PWM de conmutación y las señales de aviso de error o de alertas. Existen muchas diferencias dentro de los distintos circuitos de control de MOSFET comerciales. Existen bloques de adaptación de señales de control más complejos y completos, y bloques de adaptación más sencillos, donde la inteligencia la aporta circuitería externa, y el bloque de adaptación se encarga únicamente de aislar las señales. Como mínimo, este bloque debe proporcionar aislamiento y adaptación de nivel tanto a las señales PWM que llegan desde el control central, a las señales de alerta o error que llegan por lo general del bloque *driver* de corriente. En los casos en los que el bloque de adaptación integra cierta inteligencia y genera las señales PWM, se deben tener en cuenta la implementación de tiempos muertos. En general, lo más habitual es que las señales PWM ya vengan conformadas del control central y este bloque se encargue únicamente de proporcionar el aislamiento necesario y adaptar las tensiones de las señales PWM a los valores adecuados para el bloque *driver* de corriente. Por lo general el aislamiento de este tipo de señales de control viene dado o por un aislamiento capacitivo u óptico (mediante fibra óptica u optoacopladores) [3.12]-[3.13].

- La etapa de amplificación de corriente. Este bloque es el encargado de proporcionar las tensiones de conmutación adecuadas entre la puerta y la fuente del MOSFET e inyectar la corriente necesaria a sus capacidades parásitas para, en los momentos de conmutación, controlar la velocidad de transición de la puerta. En algunos casos, este bloque integra el aislamiento de las señales de control y de las señales de alerta y protecciones, mientras que

en otros circuitos de control estas funcionalidades se mantienen separadas. Es decir, por un lado, hay circuitos únicamente para la inyección de corriente, sin aislamiento ni gestión de errores o protecciones y, por otro lado, hay un circuito que adapta las señales. Además, dentro de este bloque se incluye las resistencias de puerta necesarias para el control de la velocidad de la transición en conmutación tanto en el apagado como en el encendido.

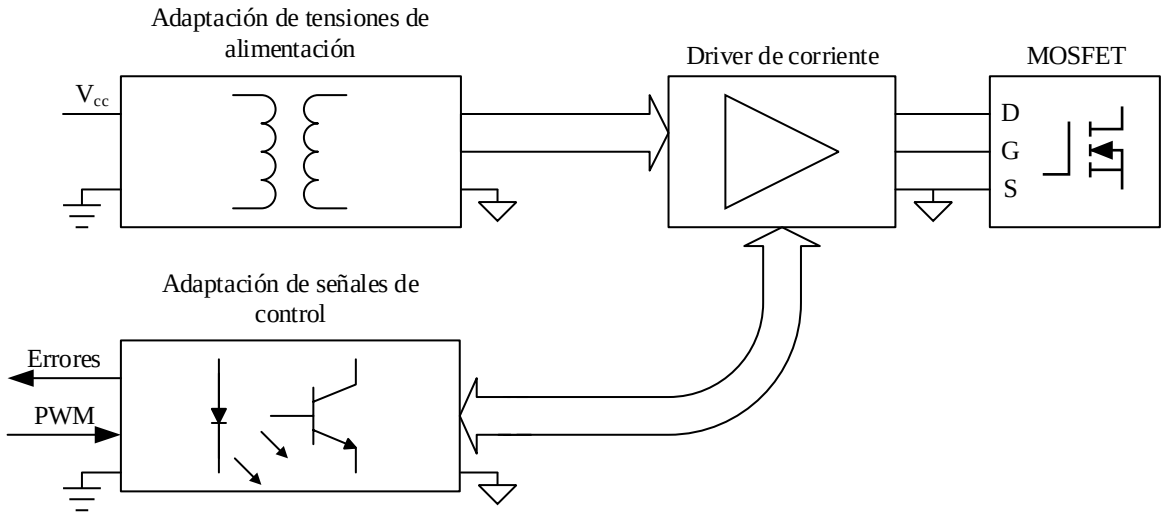


Fig. 3.6 Partes de un *driver*.

Al igual que en el caso de los dispositivos de potencia, se lleva a cabo una comparación entre las opciones que ofertan los fabricantes más conocidos que comercializan *drivers* de SiC de alta tensión, considerando, a priori, tanto circuitos para MOSFET discretos como para medios puentes o varias fases (Tabla 3-4), todos ellos con aislamiento dadas las tensiones y potencias de la aplicación bajo estudio.

Tabla 3-4 Comparativa de *drivers* de SiC de 1000-1200 V (*sólo si se utiliza con el CAS300M12BM2, sino 250 kHz) [3.14]-[3.23].

Fabricante	**Nombre**	**Específicamente diseñado para:**	**Máxima corriente de pico (A)**	**Máxima frecuencia (kHz)**
CREE	CGD15FB45P1	CCS020M12CM2, CCS050M12CM2 (6 canales)	9	250
	CGD15HB62P1	CAS120M12BM2, CAS300M12BM2 (2 canales)	9	64*
	PT62SCMD12	2 canales	20	125
	CRD-001	MOSFET discreto	9	-
ST	EVALSTGAP1S	MOSFET discreto	-	-

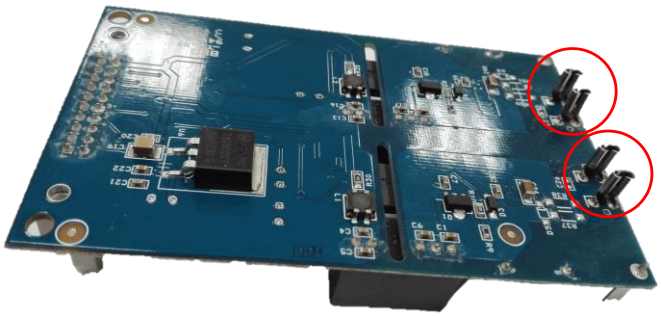
GENESIC	GA15IDDJT22-FR4	MOSFET discreto	7	350
	GA03IDDJT30-FR4	MOSFET discreto	4	350
TEXAS	ISO5852S	MOSFET discreto	2,5	300
ROHM	BM6101FV-C	MOSFET discreto	5	-
AGILE-SWITCH	EDEM3	2 canales	15	100

En general, casi todos los *drivers* de la lista vienen montados en su propia tarjeta de circuito impreso de evaluación con la circuitería auxiliar necesaria (adaptaciones de tensiones y señales e, incluso, protecciones contra sobre corriente, entre otras).

Si bien los *drivers* de un solo canal son los que ofrecen mayores frecuencias de conmutación, replicar toda la circuitería necesaria tantas veces como MOSFET haya en la topología puede resultar en redundancias y un incremento considerable del tamaño total del conjunto. Además, habría que adaptar las placas al tipo de MOSFET o módulo escogido (a la ubicación de sus pines) siendo inevitable en algunos casos el uso de cableado que introduciría inductancias entre los terminales del MOSFET y el *driver*, situación del todo indeseada.

Por otra parte, los *drivers* para medios puentes de la Tabla 3-4 son una solución útil para topologías modulares IPOP en las cuales, a medida que interese añadir un medio puente para incrementar la potencia de la aplicación, se pueda conectar un conjunto HB + *driver*, aunque en este caso los *drivers* suelen venir orientados a un módulo de potencia en particular de su mismo fabricante (Fig. 3.7 y Fig. 3.8). Además, no ofrecen frecuencias de conmutación muy elevadas que permitan beneficiarse de las características del SiC a altas tensiones.

(a)



(b)

Fig. 3.7 D*river* CGD15HB62P1, (a) TOP y (b) BOTTOM (con los conectores al módulo del MOSFET marcados en rojo).

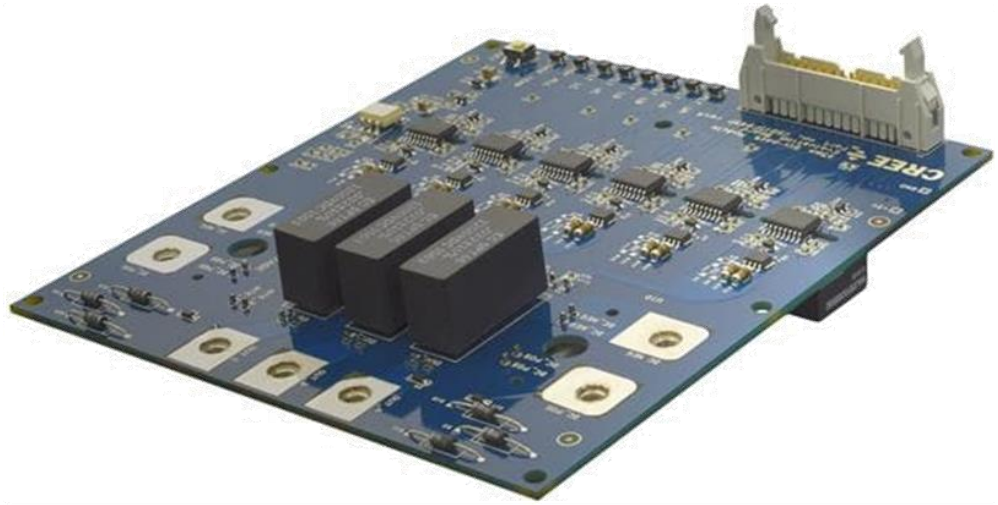
(a)

(b)

Fig. 3.8 D*river* PT62SCMD12, (a) TOP (con los conectores del MOSFET marcados en rojo) y (b) BOTTOM.

Otra de las opciones es el *driver* CGD15FB45P1 (Fig. 3.9) de 6 canales, preparado específicamente para el módulo de potencia de 3 fases CCS050M12CM2 visto en 3.1.1. Su máxima frecuencia de conmutación es mayor que las ofrecidas para los HB. Sin embargo, su principal desventaja es que el

número de fases que se pueden tener es siempre múltiplo de 3, pudiendo quedar desaprovechadas algunas de las ramas dependiendo de la aplicación. No obstante, se escoge este *driver* ya que para el trabajo objeto de esta tesis y para verificar las estrategias propuestas, este conjunto módulo + *driver* responde a las necesidades y aporta una gran robustez al sistema. Este *driver* seleccionado implementa las tres funciones previamente detalladas de manera independiente y adicionalmente integra condensadores para la estabilización del bus de continua de la parte de potencia.



(a)

(b)

Fig. 3.9 D*river* CGD15FB45P1, (a) TOP y (b) BOTTOM.

3.2.1. Pruebas experimentales de funcionamiento del *driver*

Son varias las dificultades prácticas que se presentan tras escoger el circuito de control. En primer lugar, dominar el protocolo de señales necesarias para generar las señales de puerta, que varía de un *driver* a otro, incluso para un mismo fabricante. Y, en segundo lugar, las posibles limitaciones que puede imponer el circuito de control a la aplicación. Uno de dichos obstáculos suele ser la temperatura. Si bien los fabricantes de los módulos de potencia analizados aseguran un correcto funcionamiento para temperaturas ambiente de hasta 125°C, este valor se ve limitado por el circuito de control que, en general, especifica que no se puede trabajar con más de 85°C en el entorno (incluso si se recomienda para dicho módulo de potencia).

Para comprobar el límite real de los circuitos de control y cerciorarse de su validez en aplicaciones con condiciones de trabajo exigentes, se llevan a cabo distintas pruebas experimentales buscando el límite de operación de los distintos componentes del circuito de control.

Para llevar a cabo este estudio se escogen los *drivers* de medio puente CGD15HB62P1 (Fig. 3.7) y PT62SCMD12 (Fig. 3.8). Se excluye el CGD15FB45P1 (Fig. 3.9) ya que está diseñado con los mismos componentes que el CGD15HB62P1, con la única diferencia de que éstos se repiten para poder gestionar tres fases y no sólo una.

3.2.1.1. Conmutaciones del *driver* en vacío a temperatura ambiente no controlada

Esta primera prueba sirve como punto de partida para entender el funcionamiento de los circuitos de control y cómo han de enviarse y recibirse las señales de gobierno de los mismos. Cabe destacar que es posible hacer estas pruebas en vacío (sin ningún módulo de potencia conectado a los circuitos de control). Para ello existe la opción de cortocircuitar el terminal fuente de cada uno de los canales con su respectivo terminal de drenador. Esta acción es necesaria ya que dicho terminal activa, en ambos *drivers*, protecciones por sobrecorriente (OCP) cuando la tensión que detecta entre drenador y fuente sobrepasa un cierto umbral y la puerta está activada.

En la Tabla 3-5 se presentan algunos de los datos recogidos durante las pruebas en vacío de los circuitos de control. La temperatura ambiente no se ha controlado, encontrándose alrededor de 25°C, y se han medido temperaturas en todos los componentes de las PCB. Sólo se detallan los valores de temperatura más altos, que suelen coincidir con los *drivers* de salida de los circuitos y/o con los magnéticos, que son los que presentan una capacidad de disipación de potencia más baja en relación a la cantidad de potencia a disipar.

La relación de compontes es la siguiente:

- Componente 1 (Comp.1): Murata MGJ2D152005SC
- Comp. 2: Infineon 1ED020I12-F2
- Comp. 3: IXYS IXDN609SI
- Comp. 4: *Driver* de salida ST 393 62413
- Comp. 5: FPGA 2C32A F50671-1517
- Comp. 6: Fuente aislada (alimentaciones y PWM)
- Comp. 7: Bobinas de salida

Tabla 3-5 Temperaturas en los componentes y consumos medidos con una temperatura ambiente de 25°C y con el circuito de control en vacío.

	CGD15HB62P1				**PT62SCMD12**			
Frecuencia (kHz)	-	**30**	**50**	**100**	-	**30**	**50**	**100**
Temperatura (°C)	**Comp.1**	25	26	26	**Comp.4**	48	49	54
	Comp.2	22	30	37	**Comp.5**	37	46	51
	Comp.3	30	30	30	**Comp.6**	33	30	34
	-	-	-	-	**Comp.7**	37	39	39
Consumo (A)	-	0,1	0,1	0,11	-	0,21	0,24	0,31
Consumo (V)	-	15	15	15	-	24	24	24

Los números indican que los consumos en el circuito de control PT62SCMD12 son mayores, debido en gran medida al mayor número de componentes de que está formado (en comparación con el circuito de control de CGD15HB62P1) o que sus componentes tienen peores rendimientos. A mayores frecuencias, los consumos también se incrementan. Además, sus componentes llegan a temperaturas más altas para las mismas condiciones de trabajo.

3.2.1.2. Conmutación del *driver* aplicando las señales de control al módulo de potencia

La siguiente prueba que se practica sobre los circuitos de control implica la conexión de éstos al módulo de potencia. De esta forma los resultados y medidas se acercan más a lo esperable en la aplicación final. En un primer caso, el módulo sigue sin procesar potencia, pero los *drivers* han de dar la corriente necesaria en sus salidas para cargar y descargar los condensadores de puerta intrínsecos a cada uno de los MOSFET que componen el módulo.

Tabla 3-6 Temperaturas en los componentes y consumos medidos con una temperatura ambiente de 25°C y con el circuito de control conectado al módulo de potencia sin procesar potencia.

	CGD15HB62P1				**PT62SCMD12**			
Frecuencia (kHz)	-	**30**	**50**	**100**	-	**30**	**50**	**100**
Temperatura (°C)	**Comp.1**	35	39	40	**Comp.4**	46	46	73
	Comp.2	33	36	40	**Comp.5**	46	57	69
	Comp.3	34	40	55	**Comp.6**	40	40	44
	-	-	-	-	**Comp.7**	37	39	48
Consumo (A)	-	0,2	0,27	0,43	-	0,3	0,38	0,57
Consumo (V)	-	15	15	15	-	24	24	24

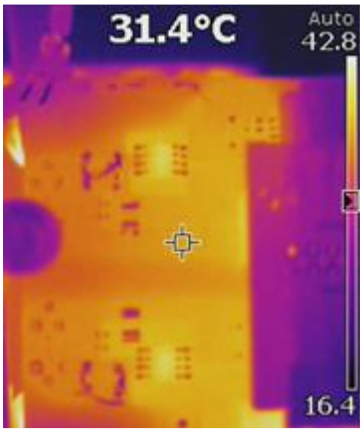
A la vista de la Tabla 3-6 existe un aumento significativo de las temperaturas con respecto a las pruebas en vacío, llegando a medirse un incremento en algunos componentes de más de 20^0C. Ha de prestarse especial atención al circuito de control de PT62SCMD12 ya que las temperaturas que alcanzan algunos de sus dispositivos pueden ser clave cuando la temperatura ambiente se incremente.

Por su parte, los consumos también han aumentado, lo cual está justificado dado que ahora los circuitos de control han de entregar una cierta potencia en los terminales de puerta del módulo.

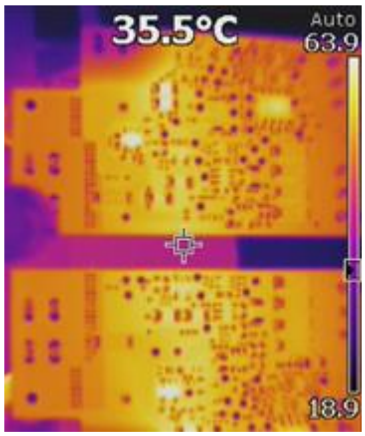
El siguiente conjunto de pruebas realizadas se ha llevado a cabo apoyándose en un convertidor elevador para poder procesar potencia a distintas frecuencias de conmutación. De esta forma, el punto de trabajo de los circuitos de control se asemejará más a la aplicación final que se estudia en esta tesis. En este caso las tensiones son V_1=400 V, V_2=600 V y una potencia de 2 kW.

Cabe destacar que los consumos del circuito de control no aumentan por el hecho de estar el módulo procesando potencia, siendo los mismos que los presentados en la Tabla 3-6. En la Fig. 3.10 se recogen

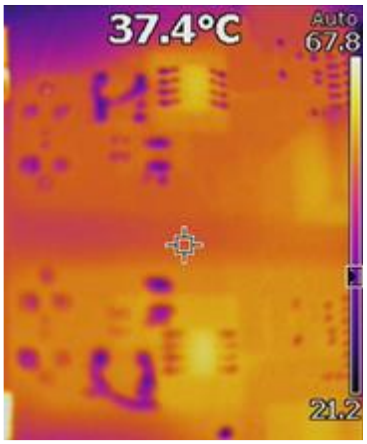
imágenes tomadas con la cámara térmica que demuestran que las temperaturas alcanzadas de forma general en la PCB del circuito PT62SCMD12 (Fig. 3.10-a-c-e para 30, 50 y 100 kHz, respectivamente) son cuantitativamente más altas que las de la PCB del CGD15HB62P1 (Fig. 3.10-b-d-f para 30, 50 y 100 kHz, respectivamente), lo cual coincide con las medidas de temperatura realizadas en los componentes durante las pruebas previas.



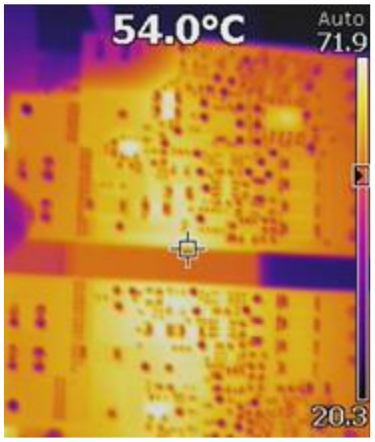
(a)



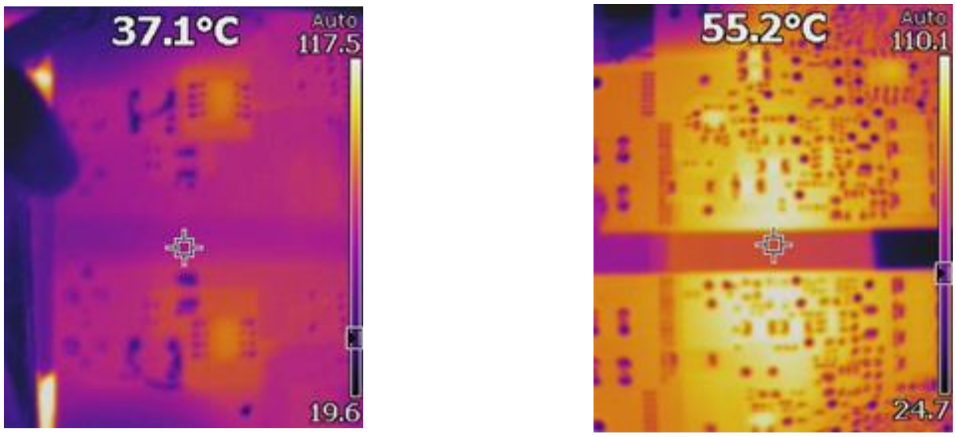
(b)



(c)



(d)



(e) (f)

Fig. 3.10 Temperaturas en los componentes con una temperatura ambiente de 25°C y con el circuito de control conectado al módulo de potencia y procesando potencia. (a) CGD15HB62P1 a 30 kHz, (b) PT62SCMD12 a 30 kHz, (c) CGD15HB62P1 a 50 kHz, (d) PT62SCMD12 a 50 Hz, (e) CGD15HB62P1 a 100 kHz y (f) PT62SCMD12 a 100 kHz.

3.2.1.3. Conmutaciones del *driver* variando la temperatura ambiente

La motivación de estos ensayos está basada en la incertidumbre de funcionamiento de los circuitos de control a temperaturas ambiente elevadas. En el caso del circuito de control CGD15HB62P1 resulta relativamente sencillo identificar de manera visual los componentes que lo conforman. Por tanto, se puede identificar cuál es el componente que, a través de los datos proporcionados por sus hojas de características, está limitando la temperatura máxima de funcionamiento del circuito global. Como se puede observar en la Tabla 3-7, ninguno de los componentes limita la temperatura del circuito global a 85^{0}C (como dice el fabricante [3.15]). Los componentes que tienen una temperatura máxima menor son las fuentes de alimentación (100^{0}C) que adaptan las tensiones de entrada a las tensiones necesarias para el *driver* de corriente, y el circuito de adaptación de las señales de control (105^{0}C). La explicación de esta falta de concordancia entre las temperaturas máximas individuales y la global puede deberse a la aplicación de un *derating* por parte del fabricante para asegurar un buen funcionamiento.

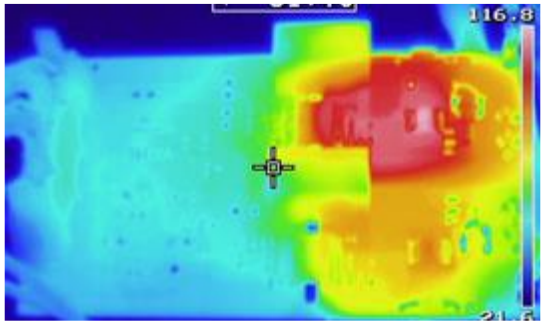
Tabla 3-7 Temperaturas máximas de funcionamiento de los componentes del circuito de control CGD15HB62P1.

Dispositivo	**Modelo**	**Tª máxima (°C)**
Circuito de control	CGD15HB62P1	85

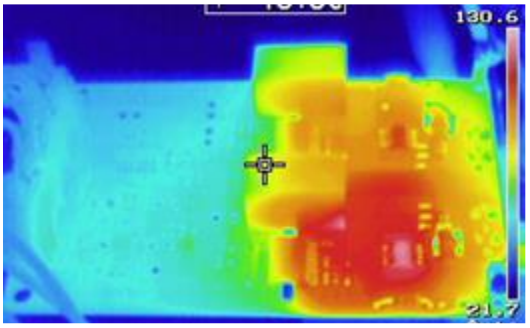
Adaptación de tensiones de alimentación.	MGJ2D152005SC	100
Convertidores CC/CC	1ED020I12 F2	105
Adaptación de señales de control	IXDN609SI	125
Drivers de corriente	CD4069UBM	125
Otros. Inversores entrada	7805CD2T	125

En el caso del *driver* PT62SCMD12 no se puede obtener una relación tan directa de componentes ya que gran parte de ellos son específicos para ese circuito de control o sus referencias han sido borradas. Sin embargo, presumiblemente, aunque el fabricante indique una temperatura ambiente máxima de 85^{0}C [3.16], los componentes discretos pueden soportar temperaturas más elevadas como pasa en el caso del *driver* CGD15HB62P1 detallado anteriormente.

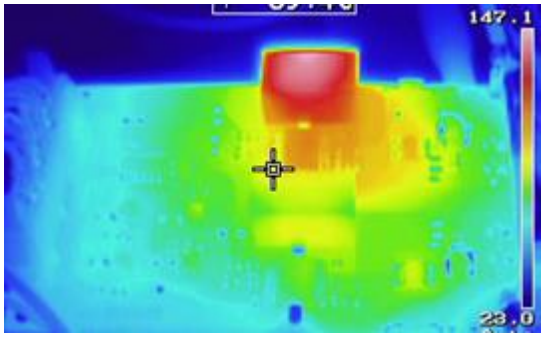
Por todo esto, en primer lugar, se ha considerado interesante utilizar una fuente de calor focalizada que proporcione una temperatura elevada en determinados puntos del circuito de control, con el objetivo de verificar cuáles son los componentes que sufren más las temperaturas elevadas y pueden llegar a producir fallos en el circuito de control (Fig. 3.11).



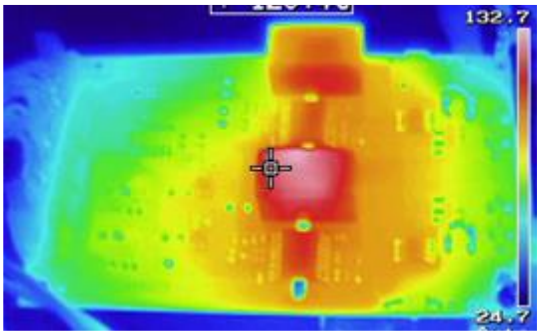
(a)



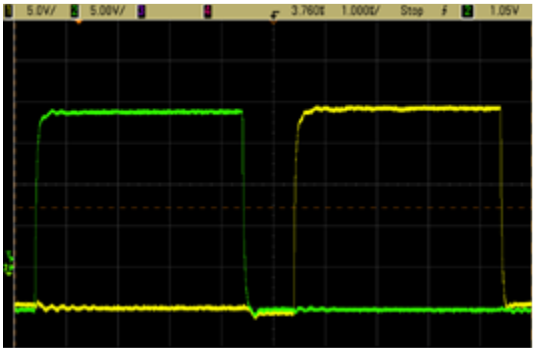
(b)



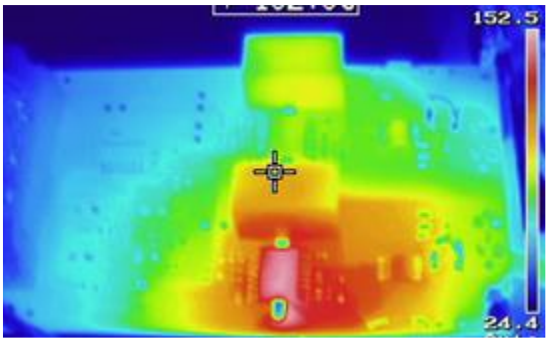
(c)

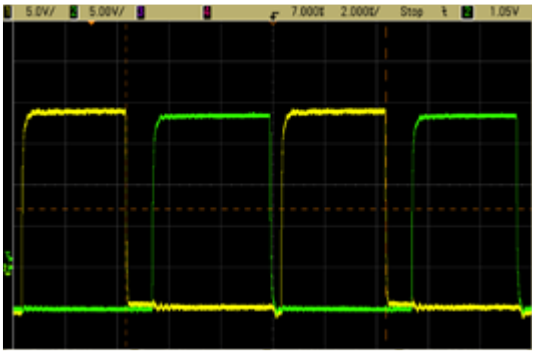


(d)



(e)



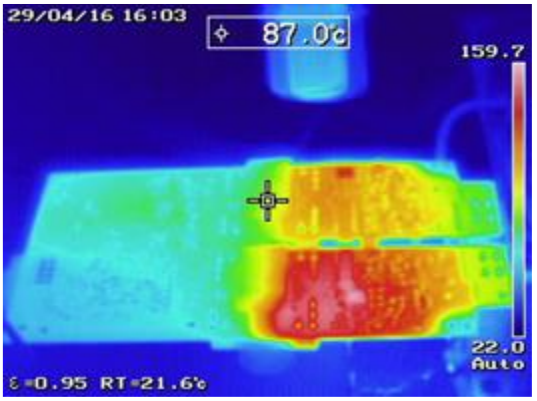


(f) (g)

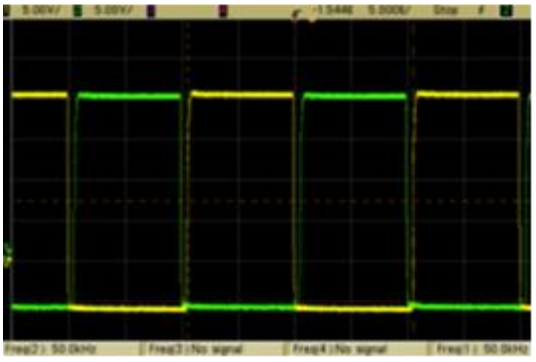
Fig. 3.11 Imágenes térmicas y de operación de las señales de control del circuito de control CGD15HB62P1 cuando se aplica calor en diferentes zonas. (a) y (b) 120ºC en los drivers de salida, (c) y (d) 130^{0}C en los convertidores CC/CC. (e) Señales de control V_{G1} y V_{G2} correctas para las situaciones (a)-(d). (f) 150^{0}C en los circuitos de adaptación de señales de control. (g) Señales de control V_{G1} y V_{G2} erróneas producida en la situación (f)

La Fig. 3.11 muestra como la aplicación de alrededor de 150^{0}C en determinadas zonas del circuito de control CGD15HB62P1 solo provoca un malfuncionamiento cuando la misma es aplicada en los circuitos de adaptación de las señales de control. En estos casos las señales de control se ensanchan, haciendo que los tiempos muertos se reduzcan.

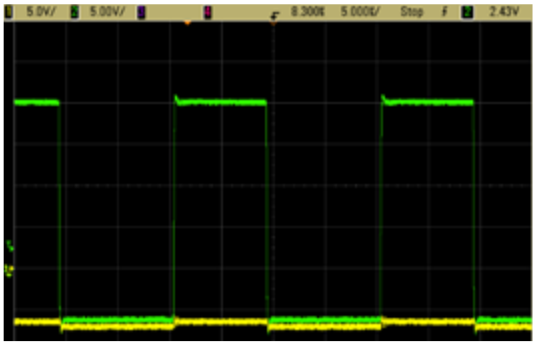
En el circuito de control PT62SCMD12, como se muestra en la Fig. 3.12, el malfuncionamiento del circuito de control se produce cuando se aplica una temperatura del orden de 150^{0}C en la zona de salida del circuito de control, donde se encuentra el *driver* de corriente. En este circuito de control, como se ha detallado en informes previos, es complicado identificar los diferentes componentes del circuito.



(a)



(b)



(c)

Fig. 3.12 Imágenes térmicas y de operación de las señales de control del circuito de control PT62SCMD12 cuando se aplica calor en diferentes zonas. (a) 150^{0}C en la zona del *driver* de corriente de salida. (b) Señales de control correctas. (c) Señales de control V_{G1} y V_{G2} erróneas producida en la situación (a)

En ambos circuitos de control, el malfuncionamiento desaparece cuando la temperatura desciende. El circuito de control no queda deteriorado, aunque se desconoce si se reduce su vida útil.

Además de las pruebas para temperaturas elevadas focalizadas, se realizan pruebas experimentales de funcionamiento para una temperatura ambiente elevada. Se introducen los circuitos de control bajo estudio en un horno en el que se controla la temperatura y se ha comprobado su funcionamiento para distintas temperaturas.

El circuito de control CGD15HB62P1 funciona correctamente para temperaturas ambiente de hasta 105^{0}C, Tabla 3-8. Sin embargo, cuando la temperatura asciende por encima de ese valor el consumo de corriente del circuito de control asciende de forma importante y se produce un apagado de las

señales de control. Este malfuncionamiento se detecta para una temperatura de 106.2^{0}C cuando el circuito de control conmuta a 50kHz y de aproximadamente 107^{0}C cuando éste conmuta a 100kHz.

Tabla 3-8 Consumo del circuito CGD15HB62P1 para distintas temperatura ambiente y frecuencias de conmutación diferentes.

Frecuencia 50 kHz				**Frecuencia 100 kHz**			
Tª (^{0}C)	**Tiempo (minutos)**	**Tensión (V)**	**Corriente (A)**	**Tª (^{0}C)**	**Tiempo (minutos)**	**Tensión (V)**	**Corriente (A)**
80	5	14,8	0,12	80	5'	14,8	0,13
100	5	14,8	0,14	100	5'	14,8	0,15
105	5	14,8	0,15	105	5'	14,8	0,16
106,2	FALLO	14,8	0,18	107	FALLO	14,8	0,18

Tras el malfuncionamiento del circuito de control y una vez reducida la temperatura ambiente, el circuito de control vuelve a funcionar. Nuevamente, éste no parece dañado, aunque se desconoce si se reduce su tiempo de vida útil.

En el caso del circuito de control PT62SCMD12, el circuito funciona correctamente para temperaturas ambiente de hasta 100^{0}C. Sin embargo, cuando la temperatura asciende por encima de ese valor se detecta un malfuncionamiento para una temperatura de 107^{0}C y una frecuencia de conmutación de 50kHz y de aprox. 102^{0}C cuando éste conmuta a 100kHz. Tras volver a hacer descender la temperatura ambiente, el circuito de control se recupera.

Tabla 3-9 Consumo del circuito PT62SCMD12 para distintas temperatura ambiente y frecuencias de conmutación diferentes.

Frecuencia 50 kHz				**Frecuencia 100 kHz**			
Tª (^{0}C)	**Tiempo**	**Tensión (V)**	**Corriente (A)**	**Tª (^{0}C)**	**Tiempo**	**Tensión (V)**	**Corriente (A)**
80	5'	24	0,25	80	5'	24	0,26
100	5'	24	0,26	100	5'	24	0,33
105	5'	24	0,26	102	FALLO	24	0,33
107	FALLO	24	0,26				

En resumen, los circuitos de control de medio puente analizados trabajan de forma satisfactoria hasta el entorno de los 100°C. Para temperaturas ambiente superiores, existe la posibilidad de cambiar los

componentes discretos que comprometen el funcionamiento por otros análogos testados para aplicaciones militares o espaciales que garanticen su funcionamiento a mayores temperaturas.

3.2.2. Etapa de adaptación entre el *driver* y el control central

El circuito de control seleccionado, CGD15FB45P1, sigue las especificaciones de la Tabla 3-10. En su hoja de características [3.14] se incluyen instrucciones tanto del montaje mecánico como de la gestión de las señales lógicas. Tanto la tensión de alimentación V_{CC} como las señales de control (V_{SIGNAL_i}) han de cumplir unos niveles prestablecidos que no siempre concuerdan con los que genera el control central (FPGA Nexys 4 DDR basada en ARTIX 7 from XILINX ®). Por ello, se necesitan una o varias etapas que aseguren la compatibilidad entre ambos y que proporcionen aislamiento para que un mal funcionamiento de la etapa de potencia no pueda propagarse al control central provocándole daños.

Tabla 3-10 Características del *driver* CGD15FB45P1.

Parámetro	Valor	Parámetro	Valor
V_{CC} Tensión de alimentación	15 V	R_G Resistencia de encendido puerta	10 Ω
I_{o_peak} Corriente de pico de salida	+/- 9 A	R_G Resistencia de apagado puerta	10 Ω
V_{SIGNAL_i} Tensión señal entrada on/off	5/0 V	V_{GS_on} Tensión encendido puerta	+ 20 V
V_{SIGNAL_iT+} *Threshold* señal entrada on	3,5 V	V_{GS_off} Tensión encendido puerta	- 5 V
V_{SIGNAL_iT-} *Threshold* señal entrada off	1,5 V	V_{isol} Tensión de aislamiento	+/- 1200 V
T_{stg} Temperatura ambiente	-40 a 85 °C	P_{o_avg} Potencia de salida por puerta	1,2 W
F_{max} Frecuencia máxima conmutación	250 kHz	V_{DSmax} Tensión drenador fuente	1200 V

3.2.2.1. Protocolo de señales entre el control central y el *driver*

En primer lugar, es importante conocer cuáles son las señales que genera el circuito de control, salidas (O), y cuáles necesita para conseguir un correcto funcionamiento, entradas (I). La comunicación entre el *driver* y el resto de etapas se hace a través de un conector de 26 pines (Tabla 3-11) y, adicionalmente, puede verificarse de forma visual el correcto funcionamiento gracias a una serie de 8 LEDs integrados en la PCB que notifican si hay fallo en alguno de los 6 interruptores (L1-L6), si todo va bien (L7), y/o si hay algún problema por sobre-temperatura (L8).

Tabla 3-11 Relación de pines del *driver*.

PIN	I /O	Nombre	PIN	I/O	Nombre

<table>
<tr><td>1</td><td>I</td><td>PWM Up Fase A</td><td>2</td><td rowspan="13">I</td><td rowspan="13">GND</td></tr>
<tr><td>3</td><td>I</td><td>PWM Low Fase A</td><td>4</td></tr>
<tr><td>5</td><td>I</td><td>PWM Up Fase B</td><td>6</td></tr>
<tr><td>7</td><td>I</td><td>PWM Low Fase B</td><td>8</td></tr>
<tr><td>9</td><td>I</td><td>PWM Up Fase C</td><td>10</td></tr>
<tr><td>11</td><td>I</td><td>PWM Low Fase C</td><td>12</td></tr>
<tr><td>13</td><td>I</td><td>/Reset</td><td>14</td></tr>
<tr><td>15</td><td>O</td><td>Ready</td><td>16</td></tr>
<tr><td>17</td><td>O</td><td>Desat Fault</td><td>18</td></tr>
<tr><td>19</td><td>O</td><td>Over Temp Fault</td><td>20</td></tr>
<tr><td>21</td><td rowspan="3">I</td><td rowspan="3">V_{CC}</td><td>22</td></tr>
<tr><td>23</td><td>24</td></tr>
<tr><td>25</td><td>26</td></tr>
</table>

Cada uno de los 6 canales está protegido. Si ocurre un cortocircuito, la tensión V_{DS} superará un cierto umbral, lo que activará un circuito de protección que apagará la señal de puerta de los 6 MOSFET e informará al control central a través del pin 17. De la misma manera, si el circuito de detección de temperatura se activa por sobre-temperatura, todas las puertas de los MOSFET quedarán automáticamente desactivadas y se notificará a través del pin 19. Además, si cualquiera de esos fallos ocurre y se soluciona, la PCB puede resetearse bien desde un botón de Reset en la propia placa o bien a través del pin 13 desde el control central. Además de las protecciones del propio *driver*, el control central recibe las señales de fallos y también aplica las protecciones implementadas.

3.2.2.2. Adaptación entre etapas de control (FPGA y *driver*)

Como se menciona previamente, los niveles de tensión tanto de las señales lógicas como de la alimentación deben adaptarse y para ello se diseñan dos etapas intermedias entre el control central (la FPGA) y el *driver* (PCB1 y PCB2 en la Fig. 3.13). Asimismo, se proporciona aislamiento a través de fibra óptica HFBR-RNS001Z (F.O.) y sus correspondientes transmisores (TX) y receptores (RX) ópticos. De esta manera cualquier ruido o evento no deseable en la etapa de potencia o en el *driver* no afecta a la FPGA. Cabe mencionar que tanto los TX como los RX y soportan una velocidad de señal de hasta 1 MBd para un máximo de 20 m de longitud de fibra, tasa de símbolos suficiente para las frecuencias de conmutación de esta tesis.

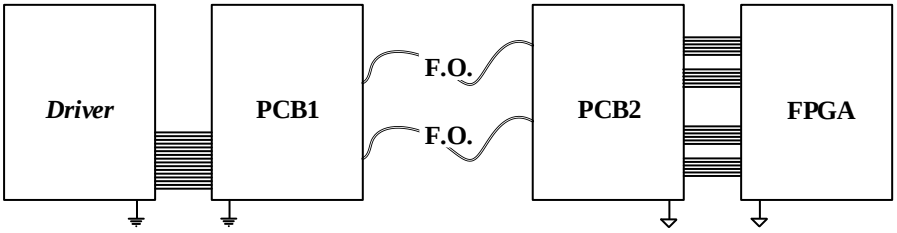
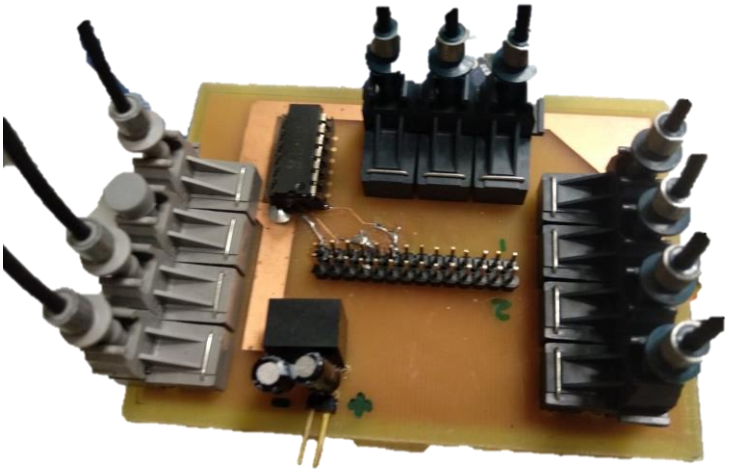
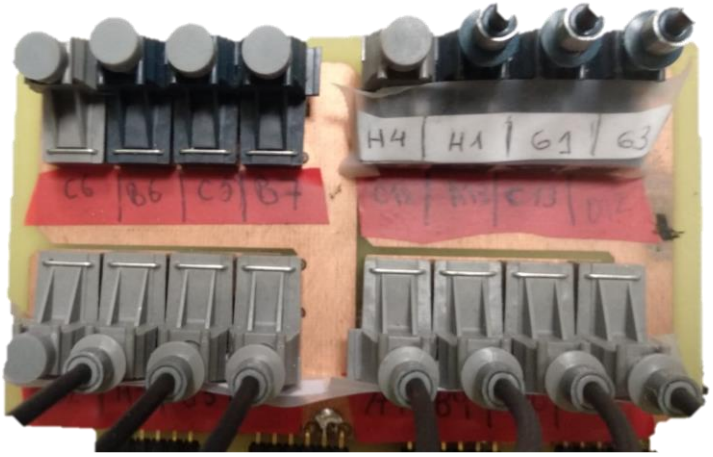


Fig. 3.13 Etapas de control.

Los prototipos de las dos etapas intermedias se muestran en la Fig. 3.14 y se ajustan a la disposición detallada en la Fig. 3.15 siguiendo el esquema eléctrico de la Fig. 3.16.

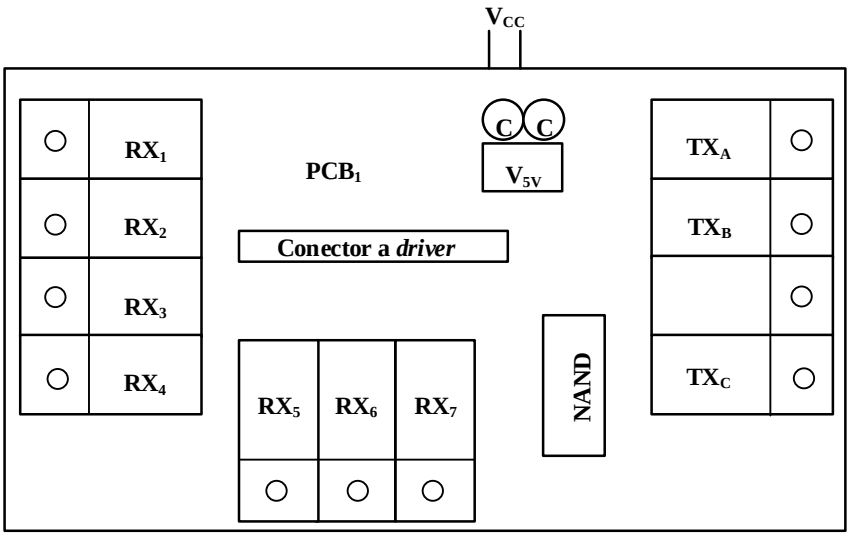


(a)

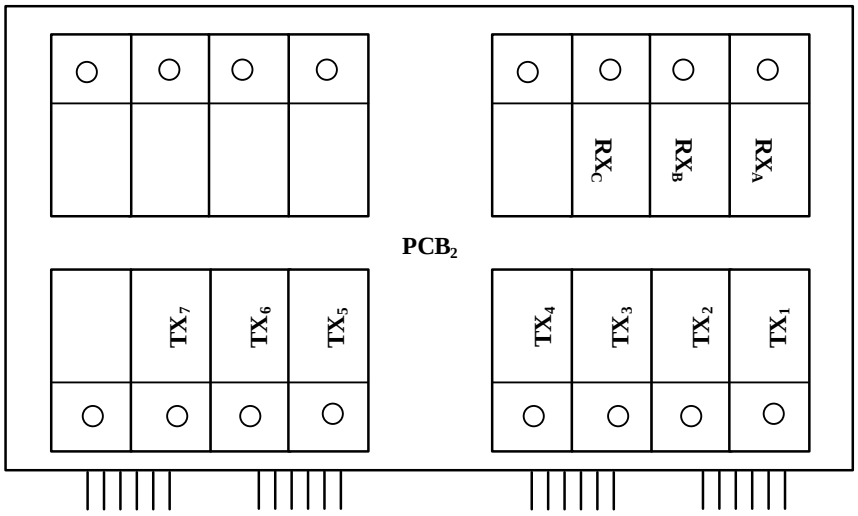


(b)

Fig. 3.14 Etapas intermedias entre el *driver* y la FPGA. (a) PCB1 y (b) PCB2.



(a)



(b)

Fig. 3.15 Disposición de los componentes de la (a) PCB1 y (b) PCB2.

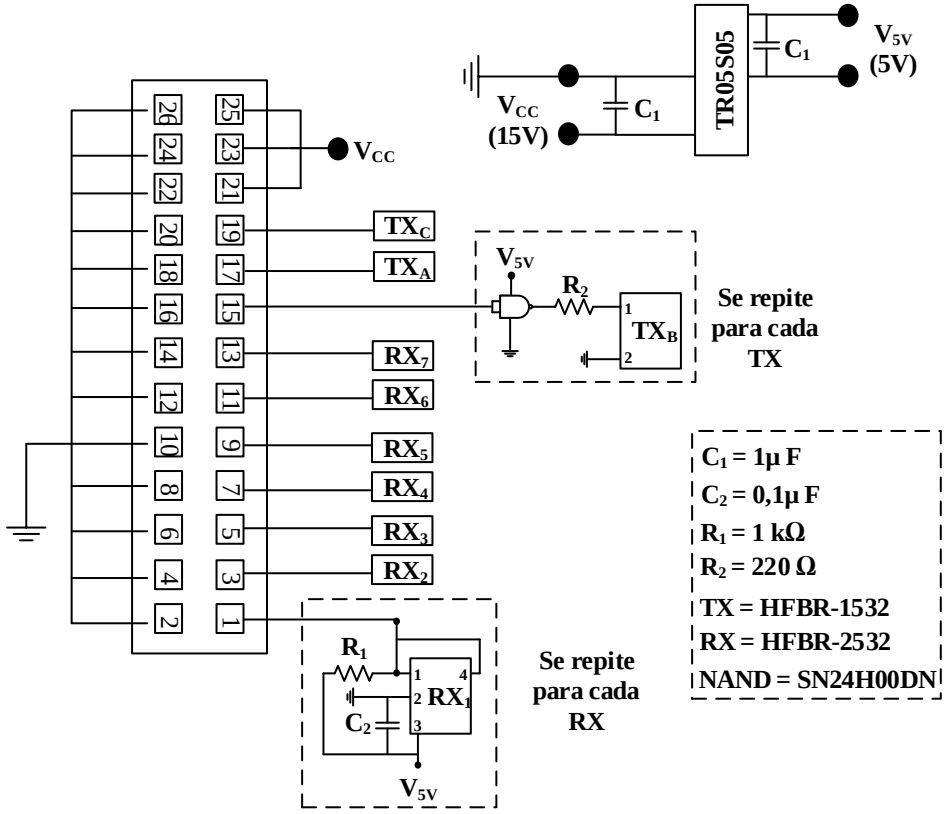


Fig. 3.16 Esquema eléctrico de la PCB1.

3.3. *Set-up* experimental del convertidor elevador síncrono

Una vez escogidos el *driver* y los semiconductores que componen el módulo de potencia, y conocidas las tensiones y potencias de trabajo, se está en disposición de calcular y diseñar el resto de los componentes que forman el convertidor elevador síncrono, tales como el condensador de entrada, el condensador de salida o la inductancia, entre otra circuitería auxiliar.

3.3.1. Diseño de la bobina

En general, los elementos magnéticos son uno de los componentes que mayor desafío presentan durante el diseño de cualquier convertidor. Esto se debe a que deben cumplir muchas especificaciones de

manera simultánea y no siempre es posible encontrar disponibilidad comercialmente, salvo compra bajo demanda al fabricante, lo cual incrementa el coste del producto.

En el caso bajo estudio, dado que se ha escogido el módulo CCS050M12CM2 y el *driver* CGD15FB45P1 con el objetivo de trabajar con una topología de 3 fases, se diseñarán 3 bobinas de iguales características, es decir, pensadas para gestionar cada una de ellas un tercio de la potencia máxima demandada por la carga, ya que cada una de ellas se conecta al punto medio de cada medio puente (Fig. 3.17). Este diseño permitirá el funcionamiento del convertidor de manera modular.

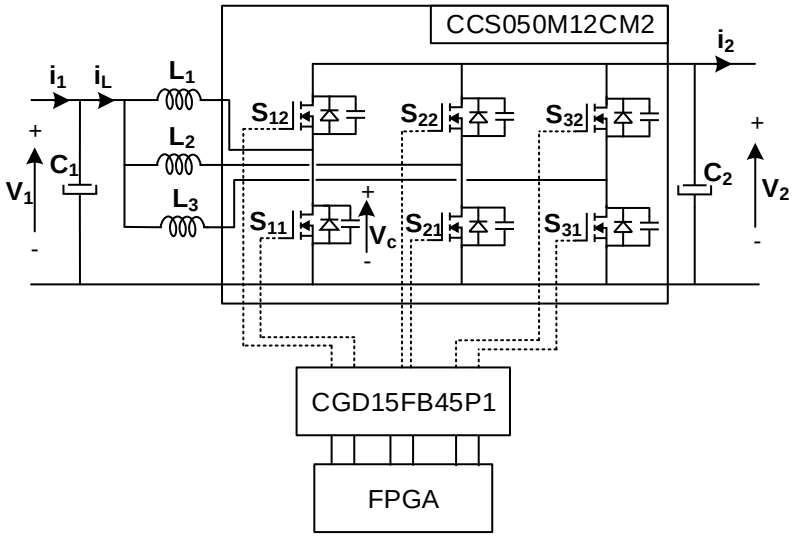


Fig. 3.17 Esquema convertidor de 3 fases.

Cuando las bobinas están trabajando a potencia máxima y en el caso más restrictivo, que se corresponde con el modo QSW-ZVS con una frecuencia de conmutación de unos 20 kHz, se permite una corriente de pico máxima de 17 A por bobina (unos 50 A de I_{Lp} total), para una corriente eficaz de unos 7 A por rama (I_{Lrms} total de 21 A).

El valor de la inductancia para esas condiciones de diseño y con un rizado de corriente por la bobina de alrededor de 17 A sigue la expresión

$$L=\frac{V_1 \cdot (V_2 - V_1)}{f \cdot V_2 \cdot \Delta_{IL}} \tag{3.1}$$

resultando en un valor de aproximadamente 600 µH.

Para ese valor de inductancia se hacen una serie de cálculos iterativos con distintos tipos de núcleos, materiales y tamaños de núcleo buscando que la suma de pérdidas en el núcleo y pérdidas en el cobre sean las mínimas posibles, físicamente realizables y asegurando que el incremento de temperatura no supere los 60°C.

Para el material 3F3 escogido [3.24], las pérdidas volumétricas (P_{mat}) en el material en función de la densidad de flujo de magnético y de la frecuencia de conmutación varían según la Fig. 3.18, siendo mayores a medida que aumenta la frecuencia.

$$P_{mat} = \alpha \cdot f^{\beta} \cdot B^{\gamma} \tag{3.2}$$

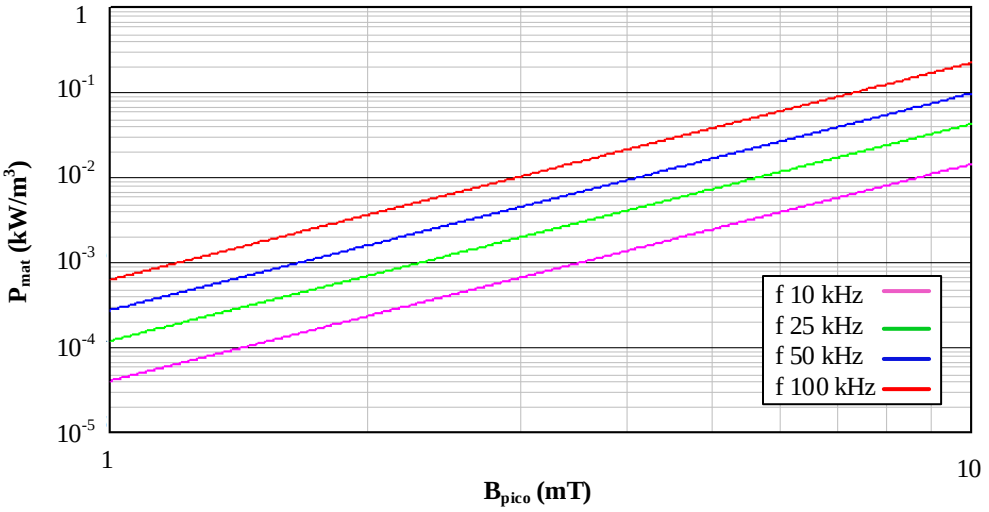


Fig. 3.18 Pérdidas en el material 3F3.

Además, el núcleo escogido es el ETD59 cuyas principales características se recogen en la Tabla 3-12.

Tabla 3-12 Características del núcleo ETD59 [3.25].

Magnitud	Valor	Magnitud	Valor
Volumen efectivo V_e	51500 mm3	Longitud efectiva l_e	139 mm
Área efectiva A_e	368 mm2	Peso	130 g
Área de ventana A_w	366 mm2	Longitud media de vuelta l_m	106 mm

Retomando las ecuaciones de pérdidas en el núcleo y en el cobre vistas en (2.14) y (2.15), éstas pueden reescribirse en función de los parámetros que se manejan actualmente.

$$P_{Cu} = \rho_o \cdot l_m \cdot I_{Lrms}^{2} \cdot N^2/f_w \cdot A_w \tag{3.3}$$

siendo f_w el factor de ventana. Asumiendo que sólo se aprovecha realmente un 30% del área total de ventana, de (3.3) se desprende que las pérdidas en el cobre de la bobina crecen cuadráticamente con el número de vueltas de hilo de cobre (Fig. 3.19).

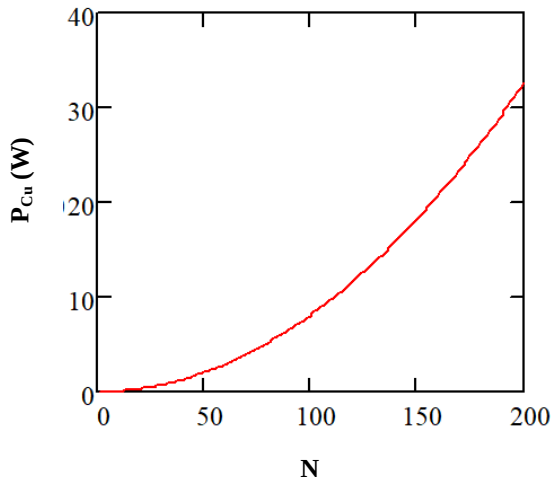


Fig. 3.19 Pérdidas en el cobre de la bobina.

Además, la densidad de flujo magnético se define como

$$B = \frac{L \cdot \Delta I_L/2}{N \cdot A_e} \tag{3.4}$$

y de este factor dependen las pérdidas en el núcleo expresadas como

$$P_{Co} = V_e \cdot \ P_{mat} = V_e \cdot \ \alpha \ \cdot \ f^{\beta} \cdot B^{\Upsilon} \tag{3.5}$$

quedando representadas en la Fig. 3.20 P_{cu}, P_{co} y la suma de ambas (P_{Total}) con el objetivo de encontrar el número de vueltas de hilo para el que se minimizan las pérdidas totales en la bobina.

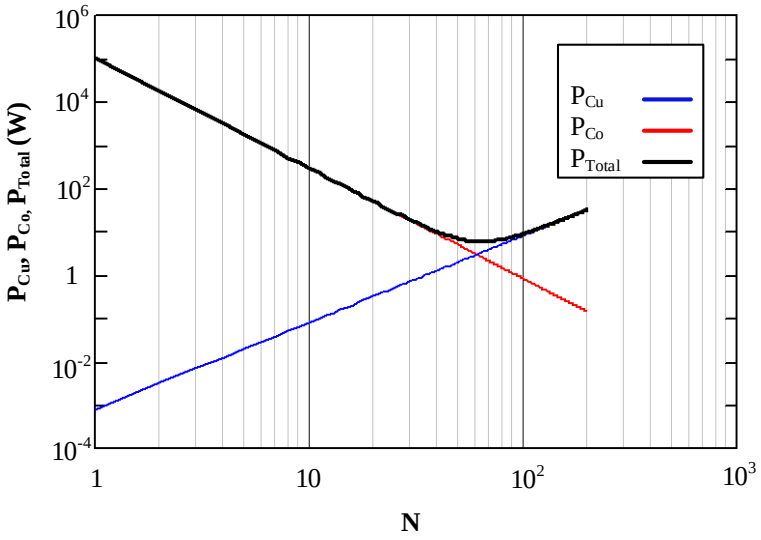


Fig. 3.20 Pérdidas P_{cu} (azul), P_{co} (rojo) y P_{Total} (negro) en la bobina.

De la Fig. 3.20 se extrae que el número óptimo de vueltas es 63 (N_{opt}). Sin embargo, es necesario comprobar que la bobina no se satura. Para ello se calcula el número mínimo de vueltas (N_{min}) según

$$N_{min} = \frac{L \cdot I_{Lp}}{B_{sat} \cdot A_e} \tag{3.6}$$

siendo B_{sat} la densidad de flujo magnético de saturación, que para el caso del material 3F3 es concretamente 440 mT. Tras hacer los cálculos, el número mínimo de vueltas que hay que asegurar es de 67, valor por encima del número óptimo de vueltas ($N_{min}>N_{opt}$), por lo que será el número de vueltas escogido.

La distancia necesaria de entrehierro (g) se calcula como

$$g = \frac{\mu_0 \cdot N^2 \cdot A_e}{L} - \frac{l_e}{\mu_r} = 3{,}39 \text{ mm} \tag{3.7}$$

Para los parámetros obtenidos la máxima sección de cobre admisible que se obtiene es

$$S_e = \frac{f_w \cdot A_w}{N} = 1{,}639 \text{ mm}^2 \tag{3.8}$$

y de este valor depende el diámetro del hilo de cobre, que suponiendo un único hilo se calcula según

$$d = \frac{4 \cdot S}{\pi} = 1{,}445 \text{ mm} \tag{3.9}$$

Sin embargo, a alta frecuencia, si la sección de cobre es muy grande, la corriente no se distribuye uniformemente por todo el conductor [3.26] por lo que hay que utilizar hilos de un diámetro más pequeño que

$$d_{skin} = 2 \cdot \sqrt{\frac{\rho}{\pi \cdot f_{max} \cdot \mu_o}} = 0{,}943 \text{ mm} \tag{3.10}$$

Para cumplir $d<d_{skin}$ se escoge un hilo cuyo diámetro es de 0,3 mm, con lo que el número de hilos en paralelo que caben es

$$N_p = \frac{4 \cdot S}{\pi \cdot d^2} = 28 \text{ hilos} \tag{3.11}$$

Recalculando las pérdidas en la bobina, una vez escogidos todos los parámetros de diseño, se obtiene que P_{Cu}=3,023 W y P_{Co}=2,315 W.

Físicamente, el diseño de las bobinas se realiza en tres capas entre las que se reparte el número de vueltas total (23 vueltas para la capa 1 y 2, y 21 vueltas para la capa 3, Fig. 3.21). Además, entre cada una de las capas se añade una capa de aislante (KAP22-075, [3.27]) para evitar arcos de tensión entre capas.

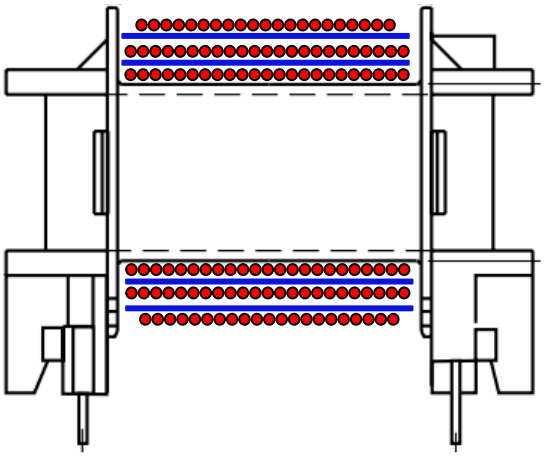


Fig. 3.21 Distribución de los hilos en cada bobina. Hilo (en rojo) y capa de kapton (azul).

Asimismo, el diseño físico (Fig. 3.22) se realiza con hilo Litz [3.28] para asegurar que el entrelazado entre todos los hilos en paralelo sea el mejor posible y se pueda aprovechar el área de ventana disponible.

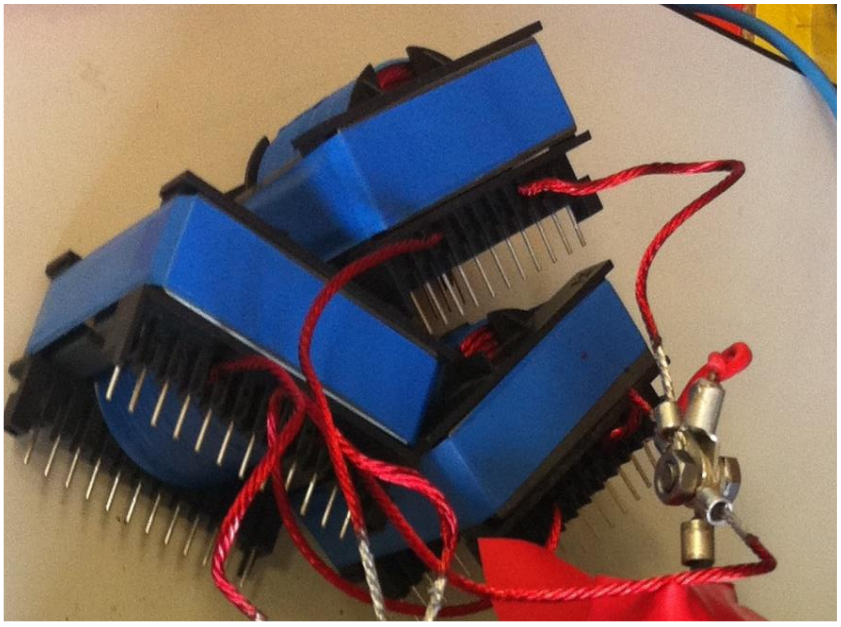


Fig. 3.22 Bobinas diseñadas para el convertidor elevador de 3 fases.

3.3.2. Sensores

Para poder controlar el convertidor elevador síncrono bajo desarrollo y reaccionar de manera automática ante variaciones en la tensión o la potencia demandada es necesario el uso de sensores. Tradicionalmente su uso se limitaba a tareas de regulación y de protección del circuito ante sobretensiones o sobre corrientes, pero, en la actualidad, su uso no solo tiene ese fin, sino que en distintas aplicaciones tiene como finalidad la mejora de las prestaciones del sistema, buscando el punto óptimo de trabajo en cada caso.

3.3.2.1. Sensor de tensión

Dado los niveles de tensión que se manejan en la aplicación, es importante mantener la independencia (aislamiento) entre la etapa de control y la de potencia. Por esta razón se selecciona un sensor aislado que convierta la tensión del bus de 800 V en una señal manejable por la etapa de control central incluso ante variaciones importantes de dicha tensión.

En este caso se ha optado por el dispositivo LV25-P que en un transductor de corriente basado en el efecto Hall. Para el correcto funcionamiento del sensor se diseña una sencilla PCB siguiendo las

indicaciones del fabricante. Dicha PCB (Fig. 3.23) se conecta entre la salida del módulo de potencia y la carga. Este tipo de sensores aseguran suficiente aislamiento (hasta 2,5 kV), además de exactitud en la medida, linealidad en su respuesta e inmunidad ante interferencias gracias a que proporciona la medida como una señal de corriente [3.29].

Ya que su funcionamiento se fundamenta en la medida de una corriente, es necesario convertir la tensión del bus de 800 V a la corriente nominal de trabajo del LV25-P (Fig. 3.24), en este caso de 10 mA. Como respuesta, a su salida proporciona una señal nominal de 25 mA (I_{SENSE_V} en Fig. 3.24), que es necesario adaptar en una etapa posterior (3.3.2.3) para ser recibida por el control central. Esta adaptación no se realiza en la misma PCB ya que es más interesante enviar una señal de corriente que una señal de tensión para obtener resultados más favorables.

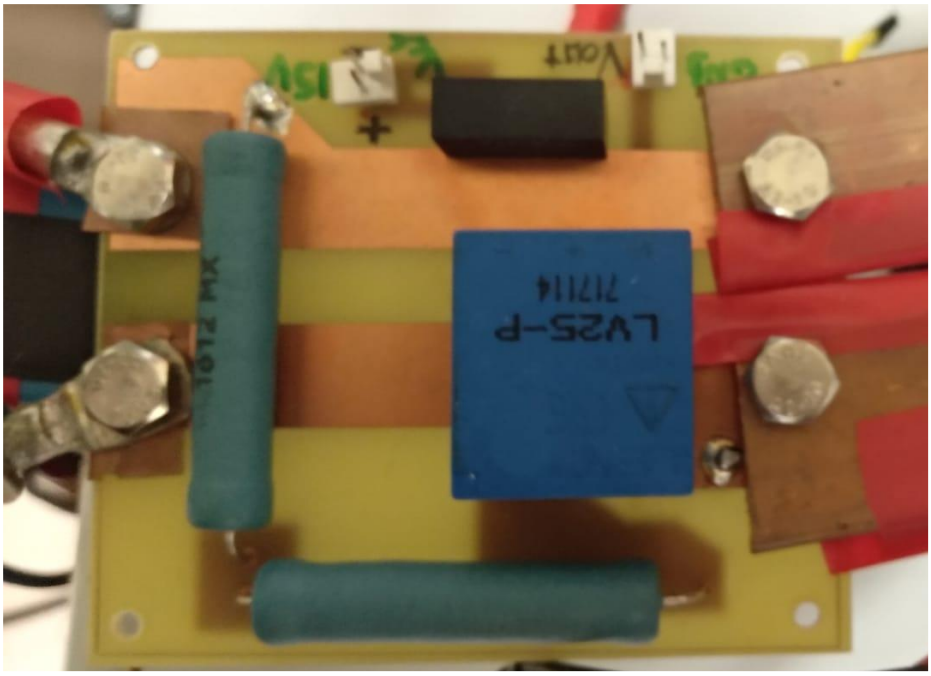


Fig. 3.23 PCB del sensor de tensión.

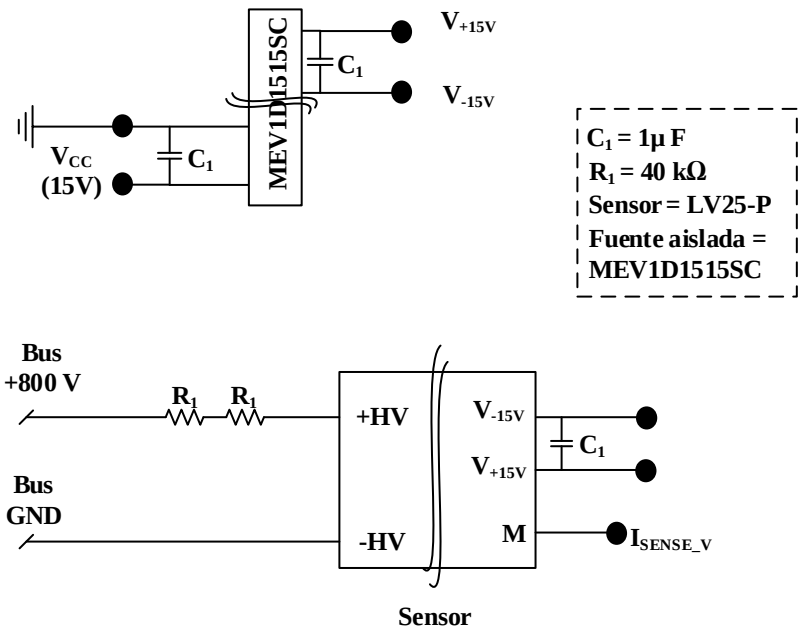


Fig. 3.24 Esquema eléctrico del sensor de tensión.

3.3.2.2. Sensor de corriente y comparador de paso por cero

En general, las técnicas de medida de corriente de alta frecuencia más comunes incluyen las sondas de corriente, resistencias tipo *shunt* o sondas Rogowski [3.30], si bien los fabricantes no siempre dan toda la información necesaria sobre su comportamiento a alta frecuencia.

Los métodos previamente mencionados permiten la visualización de las corrientes, pero no facilitan el uso de la medida de corriente como una señal válida para una posterior etapa de control. En este caso el abanico de opciones de sensores bidireccionales, aislados, que soporten corrientes continuas relativamente altas y con ancho de banda superior a 400 kHz (doble de la frecuencia de conmutación máxima a la que se trabaja, valor que se justifica en 3.4.3) se reduce.

Se escoge el sensor de corriente de efecto Hall CQ-3200 [3.31] (Fig. 3.25) que proporciona a su salida una tensión proporcional (V_{SENSE_I} en Fig. 3.26) a la corriente medida en su entrada cumpliendo con los requisitos previamente enumerados.

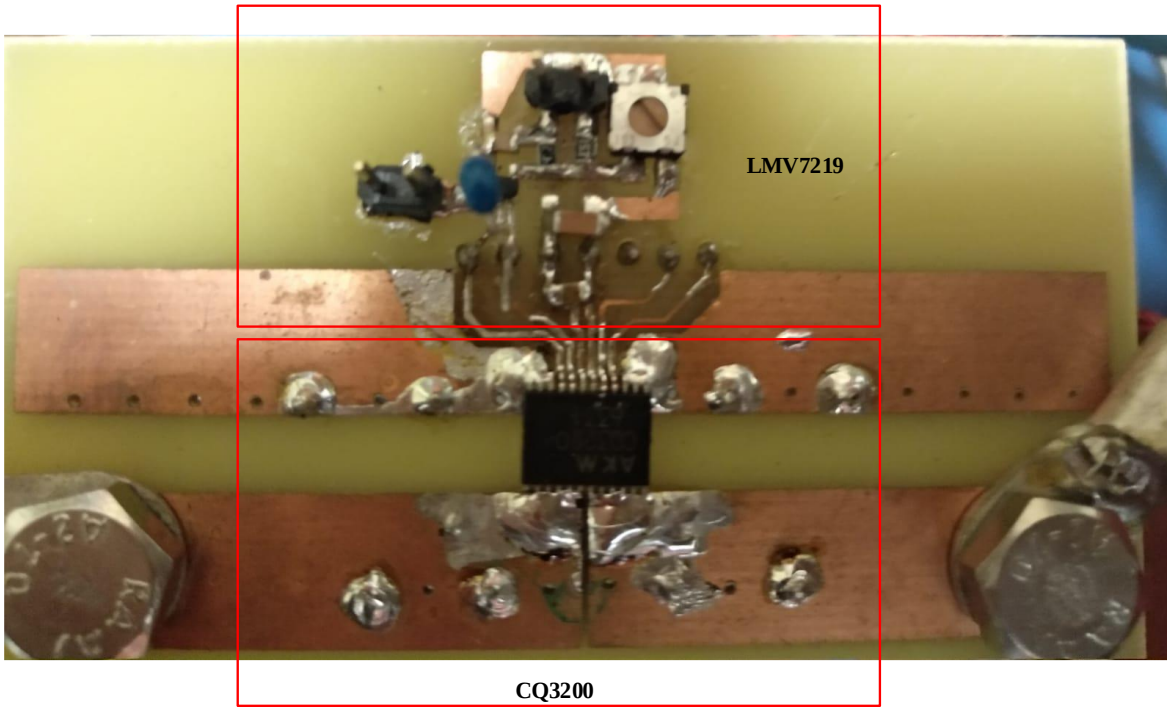


Fig. 3.25 PCB del sensor de corriente y detector de paso por cero.

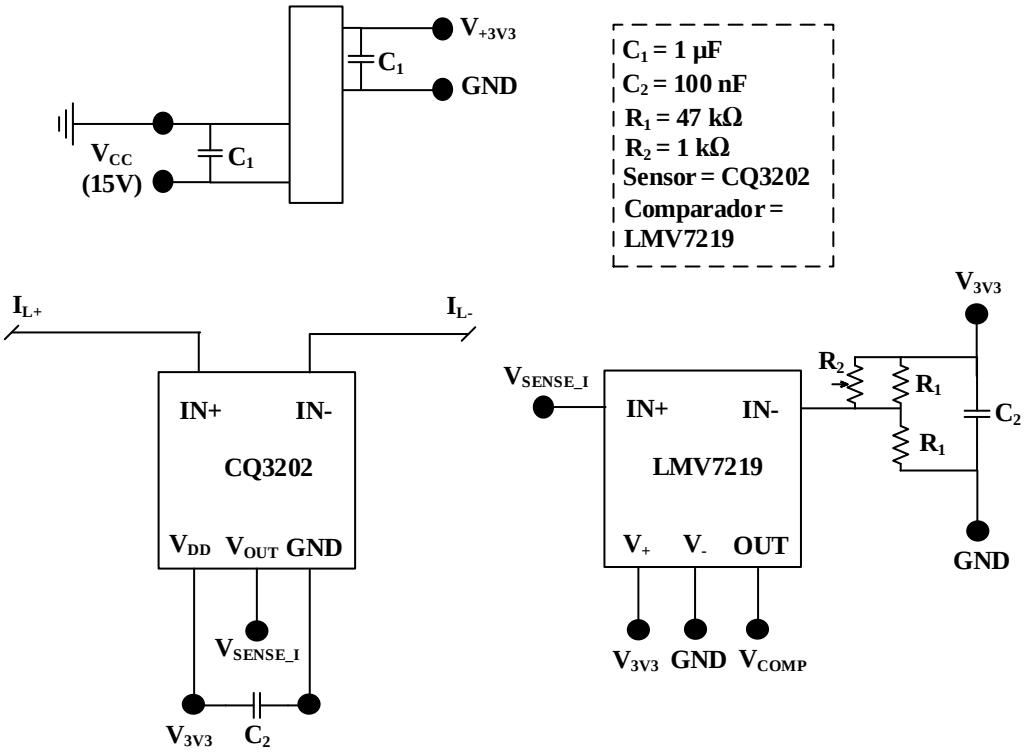


Fig. 3.26 Esquema eléctrico del sensor de corriente y detector de paso por cero.

Junto al sensor de corriente se implementa una etapa de comparación de paso por cero (basada en el comparador LMV7219 en Fig. 3.26), que como se detalla en 3.4.3 sirve para controlar los pasos por cero de la corriente por la inductancia, enviando un evento a la etapa de control cada vez que esto sucede. Se ha decidido realizar esta detección de manera analógica, ya que la detección digital implicaría la necesidad de un sensor de corriente de mayor ancho de banda y un conversor analógico/digital (ADC) de alta velocidad.

3.3.2.3. Adaptación entre sensores y el control central

Como paso intermedio entre los sensores y la etapa de control, se necesita una etapa de adaptación (Fig. 3.27) que proporcione señales de tensión de un valor máximo de 3,3 V, y que luego los ADC convierten a señales digitales.

Esta etapa de adaptación convierte la señal de corriente procedente del sensor de tensión (I_{SENSE_V} en la Fig. 3.28) en una señal de tensión de valor nominal 2,5 V (V_{analog} en la Fig. 3.28) cuando el bus de alta tensión del módulo de potencia tiene tensión nominal de 800 V.

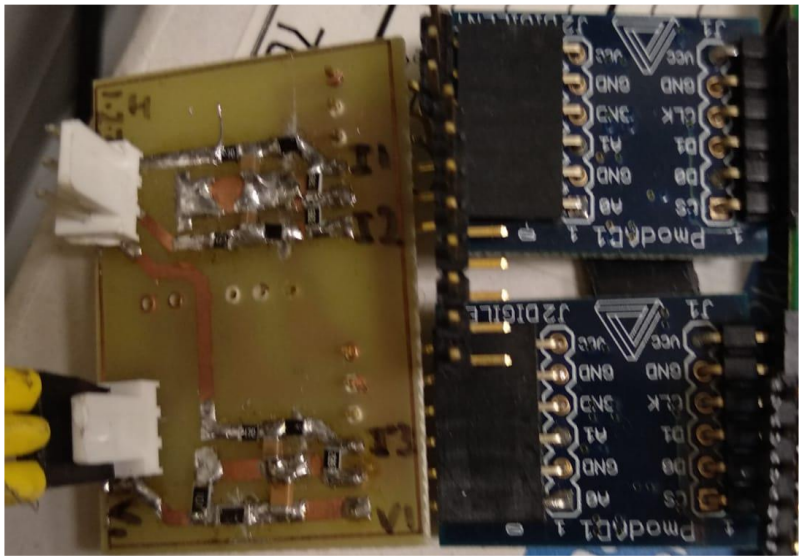


Fig. 3.27 PCB de adaptación de los sensores y ADC (PMOD AD1 ®).

Asimismo, en el caso de las señales provenientes de los sensores de corriente de cada fase (V_{SENSE_I1}, V_{SENSE_I2} y V_{SENSE_I3} de la Fig. 3.28), se filtran con un filtro RC de frecuencia de corte de 333 kHz para

reducir la señal de ruido de alta frecuencia y se adaptan a las tensiones permitidas por la etapa de control, resultando las señales I_{1_analog}, I_{2_analog} e I_{3_analog} de la Fig. 3.28.

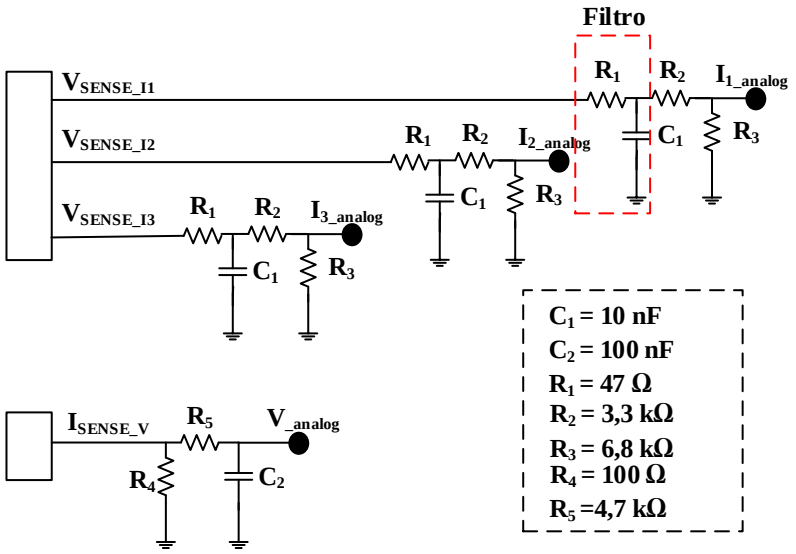


Fig. 3.28 Esquema eléctrico de la PCB de adaptación entre los sensores y los ADC.

3.3.2.4. Sistema completo

A modo de resumen, se recogen en la Tabla 3-13 los principales componentes diseñados y escogidos en los apartados anteriores y se muestra una imagen del sistema completo en la Fig. 3.29, incluyendo la etapa de potencia, la plataforma de control digital y el sistema de enlace entre ambos, es decir, la fibra óptica.

Tabla 3-13 Resumen de componentes.

Componente	Valor	Componente	Valor
Módulo de potencia	CCS050M12CM2	Condensador entrada	4 µF
Driver	CGD15FB45P1	Condensador salida	12 µF
Bobina	ETD59 600 µH	FPGA	Nexys 4 DDR based on ARTIX 7 from XILINX ®.
Sensor tensión	LV25-P	ADC	PMOD2
Sensor corriente	CQ3200	TX F.O.	HFBR-1532
Comparador	LMV7219	RX F.O.	HFBR-2532

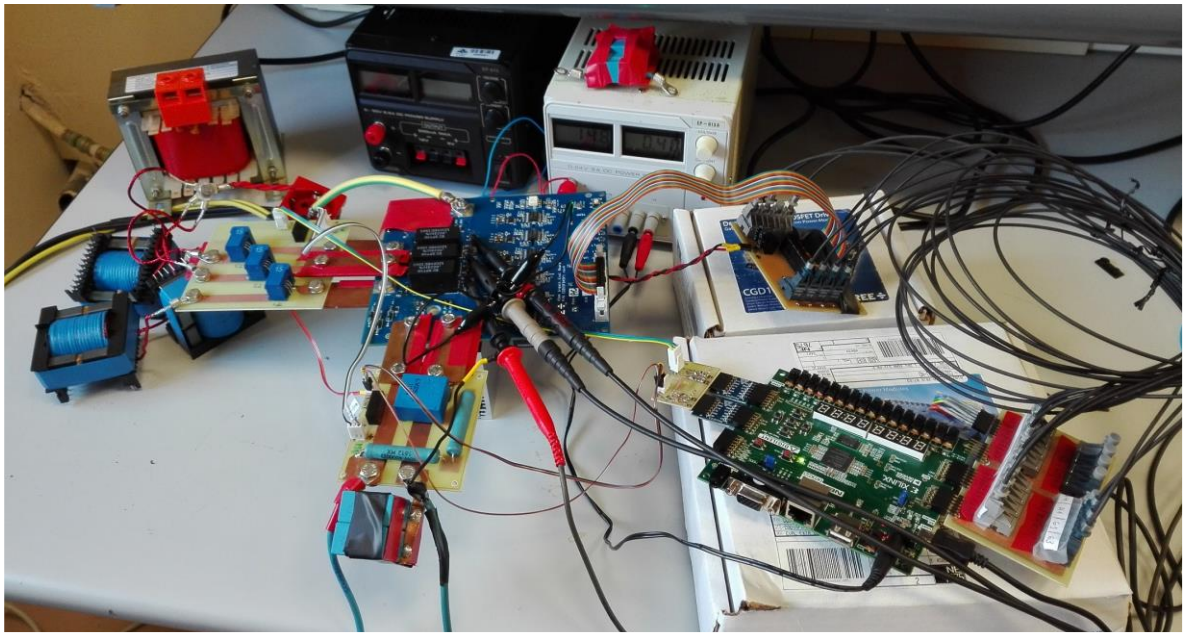


Fig. 3.29 Prototipo y plataforma de control.

Según se cita en [3.34], los cuatro puntos clave que influyen en el diseño de cualquier convertidor electrónico de potencia son el rendimiento, el volumen, el peso y el coste. Puede resultar interesante, por tanto, realizar una estimación del peso y precio de los componentes utilizados en el prototipo diseñado, si bien no ha sido objetivo de esta tesis buscar la optimización de ninguno de estos parámetros.

Tabla 3-14 Peso de los componentes principales.

Componente	**Peso (gramos)**	**Componente**	**Peso (gramos)**
Módulo de potencia	180	Condensador entrada [3.33]	4 x 50
Driver	223	Condensador salida [3.33]	3x 50
RX	10 x 4	TX	10 x 4
Bobina	Núcleo: 3 x 130	Radiador con ventilador [3.32]	1000
	Carrete: 3 x 30		
	Cobre: 3 x 250		

Con los datos recogidos en la Tabla 3-14, se estima un peso total de la etapa de potencia más *driver* de 3063 g.

De la misma manera, el coste aproximado para los componentes que se recogen en la Tabla 3-15 es de 1430 €.

Tabla 3-15 Precio de los principales componentes.

Componente	Precio (€)	Componente	Precio (€)
Módulo de potencia	409	Condensador entrada [3.33]	4 x 2,2
Driver	540	Condensador salida [3.33]	3 x 5
Sensor corriente	3 x 8,3	Radiador con ventilador [3.32]	101
Sensor tensión	62	PMOD AD1	2 x 30
F.O.	10 x 4	RX, FX	20 x 8,3
Comparador	3 x 1		

3.4. Diseño del control digital para validar las estrategias de control propuestas

Para implementar las distintas estrategias de control propuestas en este trabajo se utiliza la plataforma de control digital Nexys 4 DDR basada en ARTIX 7 from XILINX ® (Fig. 3.30).

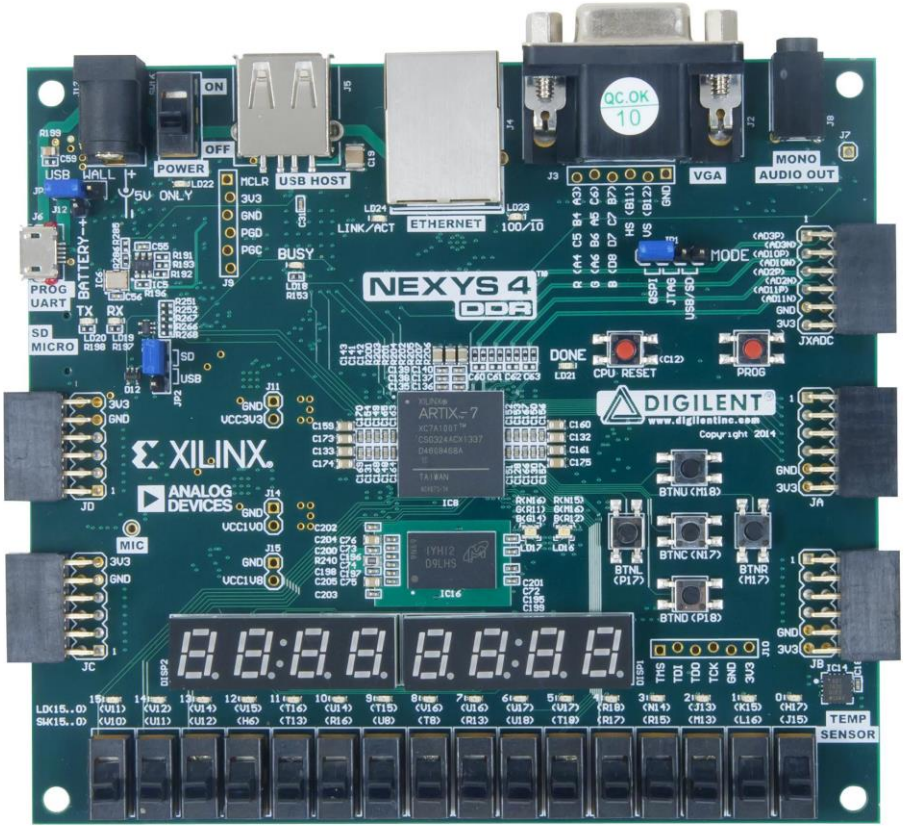


Fig. 3.30 FPGA Nexys 4 DDR.

El diagrama de bloques presentado en la Fig. 3.31 resume los bloques de control digital implementados para el correcto funcionamiento del convertidor elevador bidireccional en distintos modos de operación.

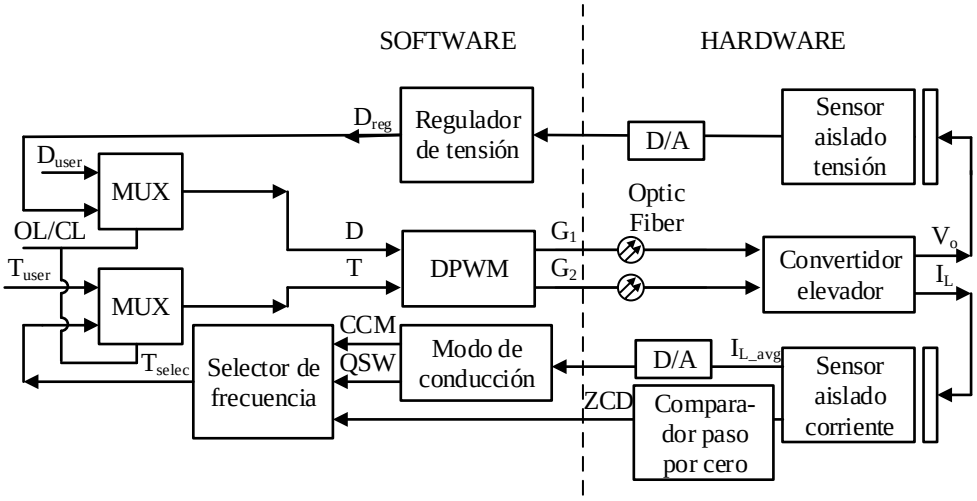


Fig. 3.31 Diagrama de bloques de las partes software y hardware.

El software desarrollado permite tanto el trabajo en lazo abierto (OL) como en lazo cerrado (CL) mediante una variable (OL/CL) impuesta por el usuario. En lazo abierto, el usuario puede elegir tanto el periodo de conmutación (T_{user}) como el ciclo de trabajo (D_{user}). Esto permite la validación de errores, así como la toma de medidas en puntos de trabajo concretos. Por otro lado, en lazo cerrado, es el regulador de tensión el que calcula el ciclo de trabajo (D_{reg}) y el selector de frecuencia el que fija el periodo de conmutación (T_{selec}). Las variables que correspondan (D y T) se envían al bloque de generación digital de señales moduladas por ancho de pulso (DPWM) y en él se generan las señales de puerta G_1 y G_2 que se envían a través de la F.O. al *driver* del convertidor elevador.

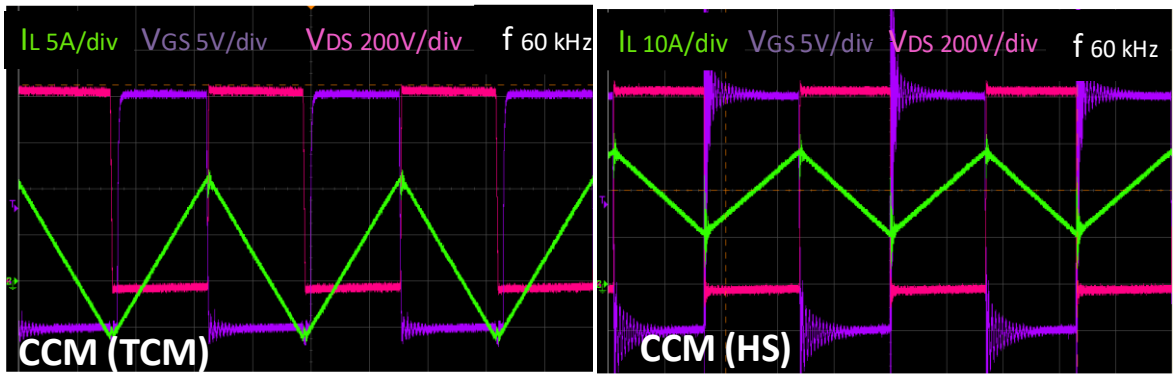
La tensión de salida del convertidor elevador (V_o) se mide por medio del sensor aislado de tensión y, tras una conversión A/D, el valor medido vuelve a enviarse al regulador digital de tensión. De la misma manera, la corriente en la bobina (I_L) se mide a través del sensor aislado de corriente, lo que permite tanto el cálculo de la corriente media por la bobina (I_{L_avg}) como hacer la comparación de paso por cero (ZCD). La información digitalizada se pasa a los bloques que calculan el modo de conducción y la frecuencia necesaria de conmutación, que se explican en profundidad en 3.4.3.

3.4.1. Convertidor elevador único con distintos modos de conducción

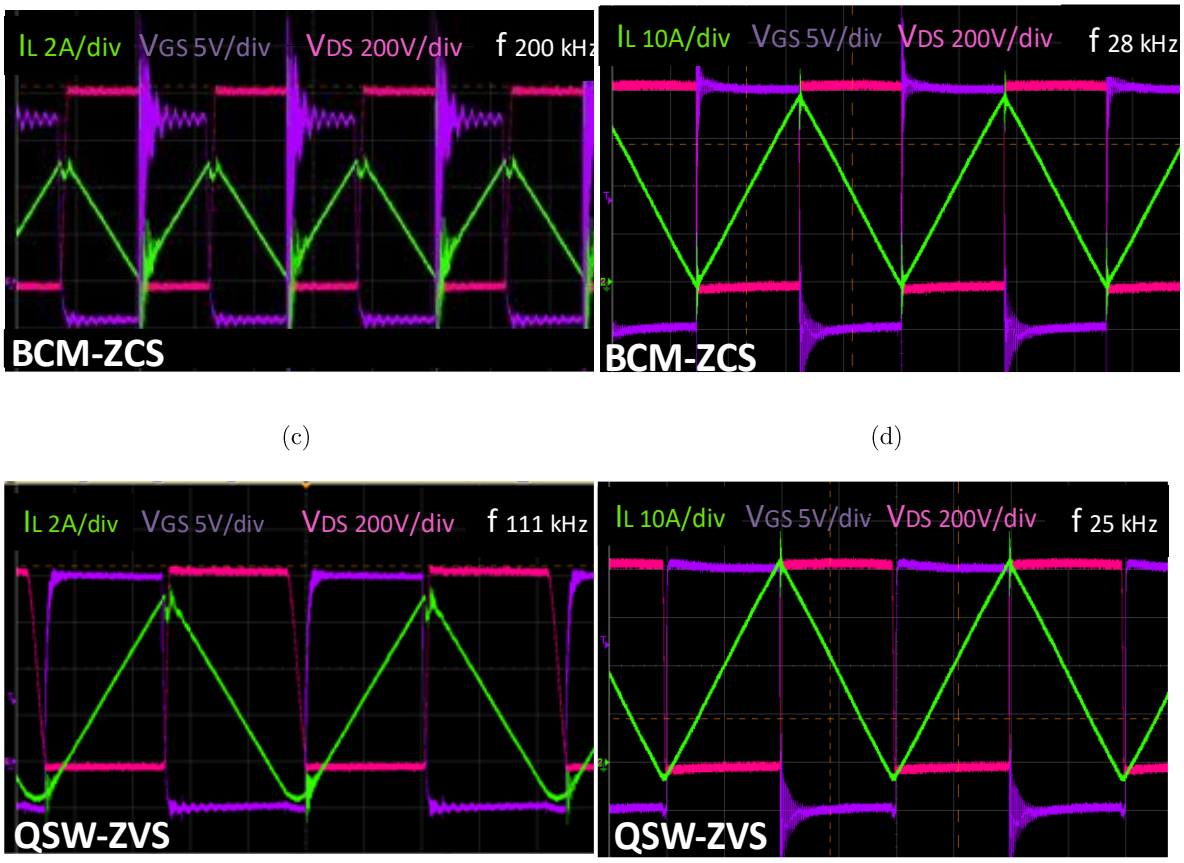
Uno de los primeros puntos a verificar es la dependencia entre los modos de conducción explicados en el apartado 2.1.1 y la frecuencia de conmutación necesaria según cuál sea la potencia demandada por la carga (analizado en 2.1.3.1). Para ello se utilizan tensiones de valores de 400 V y 800 V, de manera que $V_2=2 \cdot V_1$ y se hace trabajar a las 3 fases del convertidor elevador con las mismas señales de puerta, consiguiendo el comportamiento de un único convertidor elevador capaz de gestionar el triple de potencia.

En la Fig. 3.32 se muestran las formas de onda experimentales correspondientes a I_L, V_{GS1} y V_{DS} para los modos de conducción TCM/CCM-HS, BCM-ZCS y QSW-ZVS para dos potencias distintas, 1 kW y 7,7 kW. Además, en la Fig. 3.33, se señalan los puntos de trabajo mostrados en la Fig. 3.32 para su comparación con los resultados analíticos previos.

En primer lugar, en las Fig. 3.32-a-b se muestran las diferencias entre el modo de trabajo TCM (corrientes negativas y conmutaciones suaves ya que V_{DS} llega a 0 V antes de que tenga lugar la conmutación del MOSFET) frente al modo CCM-HS (con conmutaciones duras y corriente por la bobina siempre positiva), siendo invariable el rizado de corriente ya que ni la frecuencia de conmutación ni el valor de la inductancia ni las tensiones varían entre las distintas pruebas realizadas.



(a) (b)



(c) (d)

(e) (f)

Fig. 3.32 Formas de onda experimentales I_L (verde), V_{GS1} (morado) y V_{DS} (rosa) para los modos de conducción TCM/CCM-HS, BCM-ZCS y QSW-ZVS para dos potencias distintas: (a), (c) y (e) a 1 kW y (b), (d) y (f) a 7,7 kW.

En las Fig. 3.32-c-d se presentan las formas de onda correspondientes al modo BCM-ZCS. En este caso, dado que la frecuencia de conmutación varía desde 200 kHz a 1 kW hasta 28 kHz a 7,7 kW para conseguir conmutaciones a corriente cero, el rizado pasa de unos 5 A a 40 A, respectivamente.

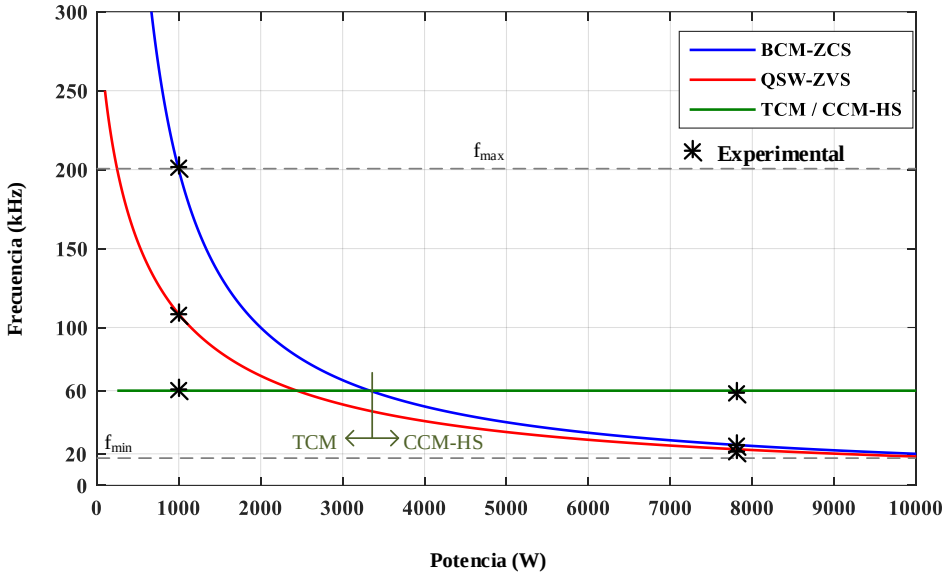


Fig. 3.33 Puntos de trabajo de las formas de onda mostradas en la Fig. 3.32.

En último lugar, en las Fig. 3.32-e-f, se muestran los resultados experimentales correspondientes al modo QSW-ZVS. En este caso, las frecuencias de conmutación varían entre 111 kHz y 25 kHz para las potencias de trabajo seleccionadas. Además, en el caso de la Fig. 3.32-e, debido a la escala de corriente escogida es fácil identificar la resonancia que se produce durante el tiempo muerto establecido.

Una vez validada la dependencia potencia-frecuencia de conmutación, pasan a realizarse medidas de rendimiento experimentales de los tres modos de conducción bajo estudio. En la Fig. 3.34 se representa la comparación entre los resultados teóricos presentados en el capítulo anterior y las pruebas experimentales, consiguiendo similitud entre ambos en gran parte del rango de potencia.

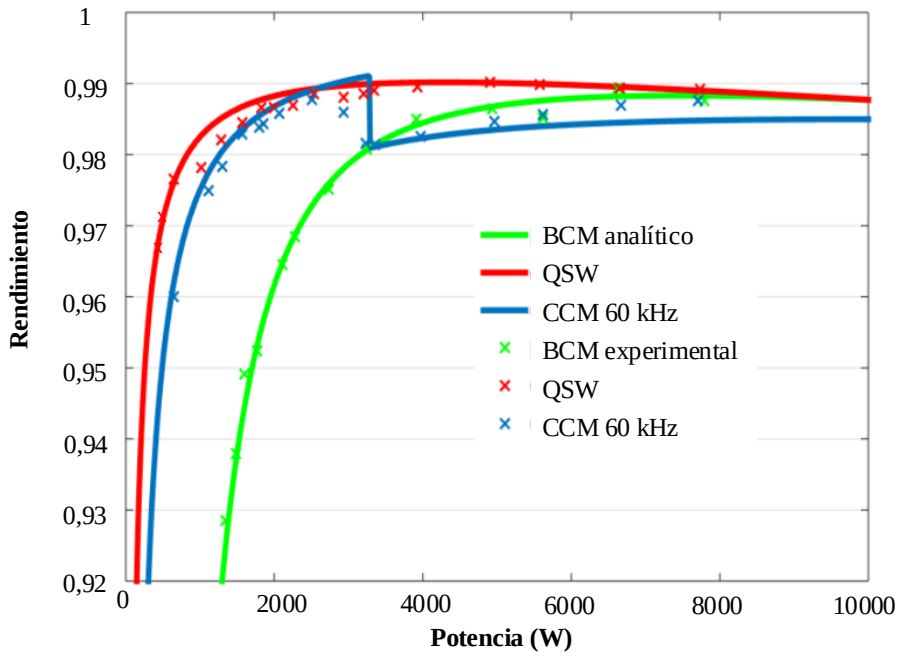


Fig. 3.34 Comparación entre rendimientos analíticos (línea) y experimentales (asterisco) para los modos de conducción BCM (verde), QSW (rojo) y CCM (azul) para todo el rango de potencia.

A la vista de los resultados, el modo de conducción que menos ventajas aporta desde el punto de vista del rendimiento es el modo BCM-ZCS, salvo a alta carga donde casi iguala a los otros modos de conducción. En contraposición, el modo QSW-ZVS es el que logra mejores resultados para todo el rango de potencia. Sin embargo, a alta potencia el CCM-HS consigue casi los mismos rendimientos (diferencias de algo menos de 0,5%) pudiendo ser interesante su uso si existen limitaciones en cuanto al rizado de corriente o emisiones EMI, por ejemplo.

3.4.2. Convertidor elevador con modularidad

Como se ha demostrado el modo QSW-ZVS tiene la gran ventaja de conseguir bajas pérdidas de conmutación, lo cual es importante sobre todo manejando bajas potencias. Sin embargo, su principal desventaja radica en el gran rizado de corriente por la inductancia que implica su uso y que puede ser crítico en ciertas aplicaciones como puede ser la carga de baterías.

Para solucionar este inconveniente, es posible el uso de técnicas basadas en el concepto de modularidad que pueden reducir el rizado de corriente a la entrada, previamente presentadas en el apartado 2.2.2. Para poder implementar estas estrategias, el control central debe ser capaz de generar señales para

los 6 MOSFET desplazadas con el desfase necesario en cada caso (Fig. 3.35) y la frecuencia de conmutación necesaria para cada rama en función de la técnica seleccionada y la potencia demandada en cada instante. De esta manera, las corrientes por las bobinas serán similares, pero con un cierto desfase que permitirá que la suma de las mismas tenga un rizado considerablemente menor.

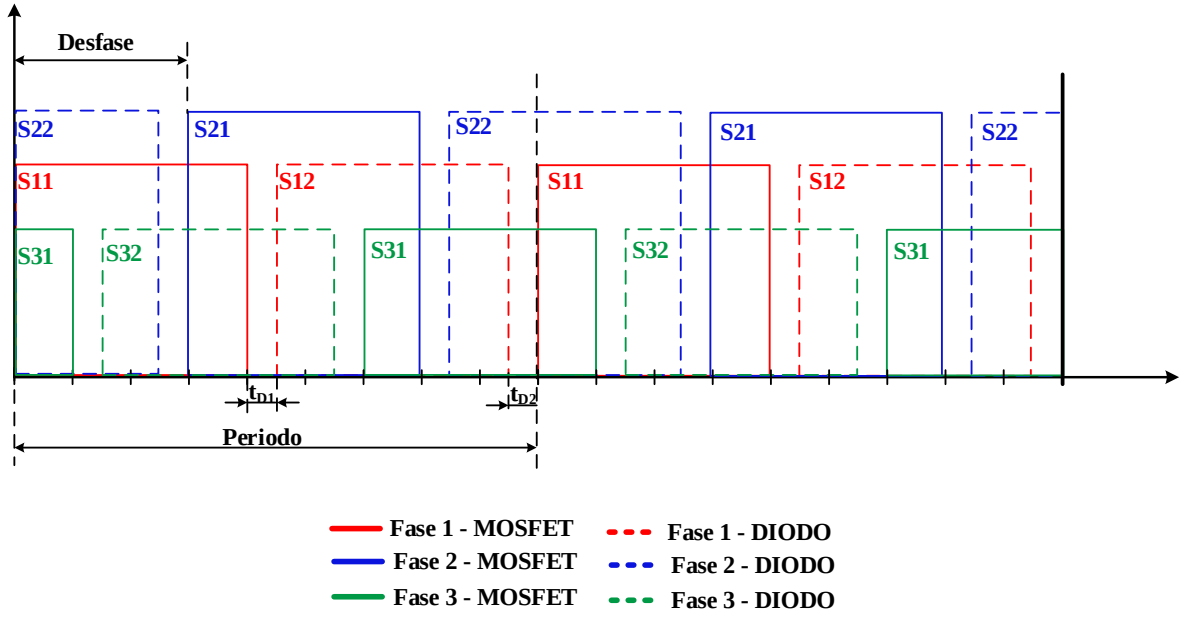


Fig. 3.35 Generación de señales V_{GS} para los MOSFET de las distintas fases del módulo de potencia. MOSFET principal (línea continua) y MOSFET secundario/MOSFET diodo (línea discontinua).

Para validar los estudios teóricos realizados, se realizan medidas de los rendimientos experimentales aplicando las dos estrategias modulares (vistas en el apartado 2.2.2) al modo de conducción QSW-ZVS (Fig. 3.36). En el caso de la técnica balanceada, donde cada uno de los módulos procesa la misma potencia (i.e. un tercio de la potencia total), como era de esperar, la curva de rendimiento es similar a la obtenida para un solo módulo, pero en este caso el máximo de la potencia será el triple del máximo de potencia de cada módulo (Fig. 3.34). Sin embargo, aunque no se obtienen ventajas en función del rendimiento, el uso de la técnica balanceada proporciona rizados considerablemente menores en comparación con el caso de un único módulo. Como ejemplo se puede observar que el rizado de la corriente de entrada mostrado en la Fig. 3.37 es de unos 5 A procesando una potencia de 5 kW, mientras que en la Fig. 3.32 el rizado usando un único módulo que procesa una potencia de 1 kW supera los 8 A.

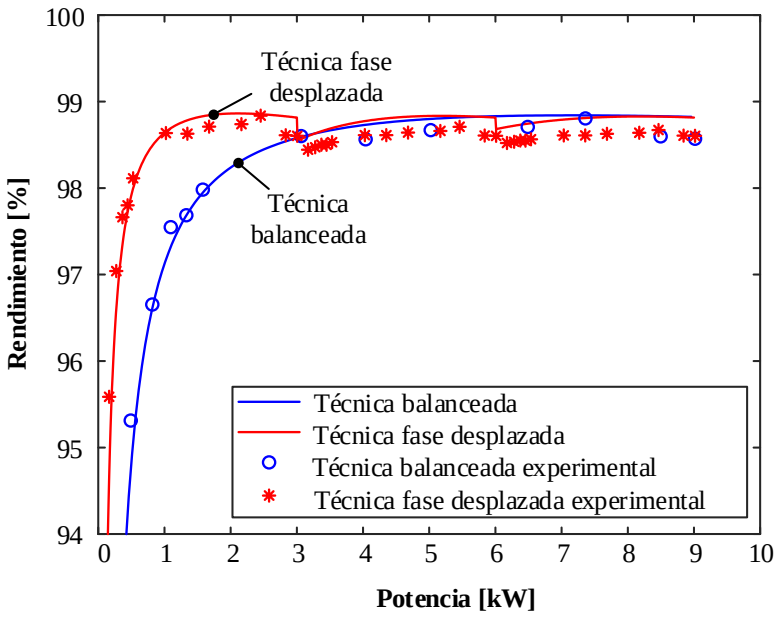


Fig. 3.36 Rendimientos obtenidos aplicando la técnica balanceada (azul) y la técnica de encendido secuencial (rojo) al modo QSW-ZVS.

El uso de la técnica de encendido secuencial no perite una reducción del rizado de manera tan considerable, ya que la potencia que maneja cada módulo será distinta (incluso con módulos que no procesan potencia) haciendo que el entrelazado de la corriente no siempre sea el ideal. Sin embargo, como se muestra en la Fig. 3.36, esta técnica permite obtener rendimientos más altos respecto a la técnica balanceada y, además, el rango de potencia para el que el rendimiento se mantiene casi constante va hasta el 5% de potencia máxima.

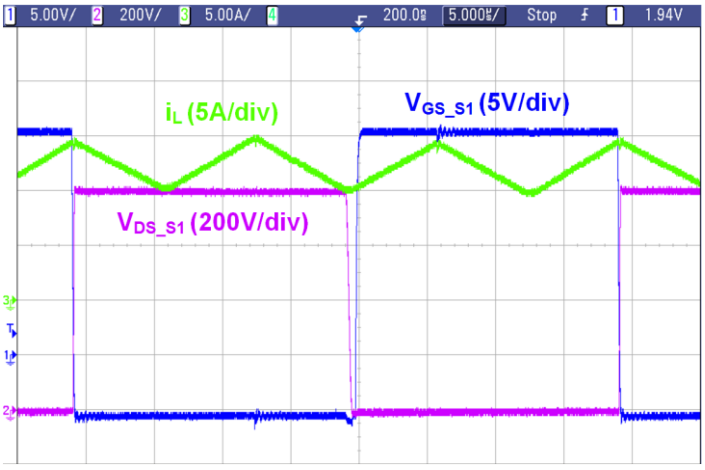


Fig. 3.37 Formas de onda experimentales I_L (verde), V_{GS1} (azul) y V_{DS} (rosa) con técnica balanceada y modo de de conducción QSW-ZVS para una potencia de 5 kW.

En resumen, si el rizado de corriente es un factor crítico en la aplicación puede optarse por aplicar la técnica balanceada al modo de conducción escogido. Sin embargo, si este factor no es demasiado importante, puede apostarse por mejorar aún más el rendimiento del convertidor valiéndose de técnicas como la del encendido secuencial.

3.4.3. Cambio de modo de conducción en función de la potencia

La siguiente estrategia de control propuesta, detallada en 2.1.3.3, tiene como objetivo mantener un alto rendimiento en un amplio rango de potencia, sobre todo en potencias medias y bajas. Esta estrategia se basa en el cambio entre modos en función de la potencia demandada en cada instante. Para conseguir este control en bucle cerrado es necesaria la implementación digital de los bloques "Modo de conducción" y "Selector de frecuencia" de la Fig. 3.31.

Al primero de ellos le llega la señal proveniente del sensor de corriente que utiliza para calcular la corriente media procesada por el convertidor. Para obtener esa corriente media, se lanzan dos conversiones del ADC en dos instantes del periodo de conmutación ellos cuales la corriente instantánea es igual a la corriente media. Estos instantes son t=dT/2 y t=dT+(1-d)T/2. Realizar las conversiones en los mencionados instantes es sencillo gracias a que el control digital es el que determina y, por tanto, conoce tanto T como d. Ya que los instantes de muestreo son conocidos, a priori, bastaría con la medida en un solo punto del periodo de conmutación, pero se opta por tomar dos medidas y usar el valor medio de ambas para disminuir cualquier variación que pueda introducir el ruido de conmutación.

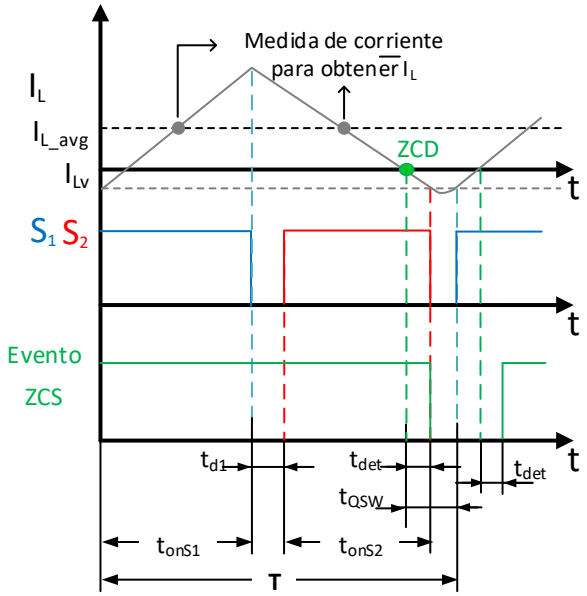


Fig. 3.38 Medida de I_L y detección de paso por cero (ZCD).

Si I_{L_avg} es menor que un cierto umbral (Fig. 2.13 y Fig. 2.14), el bloque "Modo de conducción" determina que el modo preferido es el QSW-ZVS y, en caso contrario, se opta por el CCM-HS (como se explica en el apartado 2.1.3.3).

Pero, además, si el modo elegido es el QSW-ZVS, es necesario determinar cuál es la frecuencia óptima de trabajo (en el caso del modo CCM-HS es siempre fija a 60 kHz y no es necesario realizar ningún tipo de cálculo). A tal fin se implementa el bloque "Selector de frecuencia". A éste le llega el evento ZCD (Fig. 3.38, Fig. 3.39 y Fig. 3.40) proveniente del comparador analógico de paso de la corriente por cero. Se opta por esta alternativa ya que es difícil encontrar dispositivos ADC suficientemente rápidos que indiquen con precisión el instante ZCD.

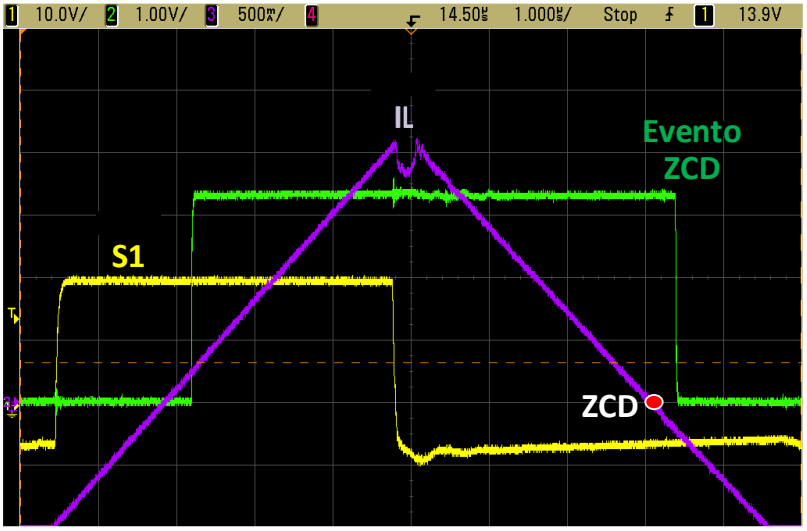


Fig. 3.39 Medida experimental de IL y detección de paso por cero (ZCD). V_{GS1} (amarillo), I_L (morado) y señal evento ZCD (verde).

El evento ZCD llega con un cierto retardo a la FPGA (t_{det} en la Fig. 3.38 y Fig. 3.40) que se ha comprobado de forma experimental que es siempre el mismo para todas las frecuencias de conmutación. El valor del siguiente periodo de conmutación dependerá de cuándo se haya detectado dicho evento en la FPGA. Después de la detección del evento ZCD se añade un cierto tiempo t_{QSW} durante el cual tiene lugar la resonancia. Este tiempo ha de ser suficiente para asegurar la descarga de la capacidad de salida del dispositivo de potencia. Es importante remarcar que ese retraso en el evento ZCD no compromete el funcionamiento del control ya que es siempre menor que el tiempo de resonancia necesario ($t_{det} < t_{QSW}$) y, por lo tanto, sólo es necesario tenerlo en cuenta a la hora de determinar T.

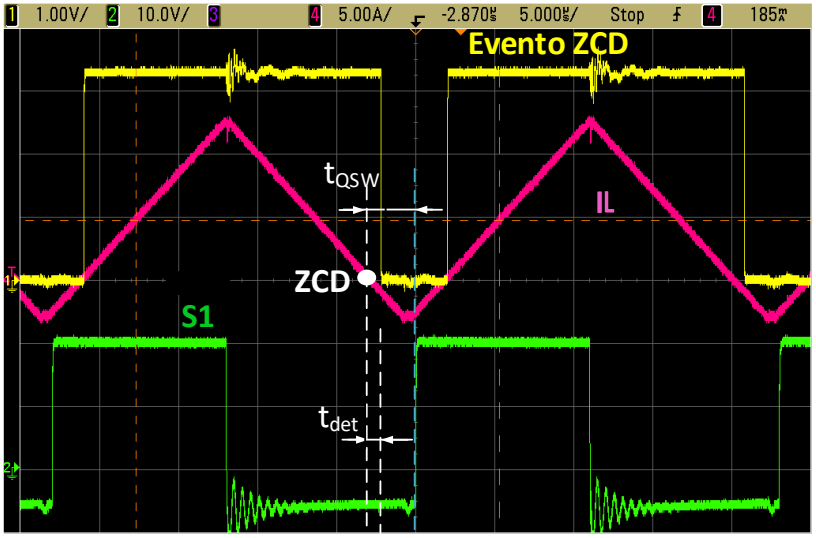


Fig. 3.40 Medida experimental de I_L y detección de paso por cero (ZCD) asegurando tiempo $t_{det} < t_{QSW}$. V_{GS1} (verde), I_L (rosa) y señal evento ZCD (amarilla).

En relación con el regulador de tensión para conseguir funcionamiento en bucle cerrado, cabe mencionar que se opta por el diseño de un regulador proporcional-integral lento, ya que el tipo de aplicaciones objetivo puede ser, por ejemplo, la carga y descarga de baterías y, por tanto, no se busca una respuesta dinámica rápida, sino una transición lenta y suave. En la Fig. 3.41 se muestra un ejemplo de un cambio en la tensión de entrada pasando de forma brusca de 400 V a 350 V, ante la que el regulador tarda 35 ms en restablecer la tensión de salida a 800 V ($t_{regulator}$).

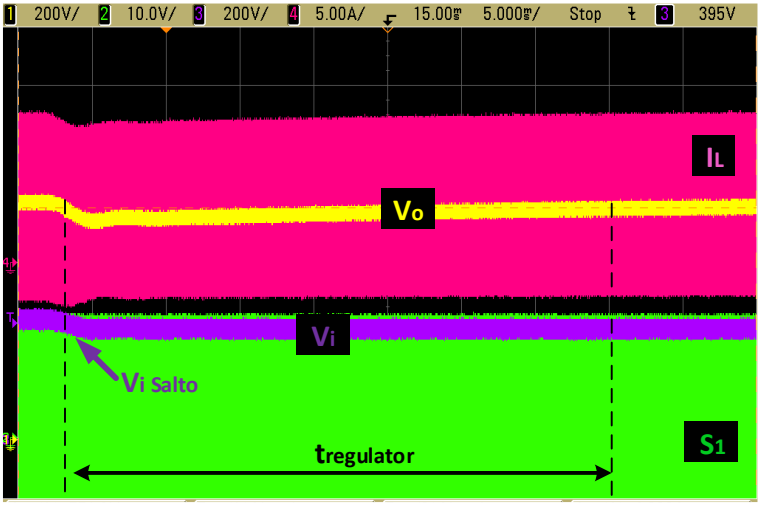


Fig. 3.41 Respuesta del regulador de tensión ante un cambio brusco en la tensión de entrada. I_L (rosa), V_o (amarilla), V_i (morada) y V_{GS1} (verde).

Si bien la dinámica del lazo de control es lenta, ante un salto de carga el sistema de control central es capaz de detectar los cambios en la corriente media demandada en un tiempo mucho menor. En la Fig. 3.34 se muestra el modo de conducción QSW-ZVS a 43 kHz que tras un salto de carga cambia a modo CCM-HS a frecuencia constante de 60 kHz. En este caso se parte de una cierta potencia de trabajo y, tras el salto de carga, al ser I_{L_avg} mayor que el umbral preestablecido, el bloque "Modo de conducción" opta por cambiar a modo CCM-HS. El tiempo desde el salto de carga hasta el instante de detección y cambio de modo de conducción es de algo más de 150 µs.

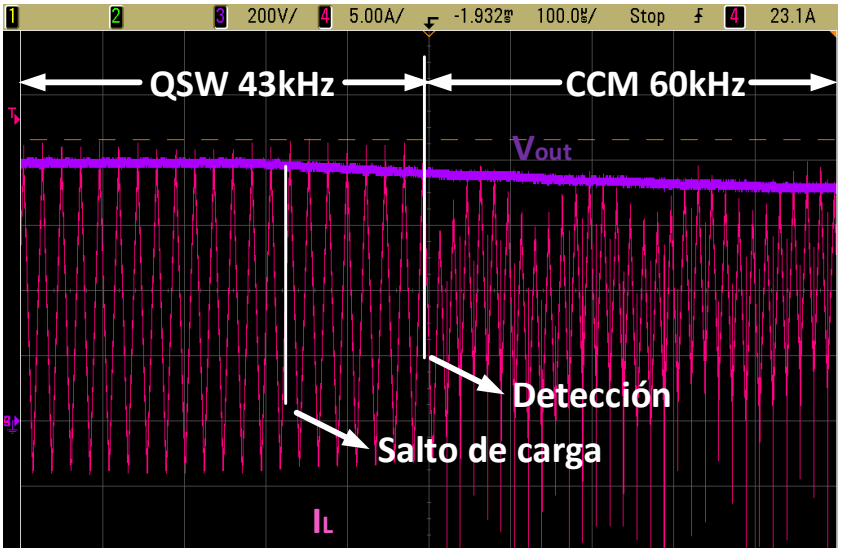
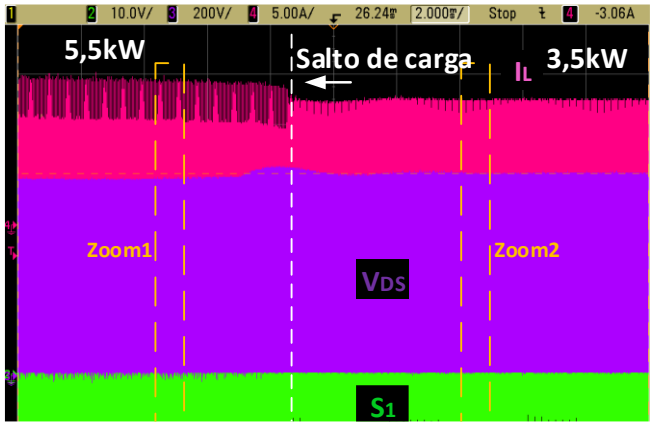
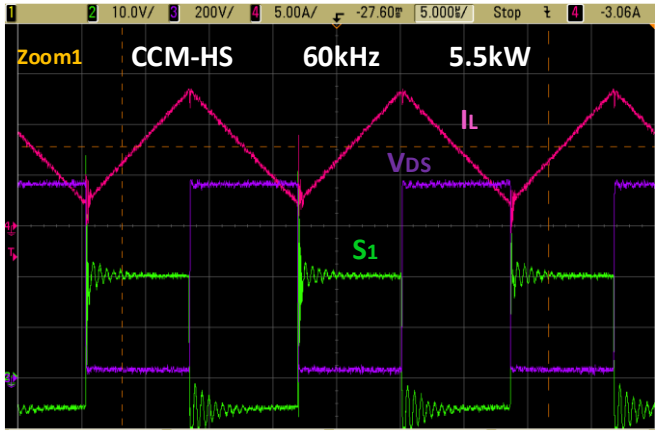


Fig. 3.42 Detalle de un salto de carga e instante de detección.

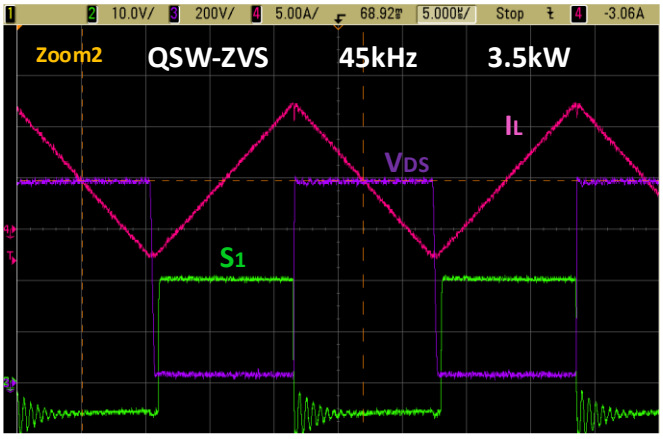
En el ejemplo de la Fig. 3.43, se muestra el paso de un instante inicial en modo estacionario CCM-HS a 5,5 kW a modo final QSW-ZVS a 3,5 kW tras el salto de carga. En este caso, primero el bloque encargado de seleccionar el modo de conducción analiza la bajada en la corriente media y cambia el modo a QSW-ZVS y, tras esto, el selector de frecuencia establece la nueva frecuencia de conmutación en 45 kHz.



(a)



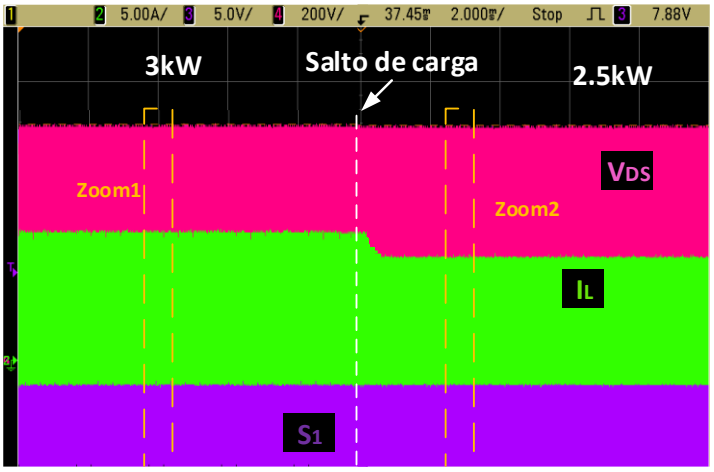
(b)



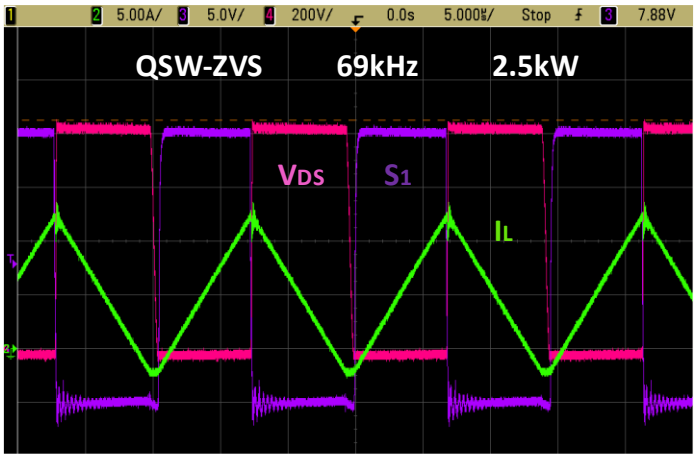
(c)

Fig. 3.43 Salto de carga de CCM-HS a QSW-ZVS. (a) Salto de carga, (b) Zoom de funcionamiento inicial en CCM-HS y (c) Zoom de funcionamiento final en QSW-ZVS. I_L (rosa), V_{DS} (morado) y V_{GS1} (verde).

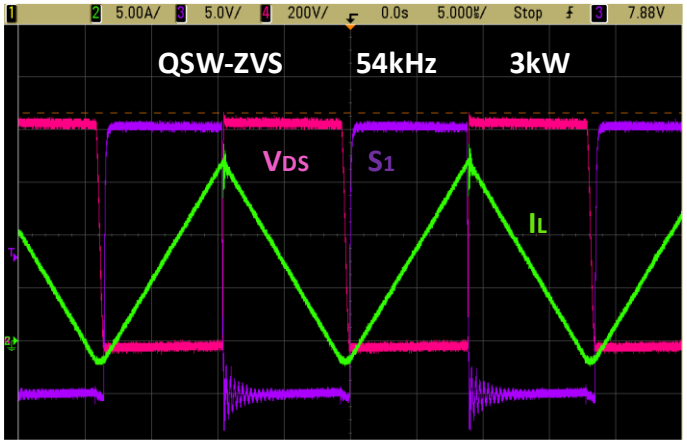
En otro ejemplo mostrado en la Fig. 3.44, se realiza un salto de carga que no implica cambio entre modos de conducción, es decir se pasa de modo QSW-ZVS a 69 kHz a modo QSW-ZVS a 54 kHz, con lo que el bloque selector de frecuencia debe reajustar tanto al inicio como tras el salto de carga la frecuencia de conmutación adecuada en cada caso.



(a)



(b)



(c)

Fig. 3.44 Salto de carga de QSW-ZVS a 69 kHz a QSW-ZVS a 54 kHz. (a) Salto de carga, (b) Zoom de funcionamiento inicial en QSW-ZVS y (c) Zoom de funcionamiento final en QSW-ZVS. I_L (rosa), V_{DS} (morado) y V_{GS1} (verde).

3.4.4. Análisis del valor de corriente negativa y de tiempo muerto operando en TCM-ZVS con relación de tensión distinta a V_2=2V_1

La última de las estrategias propuestas, detallada en el capítulo 2.3.1, está basada en el uso del modo de conducción TCM-ZVS cuando $V_2 \neq 2 \cdot V_1$, valiéndose de una correcta combinación del par de valores tiempo muerto y corriente de valle en la bobina (i_{LV} y t_D).

Como se menciona, dependiendo del punto de operación en lo que respecta al ratio de tensiones entrada/salida, existen distintas combinaciones de los valores i_{LV} y t_D que permiten un correcto funcionamiento ene TCM-ZVS. Estos valores, como se deduce en 2.3.1 de forma teórica, son independientes de la potencia demandada y sólo dependen del ratio de tensiones, la inductancia y la capacidad de los MOSFET.

Una vez diseñado el convertidor, el valor de inductancia y de la capacidad de los MOSFET es conocido, por lo tanto, para distintas relaciones de tensiones de entrada y salida habrá combinaciones de valores de i_{LV} y t_D que proporcionen mayores rendimientos. En la Tabla 3-16 se recogen los valores teóricos óptimos (i_{LV_OPT} y t_{D_OPT}) para una relación de ejemplo de 600 V de entrada y 800 V de salida. En la misma tabla, se especifican los valores que fueron necesarios de forma experimental

(i_{LV_pract} y t_{D_pract}) para lograr los resultados buscados (Fig. 3.46 en amarillo). Existe cierta desviación entre los valores óptimos teóricos y los que se necesitaron durante la experimentación, la cual se debe en parte a que la resolución del control digital llega es como máximo de 10 ns en el caso de t_D.

Tabla 3-16 Valores I_{LV} y t_D teóricos y experimentales para relación de tensiones 600V/800V.

Potencia (W)	**$i_{LV\ OPT}$ (A)**	**$t_{D\ OPT}$ (ns)**	**$i_{LV\ pract}$ (A)**	**$t_{D\ pract}$ (ns)**
500	-0,795	533	-0,8	520
1000	-0,795	533	-0,79	550
2000	-0,795	533	-0,8	530
3000	-0,795	533	-0,85	510
4000	-0,795	533	-0,9	510

Por otro lado, en la Fig. 3.45 se muestran las formas de onda más representativas cuando el ratio de tensiones es de 500/800 V, señalando cuál es el par de valores t_D e i_{LV} que se ha necesitado en ese caso (siendo los valores teóricos i_{LV_OPT}=-0.525A y t_{D_OPT}=500ns). Además, se ha superpuesto a la imagen, los resultados de simulación (líneas a trazos) obtenidos para las mismas condiciones de trabajo, obteniendo buena concordancia entre ellas.

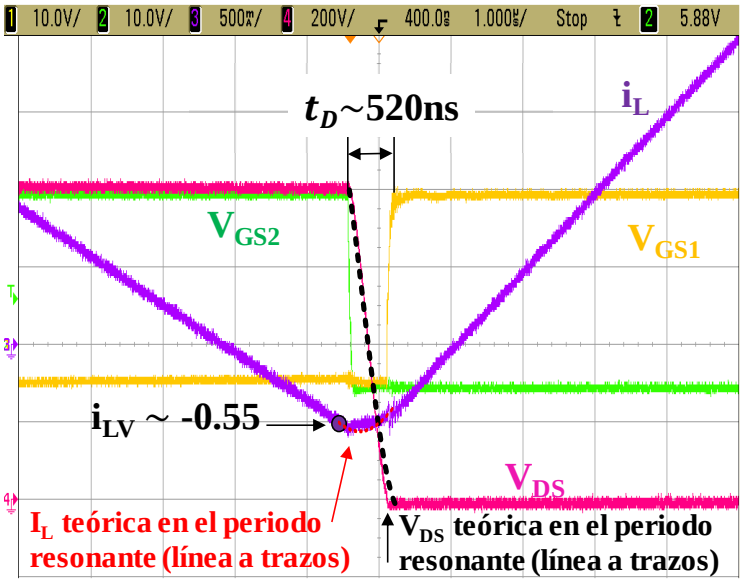


Fig. 3.45 Formas de onda experimentales aplicando los valores óptimos t_D e i_{LV} calculados para un ratio de tensiones 500/800 V. I_L (morado), V_{DS} (rosa), V_{GS1} (amarillo) y V_{GS2} (verde).

En último lugar, en la Fig. 3.46, se han recogido los rendimientos obtenidos para distintas potencias y distintos ratios de tensión. Además, en la comparativa se han tenido en cuenta tanto medidas usando los pares de valores i_{LV_OPT} y t_{D_OPT}, que aseguran los rendimientos más altos, como pares de valores donde no es el valor óptimo calculado, $i_{LV_No_OPT}$.

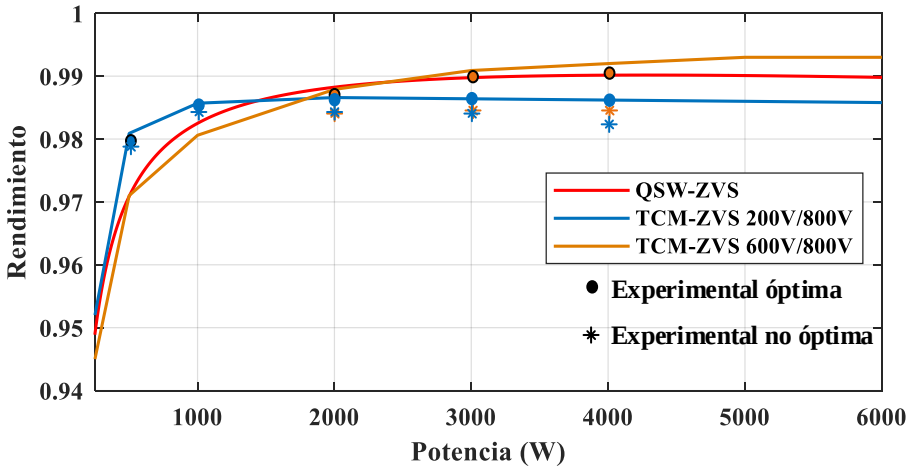


Fig. 3.46 Rendimientos obtenidos para distintos ratios de tensión: 400/800 V (en rojo), 200/800 V (en azul) y 600/800 V (en amarillo), usando tanto $i_{Lv_ópt}$ (punto) como $i_{Lv_No_opt}$ (asterisco).

En el caso de las medidas a las que se le ha aplicado i_{LV_OPT}, los rendimientos teóricos y experimentales son muy aproximados, mientras que en los casos con $i_{LV_No_OPT}$ si bien las diferencias no son muy grandes, el rendimiento se ve disminuido.

Además, cabe mencionar que independientemente del ratio de tensiones, los rendimientos son muy parecidos a los obtenidos para el caso de QSW-ZVS.

Referencias

[3.1] https://www.cree.com/news-media/news/article/cree-launches-industry-s-first-commercial-silicon-carbide-power-mosfet-destined-to-replace-silicon-devices-in-high-voltage-1200-v-power-electronics. Último acceso: septiembre de 2019.

[3.2] https://www.wolfspeed.com/power/products/sic-mosfets Último acceso: septiembre de 2019.

[3.3] https://www.st.com/en/sic-devices/sic-mosfets.html Último acceso: septiembre de 2019.

[3.4] https://www.rohm.com/products/sic-power-devices Último acceso: septiembre de 2019.

[3.5] https://www.microsemi.com/product-directory/discretes/3613-silicon-carbide-sic Último acceso: septiembre de 2019.

[3.6] https://www.infineon.com/cms/en/product/power/mosfet/silicon-carbide/ Último acceso: septiembre de 2019.

[3.7] Nils Soltan, Eckhard Thal and Toru Matsuoka, "The Next Generation of SiC Power Modules," September 2019 Bodo's Power Systems (Electronics in Motion and Conversion), ISSN 1863-5598.

[3.8] J. Jordán, V. Esteve, E. Sanchis-Kilders et al., "A Comparative Performance Study of a 1200 V Si and SiC MOSFET Intrinsic Diode on an Induction Heating Inverter", IEEE Transactions on Power Electronics, vol. 29, no. 5, pp. 2550-2562, 2014

[3.9] K. Peng, S. Eskandari, E. Santi, "Characterization and modeling of SiC MOSFET body diode", Proc. IEEE Applied Power Elec. Conf. and Expo. (APEC), pp. 2127-2135

[3.10] M. R. Ahmed, R. Todd and A. J. Forsyth, "Switching performance of a SiC MOSFET body diode and SiC schottky diodes at different temperatures," 2017 IEEE Energy Conversion Congress and Exposition (ECCE), Cincinnati, OH, 2017, pp. 5487-5494. doi: 10.1109/ECCE.2017.8096916

[3.11] https://www.wolfspeed.com/media/downloads/189/CCS050M12CM2.pdf

[3.12] "Skyworks optocouplers vs. Pulse transformers", June 2017. Skyworks Application Note.

[3.13] Williams, Jake, "Study of Current Optocoupler Techniques and Applications for Isolation of Sensing and Control Signals in DC-DC Converters" (2012). Theses and Dissertations. 648.

[3.14] https://www.wolfspeed.com/cgd15fb45p1 Último acceso: septiembre de 2019.

[3.15] https://www.wolfspeed.com/cgd15hb62p1 Último acceso: septiembre de 2019.

[3.16] https://www.mouser.com/ds/2/90/t62scmd12-838538.pdf Último acceso: septiembre de 2019.

[3.17] https://www.wolfspeed.com/crd-001 Último acceso: septiembre de 2019.

[3.18] https://www.st.com/content/ccc/resource/technical/document/user_manual/90/b2/92/1b/9e/88/48/c5/DM00147514.pdf/files/DM00147514.pdf/jcr:content/translations/en.DM00147514.pdf Último acceso: septiembre de 2019.

[3.19] https://www.mouser.es/datasheet/2/169/GA15IDDJT22-FR4-437474.pdf Último acceso: septiembre de 2019.

[3.20] https://www.mouser.es/datasheet/2/169/GA03IDDJT30-FR4-437461.pdf Último acceso: septiembre de 2019.

[3.21] http://www.ti.com/lit/ds/symlink/iso5852s.pdf Último acceso: septiembre de 2019.

[3.22] https://www.rohm.com/datasheet/BM6101FV-C/bm6101fv-c-e Último acceso: septiembre de 2019.

[3.23] https://www.nacsemi.com/products/agileswitch/sicmosfetdrivers/ Último acceso: septiembre de 2019.

[3.24] https://www.ferroxcube.com/upload/media/product/file/MDS/3f3.pdf Último acceso: septiembre de 2019.

[3.25] https://www.tme.eu/Document/8fe5f962c1f0b56b89db8f7563563173/etd59.pdf Último acceso: septiembre de 2019.

[3.26] H. A. Wheeler, "Formulas for the Skin Effect," in Proceedings of the IRE, vol. 30, no. 9, pp. 412-424, Sept. 1942. doi: 10.1109/JRPROC.1942.232015

[3.27] https://www.dupont.com/content/dam/dupont/products-and-services/membranes-and-films/polyimde-films/documents/DEC-Kapton-summary-of-properties.pdf Último acceso: septiembre de 2019.

[3.28] http://www.litzwire.com/nepdfs/Round_Litz_Catalog.pdf Último acceso: septiembre de 2019.

[3.29] https://www.lem.com/sites/default/files/products_datasheets/lv_25-p.pdf Último acceso: septiembre de 2019.

[3.30] A. Nomura, S. Toya, H. Masuda, "Choosing the right current sensor to observe the current waveform of switching devices", in September 2019 Bodo's Power Systems (Electronics in Motion and Conversion), ISSN 1863-5598.

[3.31] https://www.akm.com/content/dam/documents/products/current-sensor/cq3200/cq3200-en-datasheet.pdf Último acceso: septiembre de 2019.

[3.32] http://www.farnell.com/datasheets/17634.pdf?_ga=2.197797994.43490190.1571142626-854509791.1571051337 Último acceso: septiembre de 2019.

[3.33] http://www.farnell.com/datasheets/2642225.pdf?_ga=2.257633742.43490190.1571142626-854509791.1571051337 Último acceso: septiembre de 2019.

[3.34] J.W. Kolar, U. Drofenik, J. Biela, M.L. Heldwein, H. Ertl, T. Friedli, S.D. Round, "PWM Converter Power Density Barriers" Proceedings of Power Conversion Conference, PCC 2007, pp. 9-29, 2-5 April 2007

4. Conclusiones

Se resumen en este capítulo las conclusiones extraídas de este trabajo de tesis, así como las principales contribuciones que se aportan durante el desarrollo de este. Asimismo, se enumeran las publicaciones conseguidas y una propuesta de posibles líneas de trabajo futuro.

4.1. Conclusiones generales y contribuciones principales

Funcionamiento de un convertidor elevador basado en SiC trabajando en distintos modos de conducción. Se ha diseñado un prototipo de convertidor de alta tensión y alta frecuencia de conmutación para probar su funcionamiento bajo distintos modos de conducción y en un rango amplio de carga. El Modo de Conducción Continuo (CCM) resulta el modo más ventajoso para funcionamiento a alta potencia o si el EMI es un parámetro restrictivo de diseño, mientras que el modo de frecuencia variable Cuasi-Resonante (QSW) consigue conmutaciones a tensión cero (ZVS) y mantener el rendimiento alto (más del 98%) para baja carga. El modelo de pérdidas desarrollado predice con precisión cualquier situación de trabajo y se corresponde estrechamente con los resultados obtenidos experimentalmente. Además, se desarrolla un análisis profundo de las pérdidas de conmutación, diferenciando pérdidas de encendido y apagado para todos los interruptores y en todas las transiciones.

Véanse las publicaciones relacionadas [4.2], [4.6], [4.7] y [4.8].

Técnicas modulares aplicadas a un convertidor elevador síncrono con MOSFET de SiC para obtener alto rendimiento a baja carga y bajo rizado. Se prueba la aplicación de varias estrategias susceptibles de ser aplicadas en una configuración IPOP basada en convertidores elevadores de SiC tanto con el objetivo de alcanzar rendimientos más altos (de hasta 99% a baja carga), aplicando la técnica de encendido secuencial, o con el objetivo de obtener bajo rizado de corriente por la bobina, aplicando técnicas maestro-esclavo, si esto fuera requisito de la aplicación.

Véanse las publicaciones relacionadas [4.1], [4.3] y [4.9].

Estrategia de control basada en eventos para un convertidor elevador síncrono basado en SiC trabajando con distintos modos de conducción. Se propone y desarrolla una estrategia basada en control digita que permite el cambio entre modos de conducción dependiendo de los requisitos de la aplicación. Además, el control digital propuesto permite calcular la frecuencia de conmutación óptima para el modo QSW basado en el nivel de la forma de onda de corriente por la bobina y el tiempo muerto necesario durante el periodo resonante para conseguir ZVS.

Véase la publicación relacionada [4.5].

Mejora del rendimiento de un convertidor elevador síncrono basado en SiC con frecuencia de conmutación variable y distintos ratios de tensión entrada/salida. Se propone una nueva estrategia de control para el caso de ratio de tensiones variable para mantener un alto rendimiento en todo el rango de potencia, haciendo especial énfasis en el intervalo resonante. Se sugiere el cálculo apropiado de las variables corriente de valle y tiempo muerto basado en el estudio analítico de dicho periodo resonante. Se demuestra que valores distintos a los calculados analíticamente como óptimos, afectan al rendimiento general del convertidor. Además, se obtiene buena concordancia entre las formas de onda teóricas y las experimentales.

Véanse las publicaciones relacionadas [4.1] y [4.4].

Otras contribuciones:

Análisis de dispositivos de SiC de 1200 V. Se lleva a cabo un estudio de los distintos dispositivos discretos y en formato módulo ofertados por diferentes fabricantes reconocidos. Se llevan a cabo pruebas experimentales de los mismos en un convertidor elevador y se comparan sus rendimientos bajo distintas condiciones de trabajo.

Comportamiento de los circuitos de control de puerta bajo condiciones térmicas exigentes. Se presenta un estudio de los principales componentes de un circuito de control de puerta y se analizan sus placas de circuito impreso (PCB) y sus hojas de características. Después, se exponen los componentes de dichos circuitos de puerta a altas temperaturas localizadas y altas temperatura ambiente hasta que su funcionamiento se ve comprometido y dejan de funcionar, haciendo posible la detección de los componentes más limitantes de la PCB.

4.1.1. Publicaciones en revista internacional

[4.1] M. R. Rogina, A. Rodriguez, A. Vazquez and D. G. Lamar, "Improving the Efficiency of SiC-Based Synchronous Boost Converter Under Variable Switching Frequency TCM and Different Input/Output Voltage Ratios," in IEEE Transactions on Industry Applications, vol. 55, no. 6, pp. 7757-7764, Nov.-Dec. 2019. doi: 10.1109/TIA.2019.2939737

[4.2] A. Rodríguez, A. Vázquez, M. R. Rogina, F. Briz., "Synchronous Boost Converter with High Efficiency at Light Load using QSW-ZVS and SiC MOSFETs", IEEE Transaction on Industrial Electronics, vol. 65, pp. 386-393 (Jan. 2018).

[4.3] A. Vázquez, A. Rodríguez, M. R. Rogina, D. G. Lamar, "Different modular techniques applied in a synchronous boost converter with SiC MOSFETs to obtain high efficiency at light load and low current ripple", IEEE Transaction on Industrial Electronics, vol. 64, pp. 8373-8382 (Oct. 2017).

4.1.2. Publicaciones en congreso internacional

[4.4] Maria R. Rogina, Alberto Rodriguez, Aitor Vazquez, Manuel Arias, Diego G. Lamar, "Efficiency Evaluation of a SiC-Based Bidirectional Boost Converter Using TCM-ZVS with Different Voltage Conversion Ratio", IEEE Applied Power Electronics Conference and Exposition (APEC 2020), New Orleans, LA, USA, pp. No se ha presentado aún.

[4.5] Maria R. Rogina, Alberto Rodriguez, Aitor Vazquez, Diego G. Lamar and Marta M. Hernando, "Event-focused control strategy for a SiC-based synchronous boost converter working at different conduction modes", IEEE 19th Workshop on Control and Modeling for Power Electronics (COMPEL 2018), Padova, Italy.

[4.6] Maria R. Rogina, A. Rodríguez, A. Vázquez, D. González-Lamar y M. M. Hernando, "Modelling the performance of a SiC-based synchronous boost converter using different conduction modes", IEEE Applied Power Electronics Conference and Exposition (APEC 2018), San Antonio, TX, USA, pp. 2242-2248.

4.1.3. Publicaciones en congreso nacional

[4.7] Maria R. Rogina, Alberto Rodriguez, Aitor Vazquez, Diego G. Lamar, Marta M. Hernando, “Modelado del rendimiento de un convertidor elevador síncrono basado en SiC para distintos modos de conducción", SAAEI, Barcelona, Spain, July 2018.

[4.8] Alberto Rodríguez, Aitor Vázquez, María R. Rogina y Diego G. Lamar, “Convertidor elevador síncrono con alto rendimiento a baja carga gracias al uso de QSW-ZVS y MOSFET de SiC", SAAEI, Valencia, Spain, July 2017.

[4.9] Aitor Vazquez, Alberto Rodriguez, Maria R. Rogina, Diego G. Lamar, “Evaluación de técnicas de control modulares en un convertidor elevador síncrono con rendimiento elevado a baja carga con el uso de MOSFET de SiC", SAAEI, Valencia, Spain, July 2017.

4.2. Sugerencias de trabajo futuro

Si bien el convertidor elevador síncrono basado en SiC desarrollado cumple las funciones de diseño impuestas, basándose en el estudio desarrollado a lo largo de este trabajo de tesis, existen varios aspectos que pueden considerarse como relevantes y que merece la pena continuar explorando.

Una de las líneas de trabajo más inmediatas podría ser la puesta en práctica de varias de las estrategias de control propuestas simultáneamente, es decir, la aplicación de, por ejemplo, el modo de conducción QSW para conseguir conmutaciones suaves, a la vez que la técnica maestro esclavo para reducir el rizado de corriente a media-alta carga asumiendo un ratio de tensiones variable. De esta manera puede extenderse el rango de operación sin conmutaciones duras para cualquier condición de funcionamiento.

Otra posible línea de investigación tiene que ver con la búsqueda de versiones más recientes y mejoradas tanto del módulo de potencia como del circuito de puerta empleado para controlarlo. Una de las limitaciones encontradas durante el desarrollo de este trabajo ha sido la máxima frecuencia de conmutación que podía conseguirse con los circuitos de puerta comerciales existentes. Por un lado, podría analizarse cómo influye la reducción de la resistencia de puerta del circuito de control en el funcionamiento de este en lo referente a la frecuencia de conmutación. Por otro lado, podrían buscarse

drivers de corriente para la etapa final del circuito de puerta capaces de aportar más potencia en la puerta del interruptor y, con ello, aumentar la máxima frecuencia de conmutación alcanzable. Asumiendo esa mejora en el rango de frecuencias de conmutación, sería factible extender también el rango de potencia capaz de ser gestionado con las técnicas y estrategias propuestas en este trabajo de tesis.

Siguiendo esta línea de investigación y valiéndose de los nuevos módulos de potencia basados en MOSFET de SiC que comienzan a ser comerciales en el rango de 3300 V, podría optarse por aumentar la tensión de celda del PET, pasando de los 800-1000 V actuales a valores más próximos a los 2000-2500 V de tensión de celda. Para estos nuevos valores habría que estudiar la validez e idoneidad de las técnicas y estrategias propuestas, ya que el ratio de tensiones entrada/salida cambia considerablemente. En este caso vuelve a ser necesario el estudio de la posible inclusión de una etapa intermedia entre las baterías y el convertidor elevador propuesto y, en su caso, un análisis de cómo es la interacción entre los distintos convertidores.

Por último, puede ser de interés el diseño de una fuente de alimentación con entrada a alta tensión (tensión de celda), baja potencia y salida de baja tensión para alimentar toda la circuitería auxiliar necesaria para el funcionamiento de la celda y de los convertidores adyacentes (como es el caso del convertidor elevador síncrono propuesto). También es necesario en ese caso la implementación de todo tipo de protecciones, como puede ser la de sobrecorriente, el arranque lento, etc.

4.3. Financiación

Esta Tesis ha sido principalmente financiada por el Gobierno de España, Ministerio de Ciencia, Educación y Universidades, a través de la beca predoctoral FPI BES-2014-070785 y del proyecto MINECO13-DPI2013-47176-C2-2-R, así como a través del proyecto MINECO-17-DPI2016-75760-R. El resto de la financiación ha sido aportada por el Gobierno de España a través del proyecto MINECO-15-DPI2014-56358-JIN y por el Gobierno de Asturias a través del proyecto FC-15-GRUPIN14-143, el proyecto FC-GRUPIN-IDI/2018/000179, el proyecto SV-PA-17-RIS3-4 y los fondos FEDER.

5. Conclusions

This chapter summarizes the main conclusions and contributions provided within this PhD Thesis. Likewise, the publications directly related obtained are enumerated and new future research lines are proposed.

5.1. General conclusions and main contributions

Performance of SiC-based boost converter under different conductions modes. A high voltage and high switching frequency prototype is designed for working under different conduction modes for a wide power range. Continuous Conduction Mode (CCM) results the most advantageous mode for high power or if EMI is a design restriction, whereas variable frequency Quasi-Square Waveform mode (QSW) achieves Zero Voltage Switching (ZVS) and keeps efficiency high (over 98%) for lower loads. The developed power loss model predicts accurately any working condition and it has a good match with the experimental results. Besides, deep analysis of the switching losses is performed, differentiating turn-on and turn-off losses for all the switches in all the transitions.

See references [5.2], [5.6], [5.7] and [5.8].

Modular techniques applied in a synchronous boost converter with SiC MOSFETs to obtain high efficiency at light load and low current ripple. It is proven that different strategies may be applied to the IPOP configuration of a SiC-based boost converter either to reach higher efficiencies (up to 99% at low load), by applying phase-shedding techniques, or to obtain low current ripple, by applying master-slave techniques if it is a constrict of the application.

See references [5.1], [5.3] and [5.9].

Event-focused control strategy for a SiC-based synchronous boost converter working at different conduction modes. A digital control strategy is proposed and developed, and it allows to change among conduction modes based on the requirements of the application. Besides, it is able to

calculate the proper switching frequency for QSW based on the level of existent current waveform through the inductor and the resonant time needed to achieve ZVS.

See reference [5.5].

Improving the efficiency of SiC-Based synchronous boost converter under variable switching frequency and different input/output voltage ratios. A new strategy is proposed for the case of a variable voltage ratio to maintain high efficiency over all the power range, making special emphasis in the resonant interval. A proper calculation of the variable's valley current and dead-time is suggested based on analytical study. It is demonstrated that values different from the optimal affect the overall efficiency of the converter. Besides, a good match between theoretical and experimental waveforms and efficiencies is obtained.

See reference [5.1] and [5.4].

Other contributions:

Analysis of 1200 V SiC devices. Bench-marking of discrete devices and module devices is done. Experimental tests in a boost converter are carried out to compare their performance under different conditions.

Behaviour of gate drivers under demanding thermal conditions. A study of the main components of a gate driver is presented by analysing their PCBs and datasheets. After that, gate drivers components are exposed to high localized temperature and high ambient temperature till they stop working, making possible the detection of the most limiting components.

5.1.1. Publications in International Journals

[5.1] M. R. Rogina, A. Rodriguez, A. Vazquez and D. G. Lamar, "Improving the Efficiency of SiC-Based Synchronous Boost Converter Under Variable Switching Frequency TCM and Different Input/Output Voltage Ratios," in IEEE Transactions on Industry Applications, vol. 55, no. 6, pp. 7757-7764, Nov.-Dec. 2019. doi: 10.1109/TIA.2019.2939737

[5.2] A. Rodríguez, A. Vázquez, M. R. Rogina, F. Briz., “Synchronous Boost Converter with High Efficiency at Light Load using QSW-ZVS and SiC MOSFETs", IEEE Transaction on Industrial Electronics, vol. 65, pp. 386-393 (Jan. 2018).

[5.3] A. Vázquez, A. Rodríguez, M. R. Rogina, D. G. Lamar, “Different modular techniques applied in a synchronous boost converter with SiC MOSFETs to obtain high efficiency at light load and low current ripple", IEEE Transaction on Industrial Electronics,vol. 64, pp. 8373-8382 (Oct. 2017).

5.1.2. Publications in International Conferences

[5.4] Maria R. Rogina, Alberto Rodriguez, Aitor Vazquez, Manuel Arias, Diego G. Lamar, “Efficiency Evaluation of a SiC-Based Bidirectional Boost Converter Using TCM-ZVS with Different Voltage Conversion Ratio", IEEE Applied Power Electronics Conference and Exposition (APEC 2020), New Orleans, LA, USA, pp. Not presented yet.

[5.5] Maria R. Rogina, Alberto Rodriguez, Aitor Vazquez, Diego G. Lamar and Marta M. Hernando, “Event-focused control strategy for a SiC-based synchronous boost converter working at different conduction modes", IEEE 19th Workshop on Control and Modeling for Power Electronics (COMPEL 2018), Padova, Italy.

[5.6] Maria R. Rogina, A. Rodríguez, A. Vázquez, D. González-Lamar y M. M. Hernando, “Modelling the performance of a SiC-based synchronous boost converter using different conduction modes", IEEE Applied Power Electronics Conference and Exposition (APEC 2018), San Antonio, TX, USA, pp. 2242-2248.

5.1.3. Publications in National Conferences

[5.7] Maria R. Rogina, Alberto Rodriguez, Aitor Vazquez, Diego G. Lamar, Marta M. Hernando, “Modelado del rendimiento de un convertidor elevador síncrono basado en SiC para distintos modos de conducción", SAAEI, Barcelona, Spain, July 2018.

[5.8] Alberto Rodríguez, Aitor Vázquez, María R. Rogina y Diego G. Lamar, “Convertidor elevador síncrono con alto rendimiento a baja carga gracias al uso de QSW-ZVS y MOSFET de SiC", SAAEI, Valencia, Spain, July 2017.

[5.9] Aitor Vazquez, Alberto Rodriguez, Maria R. Rogina, Diego G. Lamar, “Evaluación de técnicas de control modulares en un convertidor elevador síncrono con rendimiento elevado a baja carga con el uso de MOSFET de SiC", SAAEI, Valencia, Spain, July 2017.

5.2. Possible future work

Even if the SiC-based synchronous boost converter developed accomplishes with the design conditions imposed, based on the work developed during this PhD Thesis, there are several subjects of matter that might be considered as relevant and worthy to be further studied.

One of the most immediate research lines could be the put in practice of some of the strategies of control proposed simultaneously, that is to say, the implementation of, for example, QSW conduction mode to achieve soft-switching, as well as the master-slave technique to reduce current ripple through the inductor at medium-high load for a variable voltage ratio. This way, the range of operation without hard-switching may be extended for any working condition.

Another possible research line has to do with the search of more recent and better versions of the power module used, just as the driver needed to control it. One of the limitations found during the development of this work has been the maximum switching frequency attainable by the commercial circuit drivers existent. On one side, how the reduction of the gate resistor has influence on the switching frequency of the gate driver could be analysed. On the other side, better current drivers (for the last stage of the gate circuit driver) capable to provide more power to the gate terminal of the semiconductor, increasing the maximum attainable switching frequency could be looked up. Assuming this improvement in the switching frequency rango, it would be feasible to extend the power working rango, yet utilising the techniques and strategies proposed within this PhD Thesis work.

Following this research line and taking advantage of the new commercial power modules based on SiC-MOFETs with blocking voltages up to 3300 V, the maximum cell voltage of a PET might be increased, going from actual 800-1000V to values closer to 2000-2500V of cell voltage. For

these new voltages the study of the suitability of the techniques and strategies proposed would be needed, since the voltage ratio varies to a great extent. In this case, the study of the inclusion of an intermediate stage between batteries and the synchronous boost converter is required, as it is the analysis of the interaction among the converters.

Finally, the design of a power supply converter with high voltage input (cell voltage), low power and low voltage to supply all the auxiliary circuitry may be of interest to make profit of the voltage links available within the topology. It would be necessary the implementation of all kind of protections, too, such as, over-current protection or slow-start-up protection.

5.3. Funding

This Thesis has been mainly supported by the Gobierno de España, Ministerio de Ciencia, Educación y Universidades, through the pre-doctoral grant FPI BES-2014-070785 and the project MINECO13-DPI2013-47176-C2-2-R and the project MINECO-17-DPI2016-75760-R. The rest of the support has been granted in by the Gobierno de España through the project MINECO-15-DPI2014-56358-JIN and by the Gobierno de Asturias through the project FC-15-GRUPIN14-143, the project FC-GRUPIN-IDI/2018/000179, the project SV-PA-17-RIS3-4 and FEDER funds.

Anexo A. Pérdidas de conmutación para los distintos modos de conducción

Se justifican en este anexo los valores (0 ó 1) que puede tomar el parámetro k_i empleado para el cálculo de las pérdidas de conmutación en función del modo de conducción bajo estudio.

En el caso del modo CCM-HS, Fig. A.1-a donde $i_L(t)$ es siempre positiva, se distinguen cuatro posibles estados, diferenciados por el encendido de S_1 (k_1), apagado de S_1 (k_2), encendido de S_2 (k_3) y apagado de S_2 (k_4).

Después del encendido de S_1, Fig. A.1-b, la corriente por la bobina crece y pasa en su totalidad por el transistor S_1. En el instante en que se produce el apagado de S_1, existe convivencia de tensión y corriente en éste y por tanto las pérdidas de apagado de S_1 han de tenerse en cuenta en el modelo de pérdidas (k_2=1). En un primer momento la corriente almacenada en la bobina carga el condensador parásito de S_1 mientras que descarga el condensador parásito de S_2, haciendo aumentar V_{DS1} y disminuir V_{DS2}, Fig. A.1(c). Como el tiempo entre k_2 y k_3 es mayor que el tiempo necesario para la carga y descarga de S_1 y S_2 respectivamente, la corriente almacenada en la bobina comienza a pasar por el diodo de S_2 (en morado en Fig. A.1-c). Cuando se produce el encendido de S_2, la tensión que soporta este transistor es ya de 0 V, razón por la cual las pérdidas de encendido se consideran nulas y k_3 es cero. Entre los eventos k_3 y k_4 (Fig. A.1-d) toda la corriente pasa por el transistor S_2.

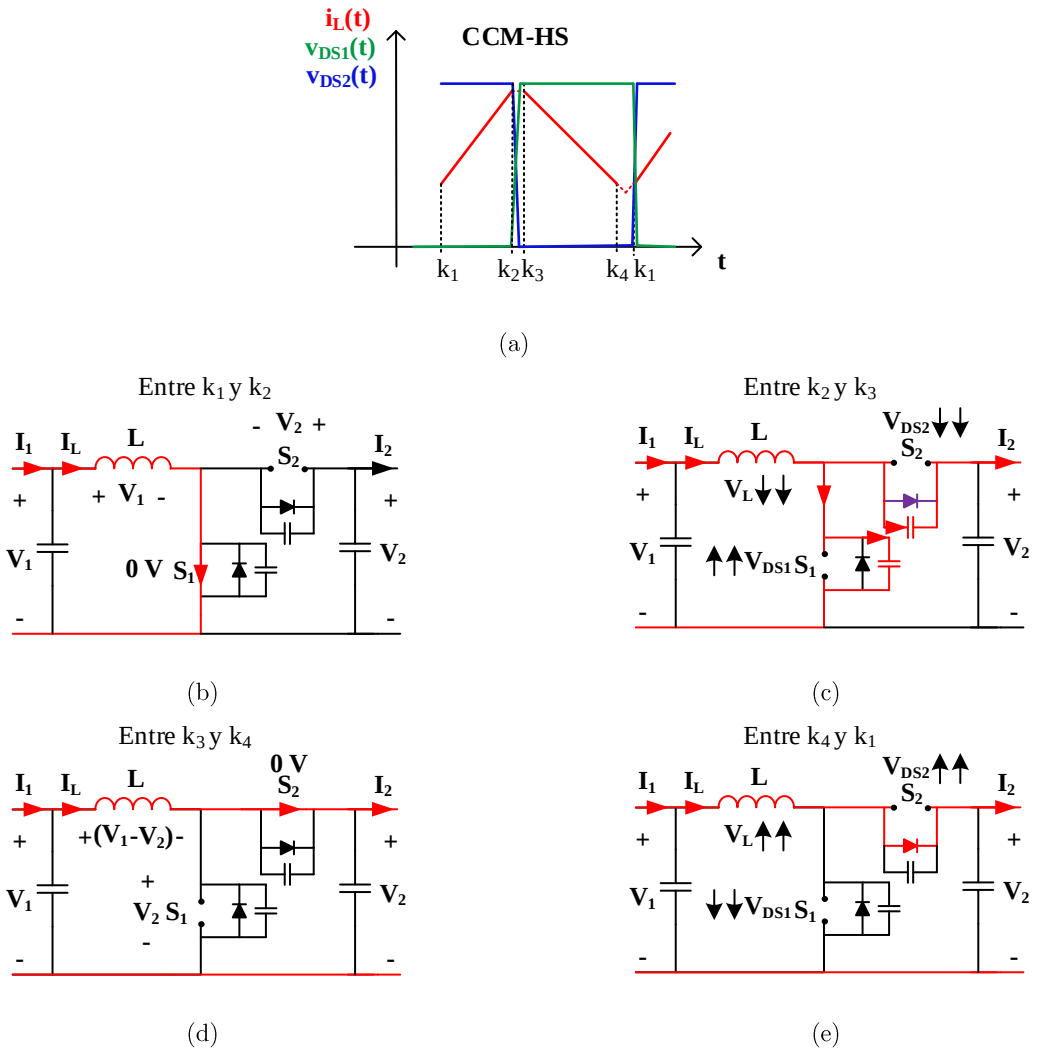


Fig. A.1 $i_L(t)$ durante los diferentes intervalos de encendido/apagado de S_1 y S_2 para el modo CCM-HS.

En el momento de apagado de S_2 la corriente comienza a pasar por el diodo parásito de dicho transistor (Fig. A.1-e), lo que implica que las pérdidas de apagado no se puedan obviar y k_4 toma el valor 1. Ya que la corriente por la bobina es positiva, S1 no se puede descargar (y, de la misma manera, S_2 no puede cargarse) y no es hasta el final del intervalo k_4-k_1, coincidiendo con el encendido de S_1, cuando el transistor S_1 se descarga y el transistor S_2 se carga, existiendo de nuevo convivencia tensión-corriente en S_1 siendo, por tanto, k_1 igual a 1.

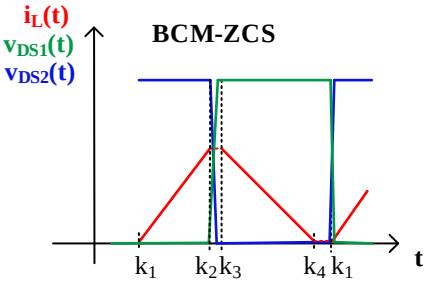
A modo de resumen, en la Tabla A-1 se recoge el valor que toma k_i durante los diferentes eventos para el modo de conducción CCM-HS.

Tabla A-1 Parámetro k_i para el modo de conducción CCM-HS.

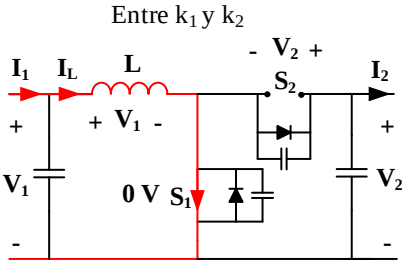
	S_1		S_2	
	ON (k_1)	OFF (k_2)	ON (k_3)	OFF (k_4)
CCM-HS	1	1	0	1

Cabe destacar que los valores k_2 y k_3 se mantienen, independientemente del modo de conducción escogido, ya que el valor de la corriente de pico por la bobina siempre es positivo y se puede aplicar la misma justificación para todos los modos.

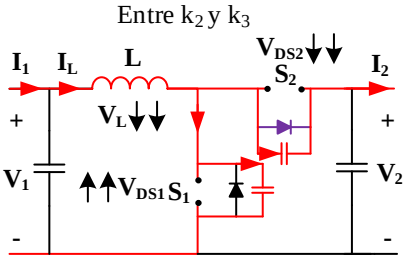
Para el modo de conducción BCM-ZCS (Fig. A.2-a), los estados representados en las Fig. A.2-b-c-d son análogos a los vistos en el modo CCM-HS (Fig. A.1-b-c-d). La principal diferencia entre ambos radica en el intervalo k_4-k_1 (Fig. A.2-e). Cuando tiene lugar el apagado de S_2 la corriente a través del transistor es idealmente 0 A (ZCS), no existiendo coexistencia de corriente y tensión en el transistor, por lo que las pérdidas de apagado de S_2 se pueden considerar nulas y k_4 vale 0. De nuevo, la energía almacenada en la bobina no es suficiente para descargar S_1 y cargar S_2 y no es hasta el encendido de S_1 que esto ocurre.



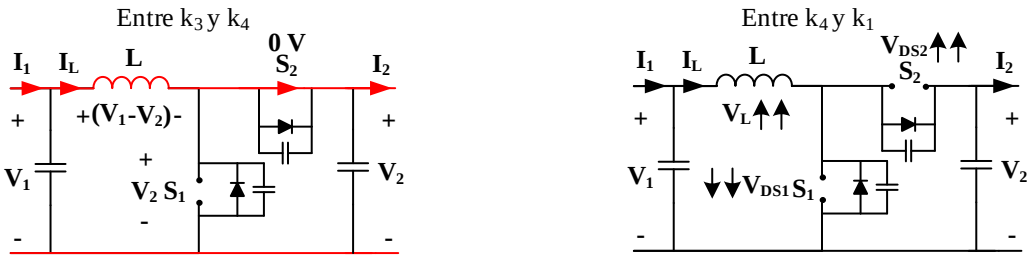
(a)



(b)



(c)



(d) (e)

Fig. A.2 $i_L(t)$ durante los diferentes intervalos de encendido/apagado de S_1 y S_2 para el modo BCM-ZCS.

De manera resumida, se pueden ver en la Tabla A-2 los valores que toma k_i en las distintas transiciones del modo BCM-ZCS.

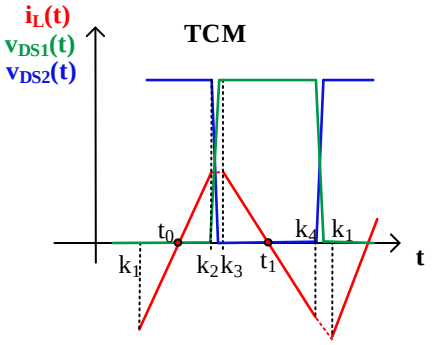
Tabla A-2 Parámetro k_i para el modo de conducción BCM-ZCS.

	S_1		S_2	
	ON (k_1)	OFF (k_2)	ON (k_3)	OFF (k_4)
BCM-ZCS	1	1	0	0

En el modo TCM (Fig. A.3-a), a los eventos k_1-k_4 se han añadido t_0 y t_1, instantes en los que el sentido de la corriente por la bobina cambia.

En el intervalo k_1-t_0 (Fig. A.3-b) el transistor S_1 está cerrado y la corriente por la bobina es negativa. Durante t_0-k_2 (Fig. A.3-c), S_1 sigue cerrado, siendo en este caso la corriente por la bobina positiva.

La convivencia tensión-corriente durante el apagado de S_1 justifica el valor 1 para k_2 y, de igual forma, la descarga de S_2 antes del encendido del propio S_2, justifica el valor 0 para k_3, como ya se ha demostrado para los modos descritos previamente.



(a)

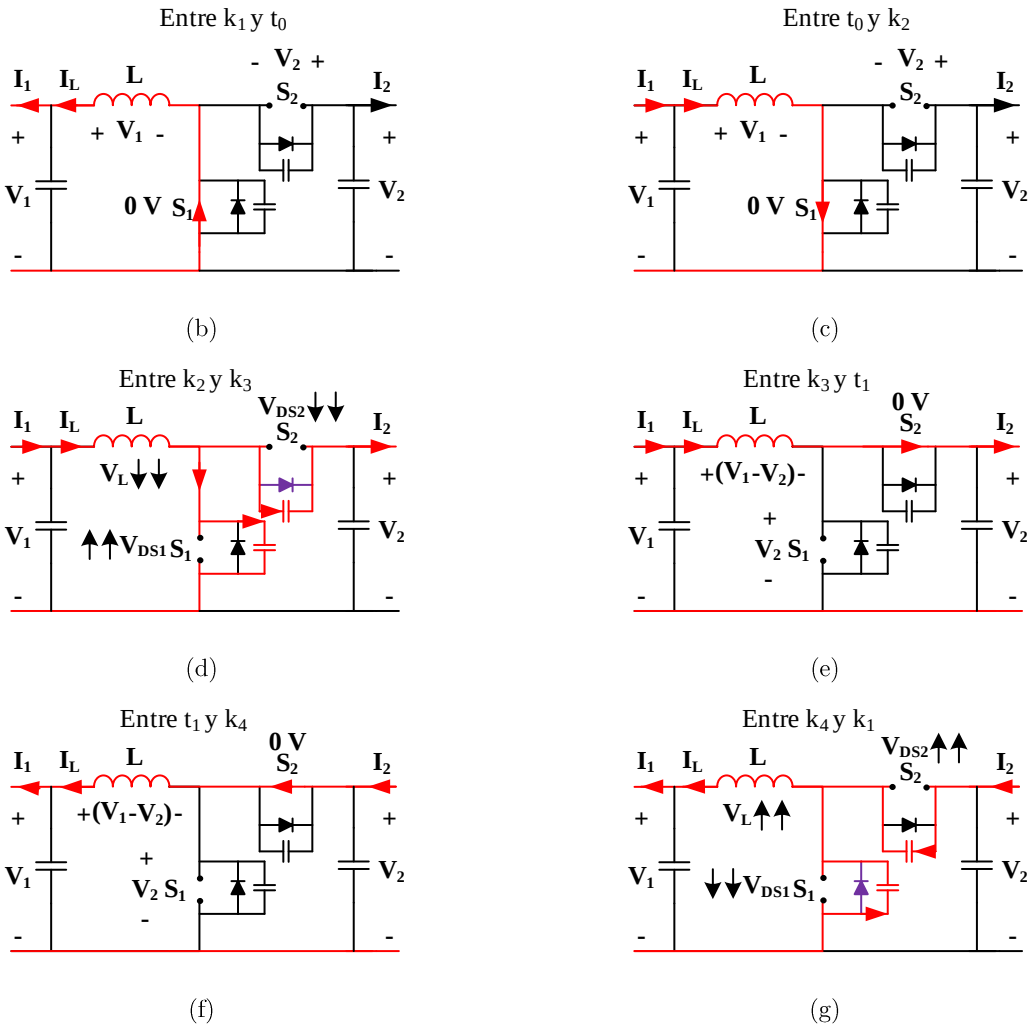


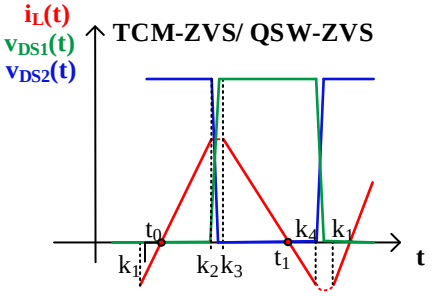
Fig. A.3 $i_L(t)$ durante los diferentes intervalos de encendido/apagado de S_1 y S_2 para el modo TCM.

En el intervalo k_3-t_1 (Fig. A.3-e) el transistor S_2 está cerrado y la corriente por la inductancia es positiva, mientras que durante el intervalo t_1-k_4 (Fig. A.3-f) la corriente es negativa. Cuando tiene lugar el apagado de S_2, existe coexistencia tensión-corriente y las pérdidas de apagado de dicho transistor han de tenerse en cuenta (k_4 es igual a 1). En el instante en que se apaga S_2 (Fig. A.3-g) la energía almacenada en la bobina es capaz de descargar la capacidad de S_1 y cargar la capacidad de S_2 (gracias al sentido que lleva la corriente por la bobina en ese momento). Además, durante k_4-k_1, tras la descarga de S_1 y carga de S_2, el diodo de S_1 comienza a conducir (en morado en Fig. A.3-g). Ya que S_1 se descarga completamente en este periodo de tiempo, cuando vuelve a tener lugar el encendido de S_1, las pérdidas correspondientes de dicho transistor pueden obviarse y k_1 se considera cero, quedando resumidos los valores que puede tomar k_i en la Tabla A-3.

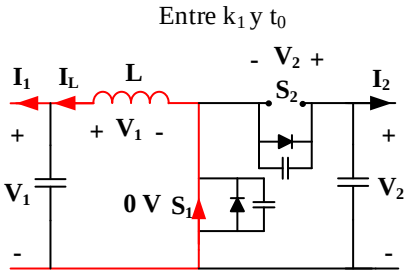
Tabla A-3 Parámetro k_i para el modo de conducción TCM.

	S_1		S_2	
	ON (k_1)	OFF (k_2)	ON (k_3)	OFF (k_4)
TCM	0	1	0	1

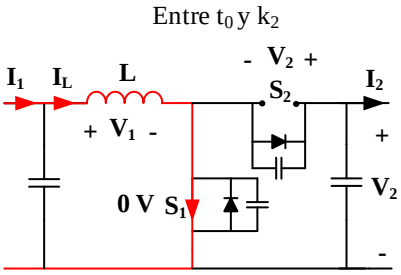
Los modos TCM-ZVS y QSW-ZVS (Fig. A.4-a) se analizan de forma muy similar al modo TCM. La principal diferencia entre estos modos y TCM radica en la cantidad de corriente que pasa por el transistor S_2 en el momento de su apagado (Fig. A.4-g), que permite obviar las pérdidas relacionadas con k_4.



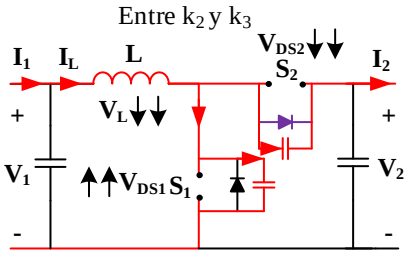
(a)



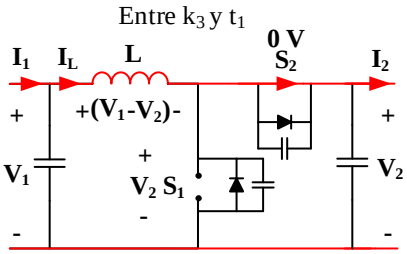
(b)



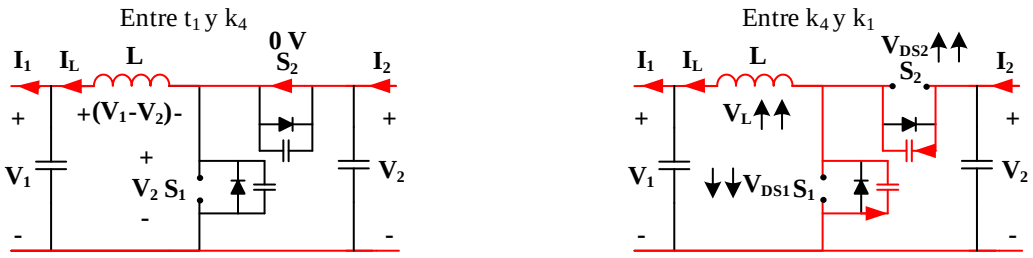
(c)



(d)



(e)



(f) (g)

Fig. A.4 $i_L(t)$ durante los diferentes intervalos de encendido/apagado de S_1 y S_2 para el modo TCM-ZVS y QSW-ZVS.

Este valor ha de ser calculado como se detalla en el capítulo 2.3, de tal manera que se consiga resonancia entre la capacidad de salida del transistor y la bobina, no haya corriente circulando por el diodo de S1 y se obtenga ZVS (para suprimir también las pérdidas de encendido de S_1). Es necesario remarcar que en el caso de TCM-ZVS (ratios de tensiones distintos de $V_2=2V_1$), no siempre se pueden anular las pérdidas de apagado de S_2 ya que, para un cierto tiempo muerto, el valor de corriente por la inductancia en el momento de apagado de S_2 no siempre puede ser 0 A y es necesario, por tanto, estudiar cada caso particular.

Tabla A-4 Parámetro k_i para el modo de conducción TCM-ZVS y QSW-ZVS.

	S_1		S_2	
	ON (k_1)	OFF (k_2)	ON (k_3)	OFF (k_4)
TCM-ZVS	0	1	0	0*
QSW-ZVS	0	1	0	0

Anexo B. Relación potencia-frecuencia para BCM-ZCS, TCM-ZVS y QSW-ZVS

Como se adelanta en 2.1.3.1, la frecuencia de conmutación que se necesita para conseguir los modos de conducción BCM-ZCS, TCM-ZVS y/o QSW-ZVS varía en función de la potencia demandada por la carga.

Para entender cómo se obtienen las expresiones que relacionan estas dos variables, se parte de la forma de onda de la Fig. B.1, válida para los modos TCM-ZVS y QSW-ZVS y, más adelante, se particulariza para el caso BCM-ZCS.

En la Fig. B.1, se representa la corriente por la inductancia obviando el intervalo resonante para conseguir una forma de onda perfectamente triangular y simplificar los cálculos.

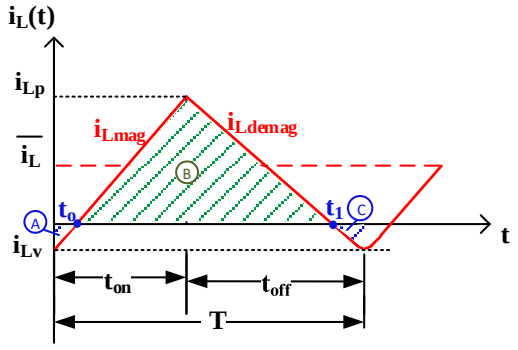


Fig. B.1 Forma de onda simplificada de corriente por la inductancia válida para los modos QSW-ZVS y TCM-ZVS.

Como paso previo al cálculo de la expresión de la potencia, se caracteriza la corriente por la inductancia (B.1)-(B.5) durante la magnetización (i_{Lmag}) y desmagnetización (i_{Ldemag}), y se obtienen los puntos de paso por 0 A (t_0 y t_1 en la Fig. B.1).

$$i_{L_mag_QSW}(t)=\frac{V_1}{L}\cdot t - i_{Lv} \tag{B.1}$$

$$i_{L_mag_QSW}(t_0)=\frac{V_1}{L}\cdot t_0 - i_{Lv} = 0 \quad \rightarrow t_0 = \frac{L\cdot i_{Lv}}{V_1} \tag{B.2}$$

$$i_{L_mag_QSW}(t_{on}=d\cdot T)=\frac{V_1}{L}\cdot dT - i_{Lv}= i_{Lp} \tag{B.3}$$

$$i_{L_demag_QSW}(t)=i_{Lp} - \frac{(V_2 - V_1)}{L}(t - dT) \tag{B.4}$$

$$i_{L_demag_QSW}(t_1)=i_{Lp} - \frac{(V_2-V_1)}{L}(t_1 - dT) = 0 \quad \rightarrow t_1 = dT + \frac{L\cdot i_{Lp}}{(V_2-V_1)} \tag{B.5}$$

Una vez definida la corriente por la inductancia, se puede calcular la potencia según (B.6), previo cálculo de las áreas A, B y C (B.7)-(B.9), definidas en la Fig. B.1.

$$P_{QSW\text{-}ZVS}=P_{TCM\text{-}ZVS}=\frac{1}{T}\int_{t=0}^{T} v(t)\cdot i(t) = \frac{V_1}{T}\cdot(Área\ A + Área\ B + Área\ C) \tag{B.6}$$

$$Área\ A = t_0 \cdot \frac{i_{Lv}}{2} = \frac{L\cdot i_{Lv}^2}{2\cdot V_1} \tag{B.7}$$

$$Área\ B = (t_1 - t_0)\cdot\frac{i_{Lp}}{2} = (dT + \frac{L\cdot i_{Lp}}{(V_2 - V_1)} - \frac{L\cdot i_{Lv}}{V_1})\cdot\frac{i_{Lp}}{2} \tag{B.8}$$

$$Área\ C = (T - t_1)\cdot\frac{i_{Lv}}{2} = (T - dT - \frac{L\cdot i_{Lp}}{(V_2 - V_1)})\cdot\frac{i_{Lv}}{2} \tag{B.9}$$

Obteniendo la expresión para la potencia ($P_{QSW\text{-}ZVS}$ o $P_{TCM\text{-}ZVS}$ en (B.10)) dependiente de la frecuencia de conmutación.

$$P_{QSW\text{-}ZVS/TCM\text{-}ZVS}=\frac{V_1}{2}\cdot[(d+\frac{i_{Lp}\cdot L}{(V_2 - V_1)\cdot T}-\frac{i_{Lv}\cdot L}{V_1\cdot T})\cdot i_{Lp} + (1-d-\frac{i_{Lp}\cdot L}{(V_2 - V_1)\cdot T}+\frac{i_{Lv}\cdot L}{V_1\cdot T})\cdot i_{Lv}] \tag{B.10}$$

Particularizando para el caso BCM-ZCS donde se cumple que i_{Lv} es 0 A (Fig. B.2), se observa que sólo es necesario calcular el Área B (B.16), llegando a la relación de potencia (B.17) en función de la frecuencia de conmutación.

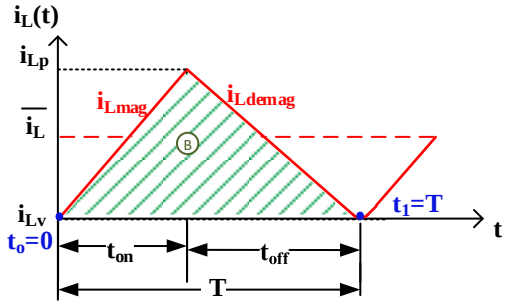


Fig. B.2 Forma de onda simplificada de corriente por la inductancia válida para el modo BCM-ZCS.

$$i_{Lv_BCM} = 0 \tag{B.11}$$

$$i_{L_mag_BCM}(t) = \frac{V_1}{L} \cdot t \tag{B.12}$$

$$i_{L_mag_BCM}(t_{on} = d \cdot T) = \frac{V_1}{L} \cdot dT = i_{Lp} \tag{B.13}$$

$$i_{L_demag_BCM}(t) = i_{Lp} - \frac{(V_2 - V_1)}{L}(t - dT) \tag{B.14}$$

$$i_{L_demag_BCM}(T) = i_{Lp} - \frac{(V_2 - V_1)}{L}(T - dT) = 0 \rightarrow i_{Lp} = \frac{(1-d)\cdot(V_2 - V_1)\cdot T}{L} \tag{B.15}$$

$$Área\ B = T \cdot \frac{i_{Lp}}{2} \tag{B.16}$$

$$P_{BCM} = \frac{1}{T}\int_{t=0}^{T} v(t) \cdot i(t) = \frac{V_1}{T} \cdot Área\ B = \frac{V_1}{2} \cdot i_{Lp} = \frac{d \cdot V_1^2}{2 \cdot L \cdot f} \tag{B.17}$$

Anexo C. Convertidor con comportamiento reductor

En este anexo se muestran todos los resultados analíticos y experimentales relativos al convertidor funcionando como reductor, es decir, cuando el flujo de potencia va de V_2 hacia V_1.

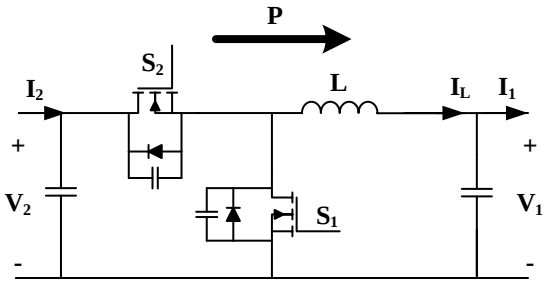


Fig. C.1 Convertidor reductor.

C.1. Comparación de parámetros de diseño de los modos de conducción

El comportamiento del convertidor como reductor es totalmente análogo al visto para el elevador. Prueba de ello es la relación potencia-frecuencia (Fig. C.2) para QSW-ZVS (C.1) o el caso particular para BCM-ZCS (C.2) y los rendimientos analíticos calculados en Fig. C.3 para el caso V_2=2V_1, que coinciden con los ya vistos en el apartado 2.1.3.

Cabe insistir en que en este caso la tensión de entrada es V_2 (bus de 800 V) y la tensión de salida es V_1.

$$P_{QSW\text{-}ZVS/TCM\text{-}ZVS}=\frac{V_1}{2}\cdot[(d+\frac{i_{Lp}\cdot L}{(V_1)\cdot T}-\frac{i_{Lv}\cdot L}{(V_2-V_1)\cdot T})\cdot i_{Lp}+(1\text{-}d-\frac{i_{Lp}\cdot L}{(V_1)\cdot T}+\frac{i_{Lv}\cdot L}{(V_2-V_1)\cdot T})\cdot i_{Lv}] \quad (C.1)$$

$$P_{BCM}=\frac{1}{T}\int_{t=0}^{T} v(t)\cdot i(t)=\frac{V_1}{2}\cdot i_{Lp}=\frac{d\cdot(V_2\text{-}V_1)\cdot V_1}{2\cdot L\cdot f} \quad (C.2)$$

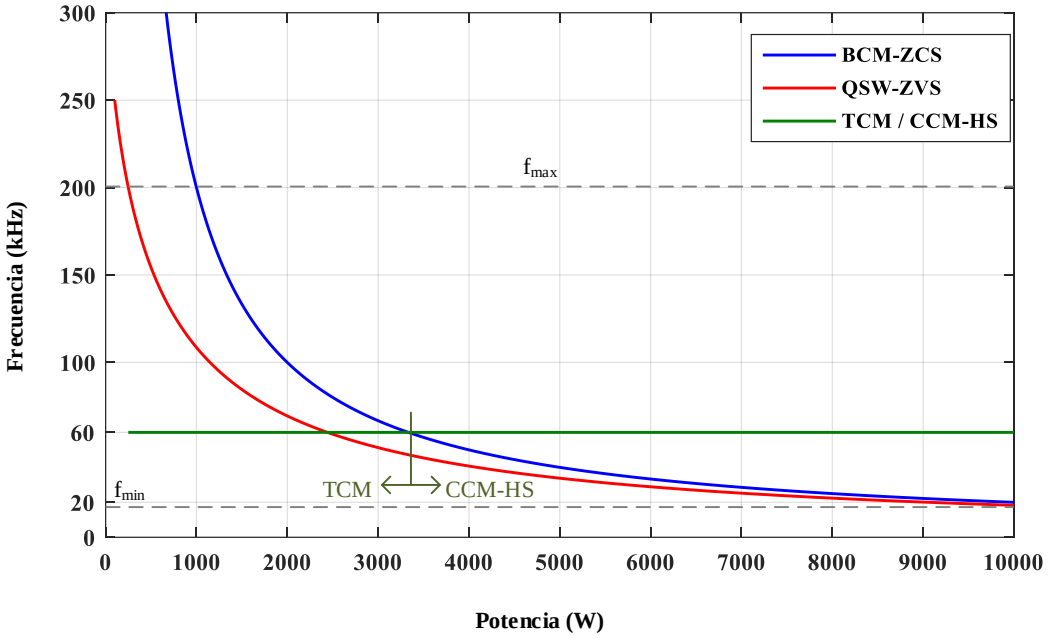


Fig. C.2 Frecuencia de conmutación para distintas cargas y distintos modos de operación para convertidor con comportamiento reductor. BCM-ZCS (azul), QSW-ZVS (rojo) y CCM-HS (verde)

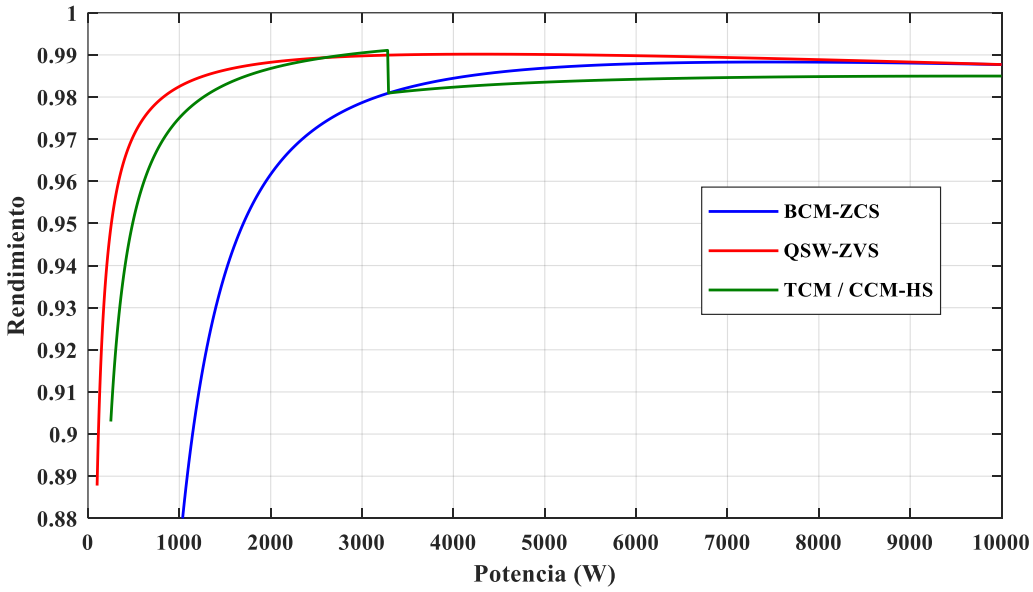
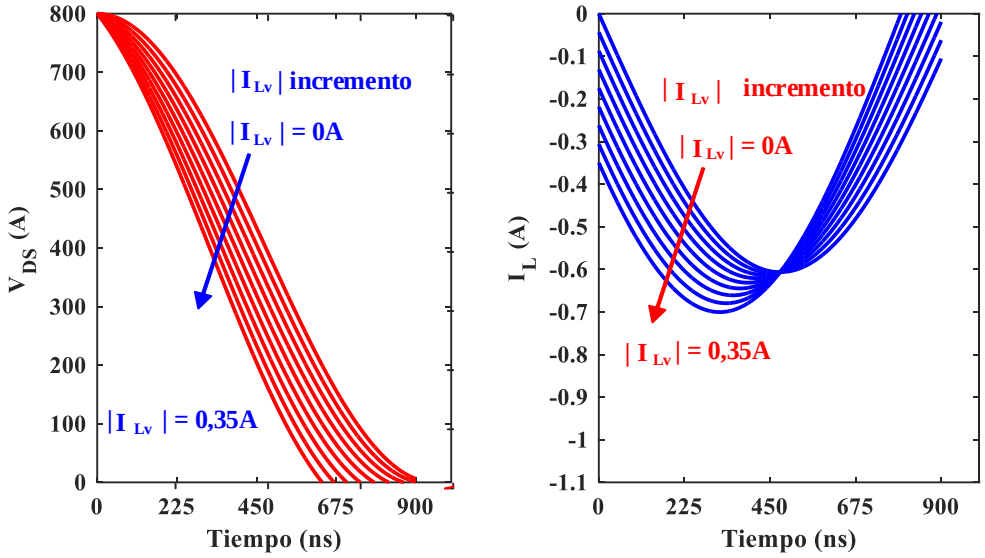


Fig. C.3 Rendimiento estimado del convertidor para todo el rango de potencia del convertidor funcionando como reductor.

C.2. Convertidor con ratio de tensiones variables

Como se explica en el apartado 2.3, es importante analizar el intervalo resonante, especialmente cuando no se cumple V_2=2V_1.

En la Fig. C.4 (a)-(f) pueden verse las formas de onda V_{DS} e I_L análogas a las vistas para el modo elevador, aunque inversas a éstas, para distintos ratios de tensión. En el caso V_1/V_2=400 V/800 V, Fig. C.4 (a)-(b), las curvas son idénticas, pero bajo el resto de condiciones el comportamiento es opuesto. Las curvas tensión-corriente vistas para V_1=600 V en el caso elevador son iguales a las que se observan en Fig. C.4 (c)-(d) para el caso reductor con V_1=200 V. De la misma manera la tendencia vista para V_1=200 V en el caso elevador es igual a la del caso reductor con V_1=600 V como se ve en Fig. C.4 (e)-(f).



(a) (b)

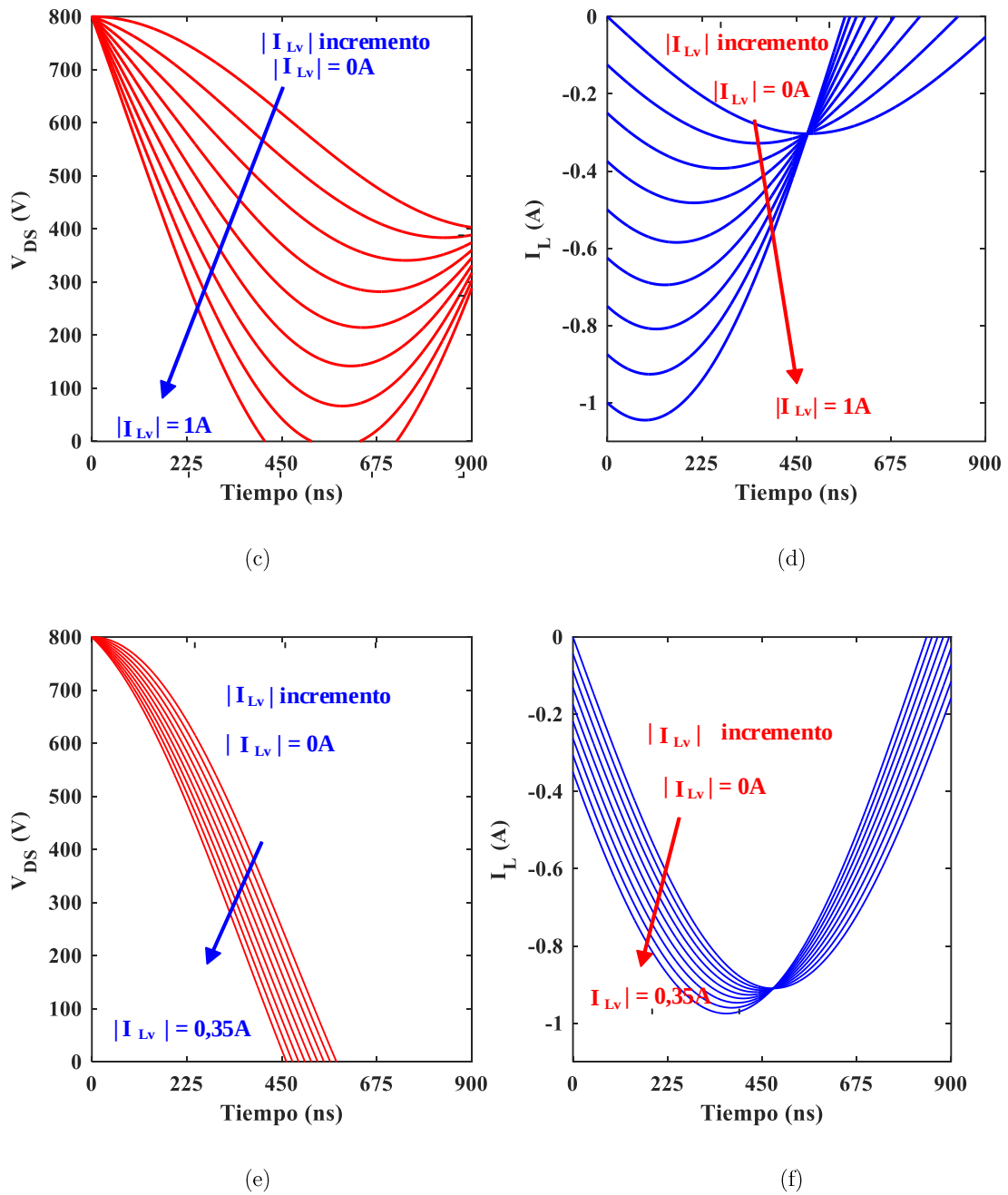


Fig. C.4 VDS(t) e IL(t) para una relación V1/V2 igual a (a, b) 400 V/800 V, (c, d) 200 V/800 V y (e, f) 600 V / 800V, para convertidor con comportamiento reductor.

Por tanto, en el caso del convertidor con comportamiento reductor la situación idónea de trabajo se dará para relaciones de tensiones $V_1 > V_2/2$, mientras que en el caso $V_1 < V_2/2$ solo se consigue ZVS para ciertos pares de valores I_{LV}-t_D y, además, siendo I_{Lv} suficientemente bajo.