

# Verificación del Modelo Analítico de Pérdidas en Conmutación para MOSFET de Superunión con modelado de Capacidades No-Lineales y Diversificación de Corrientes

Ignacio Castro<sup>1</sup>, Jaume Roig<sup>2</sup>, Filip Bauwens<sup>2</sup>, Diego G. Lamar<sup>1</sup>, J. Rodríguez<sup>1</sup> y A. Vázquez<sup>1</sup>

<sup>1</sup>Departamento de Ingeniería Eléctrica, Electrónica, de Computadores y Sistemas, Gijón 33204, España (e-mail: [castroignacio@uniovi.es](mailto:castroignacio@uniovi.es))

<sup>2</sup> Power Technology Centre, Corporate R&D ON Semiconductor, Oudenaarde 9700, Bélgica.

**Resumen**— En este trabajo se presenta un modelo analítico capaz de predecir pérdidas y formas de onda en MOSFET de Superunión (SJ) con tensiones de ruptura de 600V fabricados en silicio para conmutaciones duras. Dicho modelo incluye diferentes características intrínsecas que ayudan a obtener una gran precisión, basado en el análisis sobre capacidades no-lineales y la diversificación de corriente que ocurre en el canal del MOSFET. Esto hace que sea necesario usar nuevos métodos para la extracción de características eléctricas a partir de las hojas de características. Finalmente, se validará el modelo de manera experimental mediante el uso de un convertidor reductor y varios MOSFET de SJ comerciales, así como un prototipo aún en desarrollo.

**Palabras clave**— Modelo Analítico, MOSFET de Superunión, capacidades no-lineales.

## I. INTRODUCCIÓN

Los MOSFET de alta tensión de Superunión (SJ) en el rango de los 600V son accesibles en el mercado desde hace 20 años. El hecho de querer aumentar la frecuencia de conmutación para minimizar el tamaño de los componentes del convertidor, hace que sea de extrema importancia la capacidad de predecir las pérdidas de conmutación, con la complejidad que ello acarrea. Es por tanto necesaria una comprensión de las transiciones que se producen en la conmutación de los MOSFET, para poder alcanzar un modelo no sólo preciso, sino que además sea capaz de reproducir formas de onda. De ahí que, en este trabajo se pretenda mostrar y proporcionar un modelo analítico con significado físico para estimar pérdidas de conmutación en MOSFET de SJ.

En la literatura se puede encontrar un gran número de modelos analíticos divididos en subintervalos que explican el comportamiento dinámico de los interruptores de potencia [1]-[5]. Todos estos modelos tienen en común la segmentación de un único ciclo de operación en diferentes intervalos de tiempo. En este sentido, el encendido y el apagado están constituidos por múltiples intervalos, cada uno de los cuales están asociados a su vez con un circuito equivalente que define la naturaleza de la conmutación inductiva, tal y como se puede observar en la Fig. 1a. Algunos de estos modelos [3]-[5] están dirigidos a tensiones más bajas de drenador-fuente ( $V_{DS} < 40V$ ), de ahí que, estén más centrados en la emulación de características relacionadas con los transitorios rápidos que en otros detalles más relacionados con la arquitectura del dispositivo. En otros trabajos [1],[2] se proponen modelos dedicados para MOSFET de alta tensión

(>500V). Sin embargo, estos modelos están diseñados para MOSFET de tecnología planar lo que implica que muchas características de los MOSFET de SJ no están modeladas (Fig. 1b).

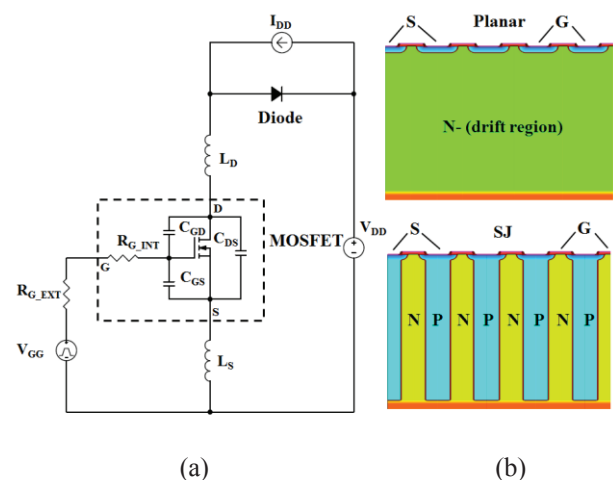


Fig. 1. (a) Esquema del circuito del que deriva el modelo analítico y las simulaciones Mixed-Mode. (b) Sección transversal de un MOSFET planar y un MOSFET de SJ construidos usando herramientas TCAD. En las simulaciones realizadas sólo la mitad de una celda básica (b) ha sido simulada en combinación con el circuito (a).

Entre las particularidades de los MOSFET de SJ, se encuentran la no linealidad de sus capacidades parásitas como una de las trabas para el desarrollo de un modelo analítico preciso. Es sabido que las capacidades  $C_{DS}$  y  $C_{GD}$  muestran una reducción muy rápida cuando se hace un barrido en  $V_{DS}$  desde cero hasta unos cientos de voltios (ver Fig. 2b). Existen numerosos trabajos dedicados al tratamiento de las capacidades no lineales en dispositivos semiconductores, como la extracción de una capacidad efectiva ( $C_{eff}$ ) constante [6] que es poco recomendado para este modelo que considera varios valores en función del punto de funcionamiento. Otra opción, es el hecho de usar una caída de tipo lineal con  $V_{DS}$  [7] o proporcional [3],[4]. Sin embargo estas soluciones incrementarían la complejidad del modelo. Finalmente en trabajos recientes se sugiere usar dos valores constantes de capacidad en función de si se encuentra el MOSFET trabajando en baja tensión o en alta tensión [1].

Inspirado por esta última idea [1] se ha desarrollado un modelo analítico que tiene en cuenta dos valores de capacidad ( $C_{DS1,2}$  and  $C_{GD1,2}$ ) definidas por líneas punteadas en la Fig. 2b. La transición de un valor capacitivo al otro se determina en función a un valor de tensión intrínseco a cada MOSFET que se denomina  $V_{FD}$ . Por debajo de  $V_{FD}$  se considerará baja tensión y por encima de  $V_{FD}$  se considerará alta tensión. Este valor tiene un significado físico relacionado con la completa depleción de la región de deriva del MOSFET de SJ. Además del efecto de las no linealidades en las capacidades, descrito en detalle en la Sección II, el modelo incluye una corrección usando la diversificación de corrientes que ocurre entre el canal del MOSFET y sus capacidades parásitas. Aunque algunos trabajos anteriores ya hayan tratado este efecto [8]-[10], ninguno de ellos lo ha incluido dentro de un modelo analítico. Los detalles relacionados con la diversificación de corrientes se explicarán en la Sección III. A continuación se explicará brevemente el modelo analítico en la Sección IV, para finalizar con la comparación con los resultados experimentales en la Sección V.

## II. CAPACIDADES NO LINEALES

Los efectos no lineales de las capacidades parásitas deben tenerse en cuenta para obtener un modelo analítico preciso. Para ello, se han tomado dos valores diferentes de  $C_{DS}$  y  $C_{GD}$ , uno por encima y otro por debajo de una tensión definida como  $V_{FD}$ . De esta manera se puede considerar que el modelo utiliza una función escalón para modelar las capacidades tal y como se puede observar en la Fig. 2b, donde  $C_{DS1}$  y  $C_{GD1}$  se toman para valores de tensión drenador-fuente menores a  $V_{FD}$ , y  $C_{DS2}$  y  $C_{GD2}$  para valores mayores. En la Fig. 2, se muestra una comparativa entre la distribución de líneas equipotenciales de campo eléctrico en un MOSFET planar y uno de SJ para tres valores distintos de tensión drenador-fuente. Se puede observar por tanto que la depleción en un MOSFET planar se produce de manera vertical para las tres tensiones drenador-fuente, lo que explica la variación cuasi-lineal de ambas capacidades  $C_{DS}$  y  $C_{GD}$  en este tipo de arquitectura. En el caso de los MOSFET de SJ el pilar de tipo P que se introduce, hace que a tensiones bajas se produzca una depleción lateral, lo que a su vez provoca que se acumulen las líneas de potencial en un área relativamente estrecha ( $<10\mu\text{m}$  por medio ancho de celda) y un área capacitivamente muy grande ( $>40\mu\text{m}$  por medio ancho de celda) lo que resulta en una capacidad muy alta ( $C_{GD1}$  o  $C_{DS1}$ ). Conforme se va aumentando la tensión drenador-fuente la carga del pilar provoca que las líneas de potencial se desplacen verticalmente en un área relativamente ancha ( $>40\mu\text{m}$  por medio ancho de celda) y un área capacitivamente pequeña ( $<10\mu\text{m}$  por medio ancho de celda), lo que se concreta en una capacidad pequeña. Esto explica la no linealidad de las capacidades en la arquitectura del MOSFET de SJ.

Desde el punto de vista de las formas de onda, la completa depleción de la región de deriva en el MOSFET de SJ se traduce en una variación acusada de la  $dV_{DS}/dt$ , cuando  $V_{DS}$  es igual a  $V_{FD}$ . Este valor de tensión  $V_{FD}$  se alcanza cuando comienza la meseta Miller durante el encendido del dispositivo, y cuando acaba la meseta Miller durante el apagado. Es importante recalcar que en literatura anterior [1], este punto de inflexión durante el cual  $V_{DS}$  se incrementa o baja drásticamente no se

relacionaba con  $V_{FD}$  y era confundido con la tensión de conducción. Este comportamiento es único en los MOSFET de SJ y no aparece en los planares. En la Fig. 2a, la depleción desde la unión PN a la superficie de silicio se extiende en todo momento de manera vertical hasta el final de la región de deriva. Esto implica que el área capacitiva de  $C_{DS}$  y  $C_{GD}$  es siempre la misma, y sólo se incrementa con la profundidad al aplicar una determinada tensión drenador-fuente. Este es el efecto que define el aumento y disminución de  $V_{DS}$  de manera progresiva durante los transitorios en este tipo de arquitectura.

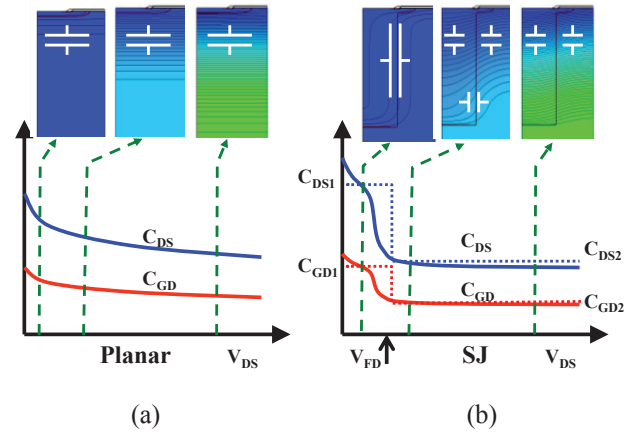


Fig. 2. Esquema de la dependencia de  $C_{DS}$  y  $C_{GD}$  con  $V_{DS}$  en arquitecturas planares (a) y de SJ (b). Se representan las líneas equipotenciales de campo electrostático para ambas arquitecturas para tres valores distintos de tensión drenador-fuente. En la figura (b) se representa en líneas punteadas la función escalón usada con  $C_{DS1,2}$  y  $C_{GS1,2}$ .

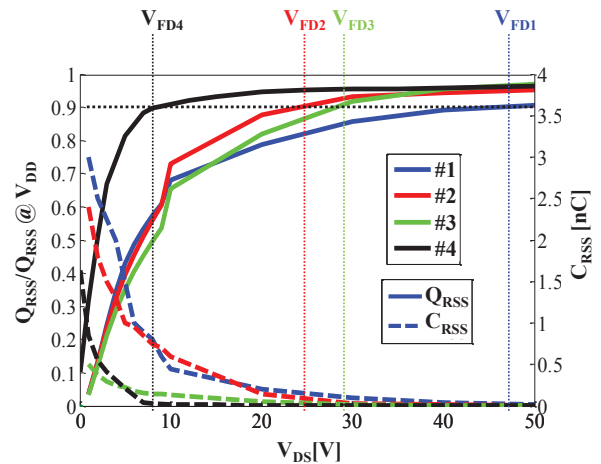


Fig. 3.  $Q_{RSS}$  y  $C_{RSS}$  en función de  $V_{DS}$  para cuatro MOSFET de SJ.  $Q_{RSS}$  está normalizado a  $Q_{RSS}@V_{DD}$ . Las líneas punteadas representan el valor de  $V_{FD}$  cuando  $Q_{RSS}$  alcanza el 90% de  $Q_{RSS}@V_{DD}$ .

La transición de las capacidades  $C_{GD}$  y  $C_{DS}$  de valores altos a bajos se ha deducido para una estructura de MOSFET de SJ ideal. Sin embargo, esta transición puede ser más o menos abrupta en función del balance de cargas en la zona N y los pilares de tipo P, la diferencia del ancho celda u otro tipo de factores técnicos que puedan alterar la arquitectura del dispositivo. Conceptualmente esta es la razón que hace que sea complicada la extracción del valor  $V_{FD}$  de manera efectiva, para obtener los dos valores de capacidad que

utiliza el modelo analítico. Es por ello, que en este artículo se propone un método para la extracción del parámetro  $V_{FD}$  basado en el valor de  $V_{DS}$  al cual la carga de  $C_{RSS}$  ( $Q_{RSS}$ ) alcanza el 90% del valor que tiene  $Q_{RSS}$  al valor de la tensión máxima inversa ( $V_{DD}$ ), ver Fig. 3. En la Tabla I, se muestra una comparativa entre los valores estimados y los valores medidos que se muestran en la Fig. 4.

TABLA I. COMPARATIVA DE  $V_{FD}$  MEDIDO Y ANALÍTICO PARA DIFERENTES MOSFET DE SJ

Muestra	Dispositivo	$R_{ON}$ (m $\Omega$ )	$V_{FD}$ (V)	
			Medido	Analítico
1	IPA60R190C6	170	46	47
2	STF23NM60ND	150	23	24
3	FCPF22N60NT	140	31	28
4	ON Semi (Prototipo)	145	8	8

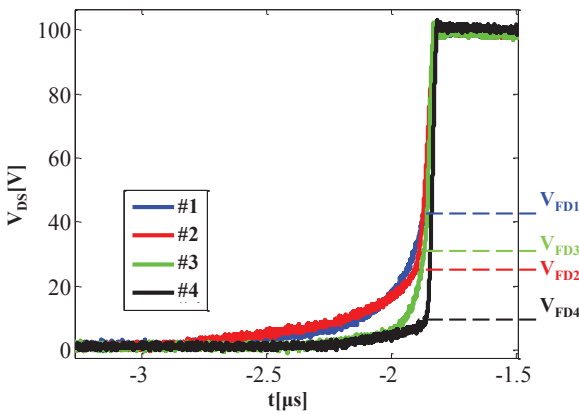


Fig. 4.  $V_{DS}$  en función del tiempo para los cuatro MOSFET de SJ definidos en la Tabla I. Las medidas se han realizado mediante un circuito de doble pulso como el mostrado en la Fig. 1a ( $V_{DD} = 100V$ ,  $I_{DD} = 4A$ ). El punto de inflexión mostrado se correla perfectamente con lo mostrado en la Fig. 3.

### III. DIVERSIFICACIÓN DE CORRIENTES

El fenómeno de la diversificación de corrientes, que existe debido a la desviación de corrientes en el MOSFET, consiste en la división de la corriente de fuente ( $I_S$ ) del MOSFET en dos componentes: la corriente que fluye a través del canal ( $I_{CH}$ ) y la corriente que fluye a través de la capacidad de salida ( $I_{COSS}$ ), tal y como se muestra en la Fig. 5a.

Este efecto, ha sido probado de manera experimental en [10], y sólo aparece durante determinados periodos de tiempo en la conmutación tanto en el encendido como en el apagado del MOSFET de SJ. Para poder estudiar este efecto, en este manuscrito se usarán simulaciones *Mixed-Mode*. Estas simulaciones combinan las estructuras TCAD mostradas con anterioridad en la Fig. 1b con el circuito SPICE de la Fig. 1b. Por tanto, estas simulaciones tienen en cuenta los fenómenos físicos que ocurren en los MOSFET de SJ de manera más precisa que una simulación únicamente basada en modelos SPICE. Gracias a este método, se puede determinar qué corriente se debe a huecos o electrones, correspondiéndose con  $I_{COSS}$  e  $I_{CH}$  respectivamente. Para poder ejemplificar el efecto de la

diversificación de corriente se ha utilizado un modelo TCAD con todos los parámetros tecnológicos y geométricos perfectamente detallados del MOSFET 4 (Prototipo de ON Semiconductor).

Para comprobar el efecto de la diversificación de corrientes se han realizado varias simulaciones durante el apagado del dispositivo en Sentaurus™ [11] para diferentes valores de resistencia de puerta externa ( $R_{G\_EXT}$ ). Un resumen de las formas de onda obtenidas de  $I_{CH}$  se encuentra en la Fig. 5b, donde se puede observar una caída del nivel de corriente, que se produce al comienzo de la meseta Miller. Este nivel de corriente al que se mantiene  $I_{CH}$  durante la meseta Miller, se define como meseta de corriente ( $I_p$ ) y es una parte fundamental del modelo analítico durante el apagado del MOSFET. Esta caída a  $I_p$  se produce debido a la necesidad de cargar la capacidad  $C_{OSS}$  mediante  $I_{COSS}$  como se puede observar en la Fig. 5ª. Es importante tener en cuenta que esta caída ocurre durante el comienzo de la subida de tensión  $V_{DS}$ . De la Fig. 5b, se puede deducir que para valores pequeños de  $R_{G\_EXT}$  se tiene una necesidad de cargar  $C_{OSS}$  en un periodo muy corto de tiempo, demandando por tanto un corriente de  $I_{COSS}$  más alta cuanto menor sea  $R_{G\_EXT}$ , que es desviada de  $I_{CH}$ . Esta reducción de  $I_p$  se hace más acusada para valores más pequeños de  $R_{G\_EXT}$ , concretamente en el caso del prototipo de ON Semi para valores menores de 20  $\Omega$ . Un fenómeno parecido ocurre en la carga de la capacidad de entrada ( $C_{ISS}$ ) cuando parte de  $I_S$  es desviada a  $I_G$ .

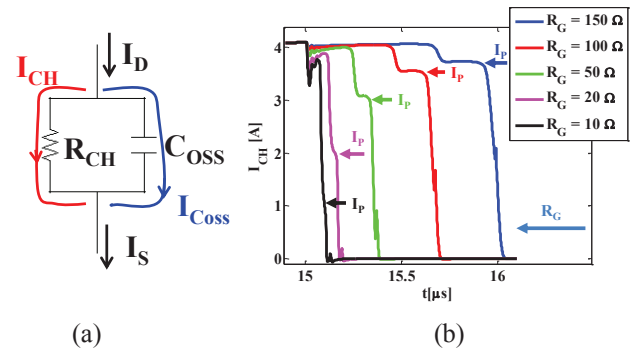


Fig. 5. (a) Modelo simplificado del MOSFET para explicar el efecto de la diversificación de corriente. (b) Variación de  $I_{CH}$  con  $R_{G\_EXT}$  para mostrar el efecto de la caída de la meseta de corriente ( $I_p$ ).

La clave para obtener un modelo preciso que represente formas de onda de  $I_{COSS}$  e  $I_{CH}$  es obtener una ecuación que calcule  $I_p$ . Para ello se deberá tener en cuenta la dependencia de este parámetro con  $R_{G\_EXT}$ , así como el comportamiento del circuito e información del MOSFET. Siguiendo este razonamiento se ha llegado a la ecuación propuesta en (1) de manera empírica.

$$I_p = I_{DD} e^{-k \frac{Q_{DS} V_{GG}}{Q_{GD} I_{DD} R_G}} \quad (1)$$

La dependencia de (1) con  $I_{DD}$ ,  $R_{G\_EXT}$ ,  $V_{DD}$ , la carga de  $C_{GD}$  ( $Q_{GD}$ ) y la de  $C_{GS}$  ( $Q_{GS}$ ) ha sido tenida en cuenta, siendo el parámetro  $k$  una constante de ajuste, que toma el valor 1,2 en todos los casos, haciendo que los datos analíticos y simulados mediante *Mixed-Mode* coincidan, tal y como se puede ver en la Fig. 6.

En el contexto del modelo analítico propuesto,  $I_P$  es un parámetro de extrema importancia de  $t_1$  a  $t_3$  durante el apagado (Fig. 7b). En este mismo intervalo de tiempo la región de la meseta de corriente calculada mediante (1), es restada de  $I_{CH}$ , lo que representa la corriente que puede presentar pérdidas debido al efecto Joule, ya que es la corriente que fluye por el canal resistivo del MOSFET de SJ. De manera similar durante el encendido  $I_P$  se añade a  $I_{CH}$ , por tanto, se puede considerar que se tiene el mismo valor de pérdidas totales, pero las pérdidas durante el apagado van a ser menores. Haya o no diversificación de corriente las pérdidas totales en el dispositivo deben ser las mismas. Es por ello que el modelo añade la diferencia entre las pérdidas de apagado con y sin diversificación de corriente, al encendido sin diversificación de corriente, para mantener el balance.

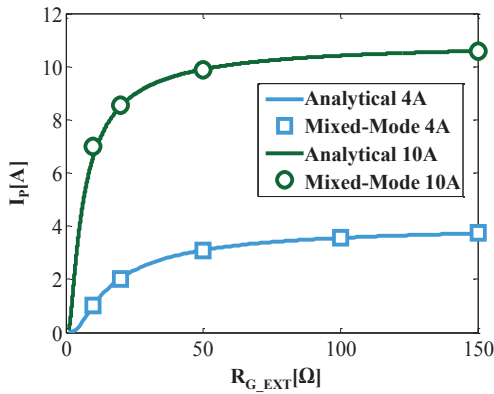


Fig. 6.  $I_P$  en función de  $R_{G\_EXT}$  extraída del modelo analítico (líneas) y simulaciones (símbolos).  $I_{DD}$  es 4 y 10 A.  $I_P = I_{CH} = I_{DD}$  para valores grandes de  $R_{G\_EXT}$ .

#### IV. BREVE DESCRIPCIÓN DEL MODELO ANALÍTICO

En este apartado se hará un breve resumen de las partes más importantes del modelo, más detalles se puede encontrar en [12]. El modelo propuesto se divide en múltiples subintervalos que son los mostrados en la Fig. 7, para los dos transitorios de encendido y apagado. Cada uno de los diez intervalos definidos en el modelo analítico ha sido definido basado no sólo en el análisis de subcircuitos, sino que también se han hecho modificaciones en función de patrones para diferentes dispositivos de SJ, teniendo en cuenta que estas modificaciones tienen un significado físico relacionado con la arquitectura del MOSFET de SJ.

Desde el punto de vista de lo que se ha comentado en el apartado de capacidades no lineales, el modelo utiliza  $C_{GD1}$  y  $C_{DS1}$  cuando  $V_{DS}$  es menor a  $V_{FD}$  y utiliza  $C_{GD2}$ , y  $C_{DS2}$  cuando  $V_{DS}$  es mayor que  $V_{FD}$ , de esta manera las etapas están correctamente definidas para que se esté en uno de los dos supuestos y no haya ninguna etapa en la que pueda haber un salto de valor de dichas capacidades.

Otra de las novedades del modelo es la inclusión del efecto de la diversificación de corriente que es tratada durante el apagado del dispositivo. En este caso se tiene en cuenta la carga de la capacidad  $C_{OSS}$  para definir la evolución de  $I_{CH}$  desde  $t_1$  a  $t_2$ , y definiendo la pendiente de  $t_2$  a  $t_3$  igual a la que tiene  $I_D$  en ese mismo punto. Esta diversificación de corriente no se aplica

en el modelo durante el encendido debido a que el efecto de recuperación inversa del diodo hace que este efecto sea casi imperceptible.

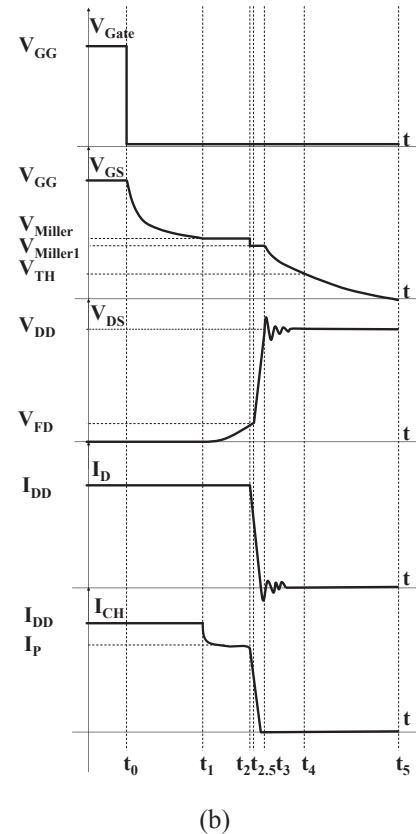
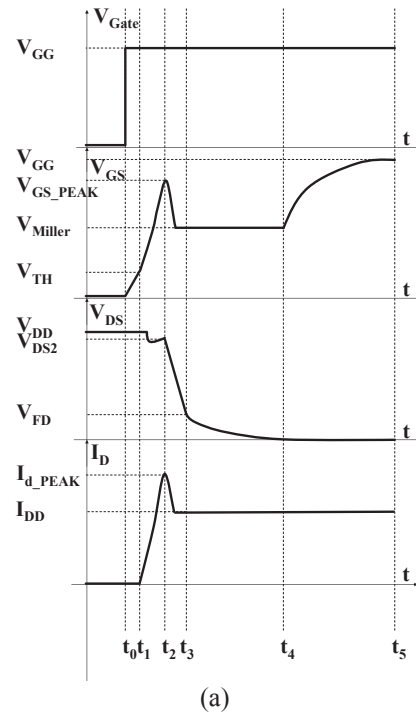


Fig. 7. Modelo analítico definido en subintervalos de corriente y tensión. (a) Encendido. (b) Apagado.

V. VALORACIÓN Y VALIDACIÓN DEL MODELO

Las pruebas experimentales realizadas para validar el modelo analítico se han realizado en un convertidor reductor CC/CC aplicando un ensayo de doble pulso a  $V_{DD} = 100V$  e  $I_{DD} = 4A$ . En este convertidor se ha utilizado una resistencia de medida colocada en serie con la fuente del MOSFET para medir  $I_S$ . Además, se han utilizado sondas de tensión para medir  $V_{GS}$  y  $V_{DS}$ . Aunque se hayan realizado diversos ensayos, las condiciones de operación son las mostradas en la Tabla II. Todos los datos relacionados con el modelo analítico han sido extraídos de las hojas de características de los dispositivos, para realizar la comparativa entre resultados experimentales y analíticos que se muestra en la Fig. 8. Estas formas de onda se corresponden con la evolución dinámica de  $V_{DS}$  (Fig. 8c),  $V_{GS}$  (Fig. 8a) e  $I_D$  (Fig. 8b) durante el encendido y el apagado, considerando la medida de  $I_S$  igual a  $-I_D$ . Además, se muestra la potencia instantánea disipada definida como el producto de  $V_{DS}$  e  $I_D$ , representada en la Fig. 8d.

TABLA II. CONDICIONES DE OPERACIÓN Y PARÁSITOS DE LA PCB

Parameter	Value
$R_{G\_EXT} [\Omega]$	150
$L_S [nH]$	16
$L_D [nH]$	12
$V_{GG} [V]$	12
$V_{DD} [V]$	100
$I_{DD} [A]$	3
$f [kHz]$	100

De los resultados mostrados en la Fig. 8, se puede observar que el modelo analítico es capaz de reproducir las formas de onda experimentales con precisión. Es importante destacar, que la consideración de  $V_{FD}$ , ayuda en esta tarea, mejorando la correspondencia entre etapas, así como los tiempos y los niveles de la meseta de Miller. Aun así,  $I_D$  sigue mostrando un cierta discrepancia debida principalmente al efecto de la recuperación inversa del diodo durante el encendido.

Las formas de onda de potencia instantánea son utilizadas para estimar las pérdidas de conmutación, llamadas  $P_{SW}$ . El cálculo de las pérdidas durante conmutación se realiza mediante la ecuación definida en (2).

$$P_{sw} = f \int V_{DS}(t)I_D(t) dt \quad (2)$$

Es importante definir los límites del intervalo de integración desde el comienzo de la caída de  $V_{DS}$  hasta el final de la subida de  $V_{GS}$  para las pérdidas en el encendido ( $P_{SW,ON}$ ), y el comienzo de la caída de  $V_{GS}$  y el comienzo de la subida de  $V_{DS}$  para las pérdidas en el apagado ( $P_{SW,OFF}$ ). También es importante decir, que hasta este punto el efecto de la diversificación de corriente sobre las pérdidas no ha sido tenido en cuenta.

En la Tabla III, se muestra una comparativa para las muestra 1, 3 y 4 entre el modelo experimental y analítico de las pérdidas de encendido y apagado, así como las pérdidas totales. A la vista de esta tabla se puede concluir que existe un error máximo del 21% en transitorios distintos, y un error menor al 20% en pérdidas totales.

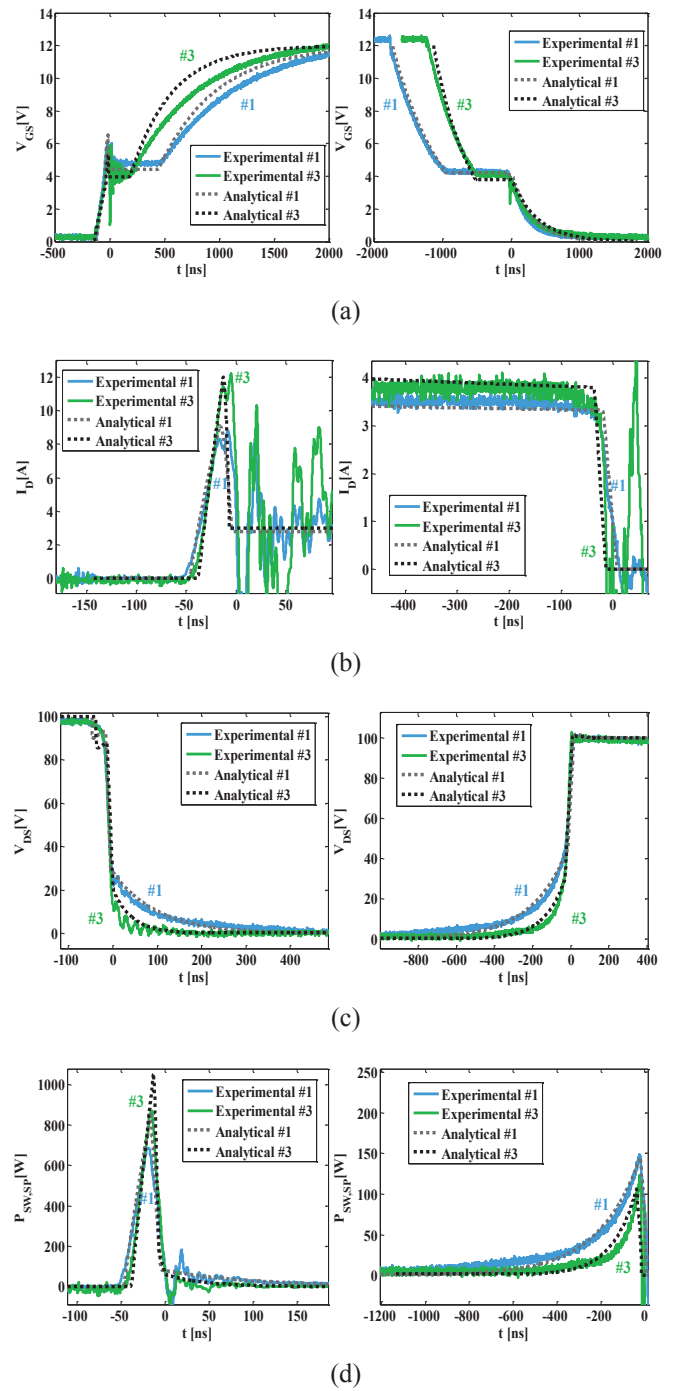


Fig. 8. Comparativa entre formas de onda medidas en el doble pulso (líneas solidas) y del modelo analítico (líneas punteadas). (a)  $V_{GS}$  (b)  $I_D$  (c)  $V_{DS}$  y (d) la potencia disipada instantánea ( $P_{SW,SP}$ ).

Realizando un análisis más detallado de  $P_{SW}$ , la diversificación de corriente explicada en la Sección III se considera en la ecuación (3) durante los intervalos anteriormente definidos, para calcular las pérdidas.

$$P_{sw} = -f \int V_{DS}(t)I_{CH}(t) dt \quad (3)$$

TABLA III. COMPARATIVA DE PÉRDIDAS EN CONMUTACIÓN (DIVERSIFICACIÓN DE CORRIENTES NO INCLUIDA)

Muestra		Método		Error
		Análítico	Experimental	
#1	$P_{SW,ON}$ [W]	2,96	2,46	+17%
	$P_{SW,OFF}$ [W]	2,99	3,42	-13%
	$P_{SW}$ [W]	5,95	5,88	+3%
#3	$P_{SW,ON}$ [W]	2,29	1,99	+13%
	$P_{SW,OFF}$ [W]	1,38	1,09	+21%
	$P_{SW}$ [W]	3,67	3,08	+16%
#4	$P_{SW,ON}$ [W]	2,82	2,32	+20%
	$P_{SW,OFF}$ [W]	0,91	0,82	+10%
	$P_{SW}$ [W]	3,73	3,14	+15%

TABLA IV. IMPACTO DE LA DIVERSIFICACIÓN DE CORRIENTE (MUESTRA #4,  $R_{G,EXT} = 150\Omega$ )

	Sin diversificación de corriente			Con diversificación de corriente		
	$P_{SW,ON}$ [W]	$P_{SW,OFF}$ [W]	$P_{SW}$ [W]	$P_{SW,ON}$ [W]	$P_{SW,OFF}$ [W]	$P_{SW}$ [W]
Experimental	2,32	0,82	3,14	---	---	---
Mixed-Mode	2,53	1,03	3,56	3,27	0,29	3,56
Análítico	2,82	0,91	3,73	3,24	0,49	3,73

Con esta modificación no se espera variación en  $P_{SW}$ , sino la distribución de pérdidas entre  $P_{SW,ON}$  and  $P_{SW,OFF}$ . A la vista de la Tabla IV se puede concluir que aplicando el modelo sin diversificación de corriente para la muestra #4  $R_{G,EXT}$  de  $150\Omega$  se está realizando una sobreestimación de pérdidas durante el apagado. Precisamente, en los casos de la Tabla IV, se está desestimando un 25% de las pérdidas durante el encendido y un 200% de las pérdidas durante el apagado. Esto es debido al desplome de la corriente  $I_{CH}$  al comienzo de la meseta Miller comparada con  $I_D$ . Otra observación de importancia a este respecto es que la potencia disipada durante la meseta de Miller ( $P_{SW,MP}$ ), para valores altos de  $R_{G,EXT}$  constituye una gran porción de  $P_{SW,OFF}$  y apenas se ve afectado por la diversificación de corriente. Es por tanto que este efecto de la diversificación de corrientes puede ser de extrema importancia cuando se usan métodos para tener conmutaciones suaves, como conmutación a corriente cero (ZCS) y conmutación a tensión cero (ZVS), donde uno de los dos transitorios es desechado.

Finalmente, es importante decir que el modelo analítico aquí presentado ha sido probado para diferentes valores de  $R_{G,EXT}$ , variando en un rango desde  $10\Omega$  a  $150\Omega$ , y comparado con las respectivas formas de onda experimentales. Se decidió mostrar la comparación para  $150\Omega$ , porque es la más representativa a la hora de visualizar las diferentes etapas que ocurren durante los transitorios tanto de encendido como de apagado.

## VI. CONCLUSIONES

En este artículo se presenta un nuevo modelo analítico para MOSFET de SJ de tensiones máximas de 600V. En esta propuesta se incluyen modelos para las capacidades no lineales,

así como, el nuevo valor de tensión definido como  $V_{FD}$  que ayuda enormemente a obtener un modelo preciso, probando la importancia y la necesidad de una buena caracterización de los parámetros lineales en los modelos analíticos. También se incluye un modelo que define la diversificación de corriente que se produce en el MOSFET de SJ. Con este modelo no sólo se busca la precisión sino la aplicabilidad del mismo. Finalmente, el modelo ha sido corroborado con resultados experimentales.

## VII. AGRADECIMIENTOS

Este trabajo se ha realizado mediante la financiación del Gobierno de España a través del proyecto Consolider RUE CSD2009-00046, el proyecto DPI2013-47176-C2-2-R, mediante la financiación del Gobierno del Principado de Asturias a través del proyecto FC-15-GRUPIN14-143 y de la Beca Predoctoral "Severo Ochoa"BP14-140, la Beca Predoctoral del Programa FPI, BES-2011-044114 y los fondos FEDER.

## REFERENCIAS

- [1] W. Jianjing, S.-H. Henry and R.T.-H. Li, "Characterization and experimental assessment of the effects of parasitic elements on the MOSFET switching performance" IEEE Trans. Power Electron., vol.28, no. 1, pp. 573-590, Mar. 2013.
- [2] Raee, H., Rabiei, A. and Thiringer, T., "Analytical prediction of switching losses in MOSFETs for variable drain-source voltage and current applications," in Industrial Electronics and Applications (ICIEA), 2013, pp. 705 – 709.
- [3] M. Rodriguez, A. Rodriguez, P. F. Mijaja, D. G. Lamar, and J. S. Zúñiga, "An insight into the switching process of power MOSFET: An improved analytical loss model," IEEE Trans. Power Electron., vol. 25, no. 6. pp. 1626–1640, Jun. 2010.
- [4] Y. Ren, M. Xu, J. Zhou and F. Lee, "Analytical loss model of power MOSFET," IEEE Trans. Power Electron., vol.21, no. 2, pp. 310-319, Mar. 2006.
- [5] Eberle, W, Zhiliang Zhang, Yan-Fei Liu and Sen, P.C., "A simple analytical switching loss model for buck voltage regulators," Applied Power Electronics Conference and Exposition, 2008. APEC 2008, pp. 36 – 42.
- [6] Hartmann, M., Ertl, H. and Kolar, J.W., "On the Tradeoff Between Input Current Quality and Efficiency of High Switching Frequency PWM Rectifiers" in IEEE Trans. Power Electron., vol. 27, no. 7. pp. 3137 - 3149, July 2012.
- [7] Costinett, D., Maksimovic, D. and Zane, R., "Circuit-Oriented Treatment of Nonlinear Capacitances in Switched-Mode Power Supplies" in IEEE Trans. Power Electron., March 2014.
- [8] Meade, T., O'Sullivan, D., Foley, R., Achimescu, C., Egan, M.G. and McCloskey, P., "Parasitic inductance effect on switching losses for a high frequency Dc-Dc converter." in Applied Power Electronics Conference and Exposition, 2008, pp. 3 – 9.
- [9] Shen, Z.J., Yali Xiong, Xu Cheng, Yue Fu and Kumar, P. , "Power MOSFET Switching Loss Analysis: A New Insight.", in Industry Applications Conference, 2006, 41st IAS Annual Meeting, vol.3, pp. 1438 - 1442.
- [10] Hoch, V., Petzoldt, J., Jacobs, H. , Schlogl, A. and Deboy, G. "Determination of transient transistor capacitances of high voltage MOSFETs from dynamic measurements.", Power Semiconductor Devices & IC's, 2009, ISPSD, pp. 148 – 151.
- [11] Sentaurus TCAD Tools Suite. Synopsys 2010.
- [12] Castro, I.; Lamar, D.G.; Roig, J.; Bauwens, F., "Modeling capacitive nonlinearities and displacement currents of high-voltage SuperJunction MOSFET in a novel analytical switching loss model," Control and Modeling for Power Electronics (COMPEL), 2014 IEEE 15th Workshop on, pp.1,9, 22-25 June.