Estrategia de Modulación ZVS para Convertidores Reductores-Elevadores de Cuatro Interruptores Usados en Técnicas de Seguimiento de Envolvente

Juan R. García-Meré, Juan Rodríguez y Javier Sebastián Grupo de Sistemas Electrónicos de Alimentación (SEA) Universidad de Oviedo Gijón 33204, España Email: {garciamjuan, rodriguezmjuan, sebas}@uniovi.es

Resumen-Las técnicas de seguimiento de envolvente (ET, Envelope Tracking) son empleadas para mejorar el rendimiento energético de los amplificadores lineales de potencia (LPAs, Linear Power Amplifiers). Dicha técnica consiste en modular la tensión de alimentación de los LPAs en función de la envolvente a reproducir. Para poder reproducir la envolvente sin distorsión, se emplean convertidores conmutados de potencia (SMPCs, Switching-Mode Power Converters) con una alta frecuencia de conmutación, lo que conlleva altas pérdidas de conmutación que degradan el rendimiento global del sistema. En este trabajo se presenta una estrategia de control para conseguir conmutación a tensión cero (ZVS, Zero-Voltage Switching) en un convertidor reductor-elevador de cuatro interruptores (FSBB, Four-Switch Buck-Boost) con frecuencia de conmutación constante para aplicaciones de ET. La idea se ha validado con un prototipo basado en nitruro de galio (GaN) que permite proveer una tensión de salida entre 0 V y 20 V, manejando una potencia de salida máxima de 45 W.

Palabras clave—seguimiento de envolvente (ET), conmutación a tensión cero (ZVS), convertidor-reductor de cuatro interruptores (FSBB), convertidores de alta frecuencia de conmutación.

I. INTRODUCCIÓN

Los esquemas de modulación usados por las redes de comunicaciones inalámbricas actaules se han vuelto cada vez más complejos, generando señales con un mayor ancho de banda y con una mayor relación entre la potencia de pico y la potencia promedio (PAPR, Peak-to-Average Power Ratio). La amplificación de estas señales tan sofisticadas demanda una alta linealidad para satisfacer con los estrictos requisitos espectrales que imponen estos complejos protocolos de comunicaciones, siendo el uso de amplificadores lineales de potencia (LPAs, Linear Power Amplifiers) la solución más adoptada. El principal inconveniente que presenta el uso de estos dispositivos es su pobre rendimiento energético, que es incluso peor a medida que la diferencia de tensión entre la tensión de alimentación y la amplitud de la señal amplificada aumenta [1]. Así, el rendimiento energético de los LPAs alimentados con un nivel de tensión constante se degradará drásticamente durante la amplificación de señales con altos PAPRs, puesto que la mayor parte del tiempo operarán con niveles de señal bajos, que es donde presentan su peor rendimiento.

Muchas estrategias han sido propuestas para mejorar el rendimiento energético de los LPAs, al mismo tiempo que buscan preservar la alta linealidad que estos dispositivos ofrecen. Uno de los métodos más usados es el seguimiento de envolvente (ET, *Envelope Tracking*). Dicha técnica se basa en ajustar la tensión de alimentación de un LPA según la envolvente de la señal de comunicaciones a reproducir (Fig. 1) [1]. De esta forma, el LPA siempre opera cerca de su rendimiento máximo, reduciendo las pérdidas de potencia. La circuitería empleada para seguir las variaciones de la envolvente de la señal y polarizar el LPA con el nivel de tensión adecuado recibe el nombre de amplificador de envolvente (EA, *Envelope Amplifier*).

A la hora de implementar la arquitectura de los EAs se pueden seguir diferentes estrategias. Las soluciones más extendidas se basan en el uso de convertidores conmutados de potencia (SMPCs, *Switching-Mode Power Converters*) [2], [3], debido a su alto rendimiento energético. La principal desventaja de este enfoque es que el ancho de banda de la señal reproducida por estos SMPCs está limitado por su frecuencia de conmutación. Por ello, los SMPCs empleados como EAs requieren una alta frecuencia de conmutación para reproducir de forma precisa los cambios rápidos en la envolvente de la señal de comunicaciones, lo que resulta en altas pérdidas de conmutación, degradando así el rendimiento energético del sistema ET en conjunto.

Se pueden seguir diferentes enfoques en el diseño de arquitecturas de EA basadas en el uso de SMPCs para minimizar las pérdidas de conmutación. Algunos ejemplos incluyen el empleo de topologías de potencia basadas en estrategias multinivel y multifase [4], [5] para reducir los estreses de tensión y corriente en los interruptores. También se han propuesto soluciones basadas en lograr conmutación a tensión cero (ZVS, *Zero-Voltage Switching*) para reducir las pérdidas de potencia en SMPCs operando en el rango de



Fig. 1. Esquema general de una arquitectura de ET.

megahercios (MHz). En [6] se propone una compleja arquitectura basada en la combinación de topologías multinivel y multifase con este objetivo. El convertidor consigue ZVS aumentando el rizado de la corriente por la inductancia a costa de penalizar las pérdidas de conducción, especialmente a baja carga. En [7] se propone una solución basada en modificar la función de transferencia de un filtro de salida de alto orden de un convertidor reductor para conseguir ZVS. Como se puede ver, el principal enfoque para conseguir ZVS en una implementación de EA es incrementar el rizado de corriente reduciendo la inductancia, lo que penaliza el rendimiento energético a baja carga.

En este trabajo se propone el uso de un convertidor reductor-elevador de cuatro interruptores (FSBB, *Four-Switch Buck-Boost*) (Fig. 2) controlado por una estrategia de modulación especialmente concebida para ET. En la Sección II, se describe la topología FSBB junto con el principio de operación bajo la modulación ZVS propuesta. En la Sección III, se muestran algunos resultados experimentales que verifican la operación del FSBB bajo la modulación ZVS propuesta. Finalmente, las principales conclusiones del trabajo se dan en la Sección IV.

II. CONVERTIDOR FSBB Y MODULACIÓN ZVS PROPUESTA

A. Convertidor FSBB propuesto para Aplicaciones de ET

El convertidor FSBB propuesto se compone de una inductancia L, un condensador de salida C y dos pares de MOSFETs (Metal-Oxide-Semiconductor *Field-Effect Transistors*): la pareja (S_{IA} , S_{IB}), que pueden ser considerada como la estructura en medio puente de la etapa reductora, cuya tensión en el nodo de conmutación es v_{sw-in}, y la pareja (S_{2A}, S_{2B}) , que será la estructura en medio puente que controla la etapa elevadora, donde la tensión en el nodo de conmutación es v_{sw-out} . La carga resistiva R_L conectada a la salida del convertidor en la Fig. 2 modela el consumo energético del LPA en un esquema de ET completo. La tensión de entrada es representada por V_g en la Fig. 2, y v_o se refiere a la forma de onda de la tensión de salida sintetizada por el convertidor FSBB. En la operación convencional del convertidor, solamente uno de los dos medios puentes conmuta, mientras que el otro se mantiene estático. Durante la reducción de tensión ($v_o < V_g$), S_{2B} está encendido, y (S_{IA} , S_{IB}) conmutan de forma complementaria, como en un convertidor reductor síncrono. Si se busca operar en modo elevador ($v_o > V_g$), S_{IA} está encendido, y (S_{2A} , S_{2B}) operan de forma complementaria.

B. Principio de Operación del Convertidor FSBB para Aplicaciones de ET

Se han propuesto diferentes estrategias de control con el objetivo de optimizar el rendimiento del convertidor [8]. En [9], [10], se propone una modulación para conseguir ZVS



Fig. 2. Esquemático del convertidor FSBB.

cuando el FSBB opera como SMPC convencional (V_g restringida, v_o fija y R_L variable). Las principales formas de onda de esta modulación ZVS se muestran en la Fig. 3. Como se puede ver, ZVS se consigue en modo reductor y elevador introduciendo un nivel de corriente negativo $-I_x$ en la corriente a través de la inductancia i_L y commutando los dos medios puentes del convertidor FSBB en cada periodo de conmutación. Para una mejor comprensión, se incluyen las formas de onda de gobierno de interruptores. El valor de I_x se corresponde con la magnitud de la mínima corriente requerida para descargar la capacidad de salida C_{oss} de los diferentes interruptores del convertidor para conseguir ZVS [9], y se calcula como

$$I_x = \max\{V_g, v_o\} \sqrt{\frac{2C_{oss}}{L}}.$$
 (1)

En esta modulación, la forma de i_L depende de las tensiones v_L aplicadas a la inductancia durante los intervalos temporales T_l , T_2 , T_3 y T_4 . La tensión v_L se define como

$$v_L = v_{sw-in} - v_{sw-out} \,. \tag{2}$$

Al mismo tiempo, T_1 , T_2 , T_3 , y T_4 se definen en función de los instantes de conmutación t_1 , t_2 y t_3 como

$$T_l = t_l, \tag{3}$$

$$T_2 = t_2 - t_1, (4)$$

$$T_3 = t_3 - t_2, (5)$$

$$T_4 = T_{sw} - t_3. (6)$$

En este trabajo, esta modulación ZVS se adapta para aplicaciones de ET, donde el convertidor FSBB debe variar v_o según la envolvente a reproducir. En comparación con un SMPC convencional deben tenerse en cuenta ciertas restricciones: V_g es constante, R_L es constante y v_o es variable. Además, puesto que este convertidor está siendo propuesto para aplicaciones de ET, la frecuencia de conmutación $f_{SW} = 1/T_{SW}$ ha de ser lo suficientemente alta como para reproducir de forma precisa la componente con una frecuencia más alta de la señal a reproducir. Consecuentemente, v_o puede ser considerada constante durante varios ciclos de conmutación. Todas estas asunciones se deben considerar en la explicación del circuito y de la estrategia de modulación ZVS.

C. Estados de Conducción

Como se puede ver en la Fig. 3, la operación del convertidor en un periodo de conmutación puede ser descrito en términos de cuatro estados de operación, cuya duración dependerá de los valores de los instantes de conmutación t_1 , t_2 y t_3 . A continuación se recoge una breve descripción de estos estados:

• Estado 1 $[0 \le t < t_1$, Fig 4(a)]: inicialmente, en t = 0, la corriente i_L a través de la inductancia L es igual a $-I_x$. Al principio del periodo de conmutación, los interruptores S_{IB} y S_{2A} están encendidos y $-I_x$ asegura el encendido de S_{IA} con ZVS, al mismo tiempo que se apaga S_{IB} . La tensión v_L aplicada a la inductancia es V_g , e i_L aumenta linealmente hasta alcanzar el valor I_I .



Fig. 3. Principales formas de onda del convertidor FSBB bajo la modulación ZVS empleada en este trabajo: (a) Modo reductor. (b) Modo elevador.

Estado 2 [t₁ ≤ t < t₂, Fig 4(b)]: en t₁, S_{2A} se apaga, y el interruptor S_{2B}, controlado de forma complementaria, se enciende con un nivel de corriente I₁, que es suficiente como para alcanzar ZVS. Se ha de tener en cuenta que, para asegurar ZVS, I₁ ha de verificar

$$I_l \ge I_x. \tag{7}$$

En este estado, $v_L = V_g - v_o$, e i_L aumenta o disminuye en función de si opera en modo reductor $(v_o < V_g)$ o en modo elevador $(v_o > V_g)$,



Fig. 4. Circulación de la corriente a través del inductor en la operación del convertidor FSBB bajo la modulación ZVS propuesta: (a) Estado 1. (b) Estado 2. (c) Estado 3. (d) Estado 4.

respectivamente. El valor de i_L al final del intervalo de conmutación es I_2 .

• Estado 3 $[t_2 \le t < t_3$, Fig 4(c)]: al principio de este intervalo S_{IA} se apaga y la corriente I_2 es usado para encender S_{IB} con ZVS. Si el convertidor FSBB opera en modo reductor, $I_2 \ge I_1$, y si I_1 cumple la condición (7), la magnitud de I_2 es suficiente para asegurar ZVS. Sin embargo, en modo elevador, el valor de I_2 no debe decaer por debajo de I_x para segurar ZVS, de forma que

$$I_2 \ge I_x. \tag{8}$$

En cuanto el comportamiento de i_L durante este intervalo, puesto que v_L es igual a $-v_o$, decrece linealmente desde I_2 hasta $-I_x$.

• Estado 4 $[t_3 \le t < T_{sw}$, Fig 4(d)]: en t_3 , la corriente $-I_x$ se emplea para encender S_{2A} con ZVS, al mismo tiempo que se apaga S_{2B} . Este estado se introduce para enclavar i_L ($v_L = 0$), asegurándose que la frecuencia de conmutación es constante y que $i_L =$ $-I_x$ (que es la mínima corriente requerida para realizar ZVS) al principio del siguiente periodo de conmutación.

D. Modulación ZVS para Aplicaciones de ET

Para poder conseguir ZVS mientras se reproduce la envolvente en un esquema de ET, es necesario conformar la corriente i_L tal y como se muestra en la Fig. 3. Para ello, se ha de encontrar la relación entre los intervalos de tiempo T_{l} , T_2 y T_3 y el nivel de tensión de salida v_o a sintetizar en cada instante, parámetros que determinarán la forma de i_L . En un SMPC convencional, T_1 , T_2 y T_3 se calculan en función del punto de operación que requiere la aplicación, y que estará determinado por v_o , la tensión de entrada V_g y la potencia de salida que tenga que proporcionar. Sin embargo, como se ha mencionado anteriormente, existen una serie de condiciones en las técnicas de ET que se han de tener en cuenta si se busca adaptar la modulación ZVS a este tipo de aplicaciones. En concreto, la potencia de salida vendrá determinada por el valor de vo en un esquema de ET, y ambos parámetros no pueden ser controlados de forma independiente, como sí ocurre en un SMPC convencional. De esta forma, para cada valor de vo que requiera la reproducción de la envolvente, la modulación ZVS introducida ha de determinar la combinación óptima de los valores de T_1 , T_2 y T_3 bajo estos condicionantes. Por simplicidad, solamente se explicará con detalle en este trabajo la modulación para operación como reductor, aunque asunciones similares se pueden tener en cuenta para aplicar la modulación en modo elevador.

El primer paso en el análisis de la modulación ZVS propuesta es obtener la relación entre V_g y v_o , que puede ser determinada aplicando el balance voltios segundo a la inductancia L. Así

$$V_g T_1 + (V_g - v_o) T_2 - v_o T_3 = 0.$$
(9)

Simplificando esta expresión, la ganancia de tensión M del convertidor viene dada por la expresión

$$M = \frac{v_o}{V_g} = \frac{T_1 + T_2}{T_2 + T_3}.$$
 (10)

Como se puede ver, hay múltiples variaciones de los intervalos T_1 , T_2 y T_3 que permiten generar un determinado valor de v_o . Sin embargo, han de ser elegidos de forma que el encendido con ZVS se asegura para todos los interruptores cuando el convertidor proporciona la corriente de salida i_o requerida por el LPA a cada intervalo de conmutación. El requisito de ZVS conlleva la siguiente condición

$$i_L(0) = -I_x.$$
 (11)

Esta condición puede ser usada para obtener la expresión matemática de la corriente i_L en cada intervalo de conmutación. Considerando (11) y que v_o se asume constante durante todo el periodo de conmutación, i_L se calcula como

$$i_{L}(t) = \frac{1}{L} \int_{0}^{t} v_{L}(t) dt - Ix, \qquad (12)$$

lo que se traduce en la siguiente función definida a trozos $i_{i}(t) =$

$$= \begin{cases} -I_{x} + \frac{V_{g}}{L}t, & 0 \le t < T_{1} \\ i_{L}(T_{1}) + \frac{V_{g} - v_{o}}{L}(t - T_{1}), & T_{1} \le t < T_{1} + T_{2} \\ i_{L}(T_{1} + T_{2}) - \frac{v_{o}}{L}(t - T_{1} - T_{2}), & T_{1} + T_{2} \le t < T_{1} + T_{2} + T_{3} \\ -I_{x}, & T_{1} + T_{2} + T_{3} \le t < T_{sw} \end{cases}$$
(13)

La forma de onda descrita por la función (13) ha de proporcionar la corriente de salida i_o demandada por el LPA, que puede ser expresada en términos de la corriente media de entrada $\langle i_g \rangle$ usando la relación de transformación M mostrada en (10)

$$\langle i_g \rangle = M \cdot i_o = M \frac{v_o}{R_L}.$$
 (14)

Considerando la expresión (13) y el patrón de conmutación en modo reductor mostrado en la Fig. 3(a), la corriente de entrada i_g del convertidor es igual a i_L durante la operación en los estados 1 y 2 (ver Fig. 5). Así, $\langle i_g \rangle$ es

$$\langle i_g \rangle = \frac{1}{T_{sw}} \int_0^{T_I + T_2} i_L(t) dt,$$
 (15)

lo que da lugar a la expresión

$$\langle i_{g} \rangle = \frac{1}{2LT_{sw}} [V_{g}T_{I}^{2} + (V_{g} - v_{o})T_{2}^{2} + 2V_{g}T_{I}T_{2}] - I_{x} \left(\frac{T_{I} + T_{2}}{T_{sw}}\right).$$
(16)

Además, la combinación óptima de T_1 , T_2 y T_3 será aquella que minimiza el valor eficaz (rms) de la corriente por la inductancia I_{rms} . Con este requisito, las pérdidas de conducción del convertidor se minimizan. De la expresión de i_L mostrada en la ecuación (13), I_{rms} es

$$I_{rms}^{2} = \frac{V_g}{T_{sw}Lv_o} \left[\frac{V_g(V_g + v_o)}{3L} T_l^{3} + \frac{(V_g + v_o)^2}{3L} T_2^{3} + \frac{V_g^2}{L} T_l^{2} T_2 + \frac{V_g(V_g - v_o)}{L} T_l T_2^{2} - \frac{I_x(V_g - v_o)(T_l^{2} + T_2^{2}) - 2I_x V_g T_l T_2}{L} + I_x^{2} \right] + I_x^{2}.$$
(17)

Los valores de T_1 , T_2 y T_3 pueden ser resueltos con un sistema de ecuaciones determinado por las condiciones (10), (16) y (17) para un determinado valor de v_o . De las ecuaciones (10) y (16) se pueden hallar los valores de T_1 y T_2 . Para la minimización de I_{rms} , es necesario expresar la ecuación (17) como función de una única variable. La ecuación (16) permite encontrar la relación entre T_1 y T_2 ,



Fig. 5. Representación de la forma de onda de la corriente i_g y su relación con el valor promedio $\langle i_g \rangle$ y la corriente de salida i_o .

mostrada por la siguiente ecuación

$$T_{2} = \frac{I_{x}L - V_{g}T_{I}}{V_{g} - vo} + \sqrt{\frac{V_{g}v_{o}T_{I}^{2} - 2I_{x}v_{o}LT_{I} + I_{x}^{2}L^{2}}{(V_{g} - v_{o})^{2}} + 2\frac{LT_{sw}v_{o}^{2}}{V_{g}(V_{g} - v_{o})R_{L}}}.$$
 (18)

Sustituyendo (18) en (17), I_{rms} puede ser expresado como una función únicamente de T_I . El valor óptimo de T_I será aquel que minimiza (17). Sin embargo, este valor no sólo debe verificar (18), pero también la condición de la ecuación (17). Así, debe considerarse que para todos los posibles valores de T_I deben ser mayores que el mínimo valor posible de T_I , expresado como T_{I-min} . Este valor es aquel que proporciona la mínima corriente para ZVS al final del estado 1, y es igual a

$$T_{I-min} = L \frac{2I_x}{V_g}.$$
 (19)

Un razonamiento similar se puede realizar durante la operación en modo elevador, pero en este caso, la restricción para ZVS ha de ser aplicada a T_2 . Una vez que el óptimo valor de T_1 ha sido obtenido, T_2 se puede hallar sustituyendo el valor de T_1 en la ecuación (18). Alternativamente, una vez que los valores de T_1 y T_2 son definidos, el valor de T_3 se ajusta al valor de v_o a reproducir. Reescribiendo la ecuación (10), T_3 se puede calcular como

$$T_{3} = \frac{T_{2}(V_{g} - v_{o}) + T_{I}V_{g}}{v_{o}}.$$
 (20)

En la implementación real de esta modulación en una arquitectura de ET, los valores de T_1 y T_2 tendrían que ser programadas en una tabla de consulta (LUT, *Look-Up Table*). De esta forma, se puede establecer una relación directa entre los valores de los intervalos de tiempo y los valores de la tensión de salida a reproducir establecidos por el detector de envolvente de la arquitectura mostrada en la Fig. 1.

III. RESULTADOS EXPERIMENTALES

Con el objetivo de verificar que la modulación propuesta permite variar la tensión de salida de un convertidor FSBB al mismo tiempo que consigue ZVS, se ha desarrollado el prototipo que se muestra en la Fig. 6. Dicho prototipo ha sido construido empleando las placas de evaluación EPC9067 de EPC Systems, que hacen uso de los transistores de nitruro de galio (GaN) EPC8009 del mismo fabricante. La potencia máxima que el convertidor es capaz de proporcionar a su salida es 45 W, y su tensión de alimentación V_g es 20 V. El convertidor opera con una frecuencia de conmutación de 10 MHz, lo suficientemente alta como para reproducir sin distorsión las diferentes formas de onda empleadas en los experimentos descritos en este trabajo. El valor de la inductancia L que se ha empleado es 96,7 nH y el valor del condensador de salida C es 1 µF. El control digital ha sido implementado haciendo uso de la plataforma de FPGAs (Field-Programmable Gate Arrays) Nexys 4 DDR, en la que se ha programado una tabla de consulta (LUT, Look-Up Table) que recoge la correspondencia entre el rango de tensiones de salida a reproducir y los diferentes valores de T_1 , T_2 y T_3 que se han de emplear según la modulación ZVS. La máxima resolución temporal que esta plataforma de desarrollo proporciona en el control es de 2,5 ns, que es un valor adecuado para la frecuencia de conmutación empleada en esta aplicación.



Fig. 6. Prototipo experimental del convertidor FSBB empleando las tarjetas de desarrollo EPC9067.

Para evaluar la capacidad del convertidor FSBB de reproducir diferentes formas de onda operando bajo la modulación ZVS propuesta, se han empleado diferentes tipos de señales. En primer lugar, la síntesis de una forma de onda sinusoidal con una frecuencia de 100 kHz se muestra en la Fig. 7. En dicha imagen, se recoge también la señal de referencia v_{ref} , para poder comparar la forma de onda objetivo y la obtenida a la salida del convertidor v_o . Al mismo tiempo, la Fig. 8 muestra la reproducción de una envolvente correspondiente a una modulación multiportadora digital con un ancho de banda de 100 kHz, análoga a las formas de onda que el convertidor FSBB debería sintetizar en un esquema de ET real. La Fig. 9 muestra, en detalle, el



Fig. 7. Reproducción de una forma de onda senoidal con una frecuencia de 100 KHz.



Fig. 8. Reproducción de una envolvente de una modulación multiportadora con un ancho de banda de 100 kHz.

funcionamiento del prototipo durante la reproducción de una tensión de salida variable para tres puntos diferentes de operación: $v_o = 5$ V [Fig. 9(a)], $v_o = 10$ V [Fig. 9(b)] y $v_o = 15$ V [Fig. 9(c)]. Para estos valores de v_o , se muestran tanto la tensión en el nodo de comutación del medio puente de entrada v_{sw-in} como la tensión en el nodo de conmutación del medio puente de salida v_{sw-out} , y la corriente i_L a través de la inductancia. Como se puede ver, las formas de ondas se aproximan a las descritas en la Fig. 9, considerando una corriente de ZVS igual a 1,75 A. En este caso, los tiempos muertos han sido exagerados para poder verificar la operación del convertidor bajo condiciones de ZVS. Otra evidencia de ZVS es la ausencia de ruido [11].

- $v_{sw-in}(t)$ [5 V/div] - $v_{sw-out}(t)$ [5 V/div]







Fig. 9. Operación del convertidor FSBB durante la reproducción de diferentes valores de v_o : (a) $v_o = 5$ V. (b) $v_o = 10$ V. (c) $v_o = 15$ V.

IV. CONCLUSIONES

En este trabajo se ha presentado una estrategia de control para conseguir ZVS con el objetivo de minimizar las pérdidas de conmutación de un convertidor FSBB cuando es usado como amplificador de envolvente en aplicaciones de ET. La idea propuesta ha sido evaluada satisfactoriamente mediante la construcción de un prototipo capaz de realizar cambios en su tensión de salida mientras consigue ZVS operando con la modulación descrita en este artículo. Además, se ha verificado la capacidad del convertidor para sintetizar diferentes formas de onda usando esta estrategia de control, incluyendo una envolvente arbitraria como la que se puede emplear en un esquema de ET convencional.

AGRADECIMIENTOS

Este trabajo ha sido financiado en parte por el Ministerio de Ciencia, Innovación y Universidades a través del proyecto PID2022-136969OB-I00 y en parte por el Principado de Asturias bajo el proyecto SV-PA-21-AYUD/2021/51931, por los fondos FEDER y por la beca predoctoral "Severo Ochoa" con referencia BP20-181.

REFERENCIAS

- P. Asbeck and Z. Popovic, "ET comes of age: Envelope tracking for higher efficiency power amplifiers," *IEEE Microwave Magazine*, vol. 17, no. 3, pp. 16–25, Mar. 2016
- [2] O. García, M. Vasić, P. Alou, J. Á. Oliver and J. A. Cobos, "An Overview of Fast DC–DC Converters for Envelope Amplifier in RF Transmitters," *IEEE Transactions on Power Electronics*, vol. 28, no. 10, pp. 4712-4722, Oct. 2013.
- [3] G. T. Watkins and K. Mimis, "How Not to Rely on Moore's Law Alone: Low-Complexity Envelope-Tracking Amplifiers," *IEEE Microwave Magazine*, vol. 19, no. 4, pp. 84-94, June 2018.
- [4] P. F. Miaja, A. Rodríguez and J. Sebastián, "Buck-Derived Converters Based on Gallium Nitride Devices for Envelope Tracking Applications," *IEEE Transactions on Power Electronics*, vol. 30, no. 4, pp. 2084-2095, April 2015.
- [5] J. Rodríguez, J. R. García-Meré, D. G. Aller and J. Sebastián, "Pulsewidth Modulated Three-Level Buck Converter Based on Stacking Switch-Cells for High Power Envelope Tracking Applications," *IEEE Transactions on Power Electronics*, vol. 37, no. 5, pp. 5786-5800, May 2022.
- [6] S. Yerra, H. S. Krishnamoorthy and J. Hawke, "Cascaded Switching Capacitor based Multi-phase Three-Level Buck Converter for Communication Envelope Tracking," in 2021 IEEE Applied Power Electronics Conference and Exposition (APEC), 2021, pp. 2836-2841.
- [7] Y. Zhang, J. Strydom, M. de Rooij and D. Maksimović, "Envelope tracking GaN power supply for 4G cell phone base stations," in 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 2016, pp. 2292-2297.
- [8] V. Díaz, A. Barrado, A. Lázaro and P. Zumel, "Comparison of several modulation strategies for the Four Switch Buck-Boost converter," in 2023 IEEE 17th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG), Tallinn, Estonia, 2023, pp. 1-6.
- [9] S. Waffler and J. W. Kolar, "A Novel Low-Loss Modulation Strategy for High-Power Bidirectional Buck + Boost Converters," *IEEE Transactions on Power Electronics*, vol. 24, no. 6, pp. 1589-1599, June 2009.
- [10] Z. Zhou, H. Li and X. Wu, "A Constant Frequency ZVS Control System for the Four-Switch Buck–Boost DC–DC Converter With Reduced Inductor Current," *IEEE Transactions on Power Electronics*, vol. 34, no. 7, pp. 5996-6003, July 2019.
- [11] Y. Zhang, M. Rodríguez and D. Maksimović, "Output filter design in high-efficiency wide-bandwidth multi-phase buck envelope amplifiers," in 2015 IEEE Applied Power Electronics Conference and Exposition (APEC), Charlotte, NC, USA, 2015, pp. 2026-203.