Amplificador de Potencia con Condensador Flotante y Sintonizado para Comunicación por Luz Visible

Juan R. García-Meré, Juan Rodríguez, Diego G. Lamar y Javier Sebastián Universidad de Oviedo, Grupo de Sistemas Electrónicos de Alimentación (email: garciamjuan@uniovi.es) Edificio Departamental nº 3. Campus Universitario de Viesques. 33204 Gijón (España)

Resumen-La comunicación por luz visible (VLC, Visible Light Communication) es una tecnología de comunicaciones inalámbrica emergente que emplea la luz visible para transmitir información. La implementación más utilizada de driver de VLC consta de un convertidor CC-CC, encargado de la polarización de un conjunto de LEDs (Light Emitting Diodes) de alto brillo (HB-LEDs, High-Brightness LEDs) y un amplificador lineal de potencia (LPA, Linear Power Amplifier) que inyecta la componente de la señal de comunicaciones. En este trabajo, se presenta un amplificador de potencia sintonizado basado en la topología de condensador flotante (también conocido como flying capacitor), con el objetivo de reducir las pérdidas de potencia de los LPAs, los cuales ofrecen un bajo rendimiento energético. En comparación con otros amplificadores de potencia conmutados (SMPA, Switched-Mode Power Amplifiers), esta topología permite aumentar el ancho de banda de la señal de comunicaciones que puede reproducir, gracias a la estrategia de control propuesta y a la propia topología en sí. Se ha construido un prototipo capaz de reproducir un esquema de modulación monoportadora, alcanzando un rendimiento energético máximo del 96 %, lo que supone una mejora con respecto a otros SMPAs propuestos anteriormente para esta aplicación.

Palabras clave—comunicación por luz visible (VLC), condensador flotante (FC), amplificadores conmutados de potencia (SMPAs), Quadrature Amplitude Modulation (QAM)

I. Introducción

A comunicación por luz visible (por su acrónimo en inglés, VLC, Visible Light Communication) ha sido propuesta como una tecnología alternativa para aliviar la congestión del espectro radioeléctrico del que hacen uso las actuales redes de radiofrecuencia (RF), al emplear la luz visible (430-750 THz) en un medio no guiado como canal de transmisión [1]. Una de las principales ventajas de la VLC frente al uso de la RF es el bajo coste y la baja complejidad en el despliegue de redes, al poder integrarse esta tecnología en las arquitecturas actuales de iluminación en estado sólido (SSL, Solid-State Lighting), combinando así la transmisión de información con la función de iluminación.

En los enlaces de VLC, la comunicación se establece modulando la corriente que circula por un conjunto de LEDs (*Light Emitting Diodes*) de alto brillo (también conocidos en inglés como HB-LEDS, *High-Brightness LEDs*), que traducen los cambios rápidos en esta corriente en variaciones proporcionales en la intensidad de la luz que emiten. Dicha señal presenta dos componentes principales: una corriente de polarización constante, necesaria para cumplir con la función de iluminación y que determina el nivel de iluminación de los

HB-LEDs, y variaciones en torno a este punto de funcionamiento, que dependen del esquema de modulación usado para codificar la información a transmitir. Para poder optimizar el ancho de banda de los HB-LEDs y conseguir así altas tasas de transferencia de datos, la frecuencia de los cambios de corriente correspondientes a la señal de comunicaciones que se pretende transmitir ha de ser del orden de MHz (se ha de tener en cuenta que los actuales HB-LEDs blancos usados en instalaciones SSL presentan un ancho de banda de entre 3 y 5 MHz) [2].

El diseño de la circuitería más adecuada para gobernar correctamente el conjunto de HB-LEDs empleado como transmisor en un enlace de VLC (conocido en la bibliografía como *driver* de VLC), ha sido objeto de discusión durante los últimos años [3]. Pese a que en la literatura se reporta el diseño de *drivers* de HB-LEDs enfocados únicamente a tareas de iluminación con unos rendimientos altos [4], se ha de tener en cuenta que la inclusión de la función de transmisión de información en un *driver* de VLC viene asociada con unas pérdidas adicionales de potencia [5].

Una de las implementaciones de *driver* de VLC que más interés ha suscitado es la arquitectura de "T de polarización" que se muestra en la Fig. 1, referida en este trabajo de ahora en adelante por su nombre en inglés bias-T. En esta arquitectura, los cambios de corriente se consiguen mediante cambios en la tensión aplicada al conjunto de HB-LEDs v_o . La corriente que fija el nivel de iluminación se consigue mediante un convertidor CC-CC de alta eficiencia, que genera un nivel de tensión continua V_{o-DC} para polarizar el conjunto de HB-LEDs en su zona lineal. Al mismo tiempo, un amplificador lineal de potencia (LPA, $Linear\ Power\ Amplifier$) sintetiza las variaciones de tensión v_{o-AC} en función de la referencia de la señal de comunicaciones a transmitir v_{AC-ref} . Ambas componentes son luego combinadas usando una bobina de choque y un condensador de acoplo respectivamente.

Aunque los amplificadores Clase A y Clase A/B consiguen altas tasas de transferencia de datos, los rendimientos energéticos alcanzados son muy bajos debido a las altas pérdidas de potencia (entre el 10% y el 40%) [6], [7]. Durante los últimos años, el uso de amplificadores de potencia conmutados (de ahora en adelante, SMPAs, Switched-Mode Power Amplifiers) ha sido propuesto como alternativa a los LPAs convencionales. Como ejemplo, en [8] se hace uso de dos amplificadores de potencia en Clase E para transmitir una modulación monoportadora (variaciones de amplitud y fase de

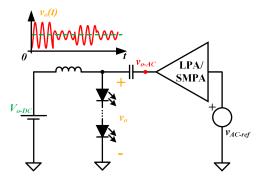


Fig. 1: Arquitectura bias-T para driver de VLC.

una señal sinusoidal en función de la información a transmitir). Aunque se consigue un rendimiento en la síntesis de la señal del 72%, este enfoque resulta en una arquitectura de *driver* de VLC muy compleja, además de precisar semiconductores capaces de soportar altos estreses de tensión para implementar los dos amplificadores. La principal desventaja que se reporta es la pérdida de la conmutación a tensión cero (ZVS, *Zero Voltage Switching*) cada vez que se busca sintetizar un cambio en la fase o en la amplitud de la portadora de comunicaciones, con un periodo de recuperación de ZVS de aproximadamente dos ciclos de portadora, perdiendo así la principal ventaja de los amplificadores de potencia Clase E.

En este trabajo, se propone un SMPA basado en una topología de condensador flotante de tres niveles sintonizado para ser usado en una arquitectura bias-T. Permite obtener bajas pérdidas de conmutación, que son críticas debido al gran ancho de banda de las señales de comunicaciones a reproducir. Además, la estructura multinivel, en combinación con la estrategia de control por desplazamiento de fase que se presenta permite mejorar otros aspectos en comparación con otras topologías de SMPA, como el aumento en el ancho de banda de la señal de comunicaciones que puede ser reproducida. Este artículo presenta la siguiente estructura. En la sección II se presenta el SMPA basado en la topología de condensador flotante y el principio de operación de este circuito bajo la técnica de control por desplazamiento de fase que se propone. En la sección III se realiza un análisis de las mejoras en la dinámica que aporta esta topología de SMPA frente a otras topologías convencionales, en particular, el amplificador Clase D sintonizado. En la sección IV se demuestra de forma experimental la operación del SMPA mediante un prototipo capaz de reproducir modulaciones digitales de amplitud y fase mediante una portadora con una frecuencia de 1 MHz. Finalmente, en la sección V se recogen las principales conclusiones de este trabajo.

II. SMPA SINTONIZADO BASADO EN LA TOPOLOGÍA DE CONDENSADOR FLOTANTE

II-A. Requisitos para la Reproducción de la Señal de Comunicaciones

Una de las modulaciones monoportadora más empleadas en la actualidad, y cuya reproducción es objeto de este trabajo, es el esquema de modulación de amplitud en cuadratura (por su acrónimo en inglés, QAM, Quadrature Amplitude Modulation) [9]. En dichos esquemas, una señal sinusoidal de frecuencia $f_0=1/T_0$ varía tanto su amplitud como su fase en función del símbolo digital (es decir, de una determinada agrupación de bits) a transmitir. Así, si se busca emplear una secuencia de símbolos QAM para la transferencia de datos, la forma de onda que ha de sintetizar el amplificador de potencia del driver de VLC en una arquitectura bias-T durante la transmisión del símbolo k-ésimo s_k puede expresarse como

$$s_k(t) = A_k \cos(2\pi f_0 t + \phi_k), \qquad (1)$$

donde A_k y ϕ_k son la amplitud y la fase correspondiente a la codificación del k-ésimo símbolo según el esquema QAM empleado.

II-B. Principio de Operación

Para poder sintetizar esquemas QAM, este trabajo plantea el uso de SMPAs basados en topologías de condensador flotante, también conocido en la literatura como *flying capacitor* (por sus siglas en inglés, FC) [10]. Este tipo de circuitos han suscitado interés en la síntesis de señales empleando técnicas de modulación por ancho de pulso (PWM, *Pulse-Width Modulation*) [11]. Algunas de las ventajas que proporciona la topología FC es la implementación de una arquitectura multinivel sin necesidad de fuentes auxiliares, la disminución del contenido armónico de la tensión de salida y la disminución de las pérdidas de conmutación.

El SMPA propuesto para la reproducción de esquemas QAM en aplicaciones de VLC consiste en una topología FC de tres niveles sintonizada, tal y como se muestra en la Fig. 2. Cabe destacar que en este esquema, la carga resistiva R_{LED} modela la resistencia dinámica de un conjunto HB-LEDs ya polarizados por un convertidor CC-CC en una arquitectura bias-T [8], y que no se ha representado en la imagen. Es decir, R_{LED} representa la relación lineal entre los cambios en la tensión aplicada al conjunto de HB-LEDs debidos a la reproducción de la señal de comunicaciones por parte del SMPA y los cambios en la corriente que conducen.

El SMPA consta de dos pares de MOSFETs (Metal-Oxide-Semiconductor Field Effect Transistors) (S_{A1} , S_{B1}) y (S_{A2} , S_{B2}), que operan de forma complementaria siguiendo la estrategia de control por desplazamiento de fase ilustrada en la Fig. 3. La frecuencia de conmutación de los MOSFETs es igual a la frecuencia de la portadora f_0 , y conducen durante

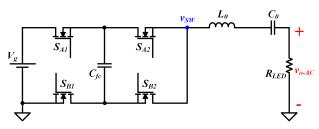


Fig. 2: Esquema del SMPA propuesto.

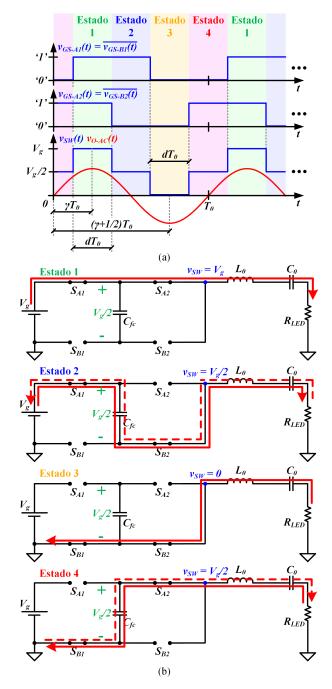


Fig. 3: Estrategia de control por desplazamiento de fase: (a) Señales de gobierno y principales formas de onda del SMPA basado en FC propuesto. (b) Circuitos equivalentes en los diferentes subintervalos dentro del periodo de conmutación.

la mitad del periodo de conmutación. El objetivo es que la componente de alterna de la señal v_{sw} sintetizada en el nodo de conmutación consista en la diferencia de dos pulsos con el mismo ancho dT_0 y con la misma amplitud $V_g/2$, pero que se encuentran en contrafase, lo que hace que la posición de cada uno de los pulsos dentro del ciclo de conmutación sea γT_0 y $(\gamma+1/2)\,T_0$. El ancho de los pulsos se puede variar con

el parámetro d (desfase entre los pulsos de control de S_{A1} y S_{A2} en Fig. 3(a)) y su posición mediante el parámetro γ (desfase promedio entre el control de S_{A1} y S_{A2}). La forma de onda v_{sw} sintetizada mediante este control es filtrada usando el filtro paso banda LC formado por la inductancia L_0 y el condensador C_0 (ver Fig. 2), y que está sintonizado a la frecuencia f_0 , siendo la señal de salida del SMPA v_{o-AC} el primer armónico de la señal v_{sw} . Se ha de tener en cuenta que el condensador C_0 del filtro paso banda actúa al mismo tiempo como condensador de acoplo de la arquitectura bias-T presentada en la Fig. 1, reduciendo el número de componentes necesarios para la construcción del driver de VLC.

II-C. Síntesis de Esquemas QAM

Para poder entender cómo el SMPA basado en FC que se presenta es capaz de reproducir modulaciones QAM, es necesario llegar a la expresión teórica de la señal obtenida a la salida del SMPA. La señal v_{sw} se puede descomponer en la siguiente serie de Fourier:

$$v_{sw}(t) = \frac{V_g}{2} + \frac{2}{\pi} V_g \sum_{n=1}^{\infty} \frac{1}{2n-1} \sin\left[(2n-1)\pi d\right] \cdot \cos\left[(2n-1)\omega_0 t - (2n-1)2\pi\gamma\right], \quad (2)$$

donde $\omega_0=2\pi f_0$. Se considera que el parámetro d varía de 0 a 0,5 (nunca se produce solapamiento entre ambos pulsos), mientras que el parámetro γ , la posición relativa del primer pulso dentro del periodo de conmutación, varía entre 0 y 1. Suponiendo que el filtro de salida LC serie de la Fig. 2 está sintonizado a la frecuencia f_0 y que rechaza el resto de armónicos de la señal v_{sw} (n>1), la tensión de salida v_{o-AC} del SMPA propuesto se puede expresar como

$$v_{o-AC}(t) = \frac{2}{\pi} V_g \sin(\pi d) \cos(\omega_0 t - 2\pi \gamma).$$
 (3)

Como muestra (3), el parámetro de control d permite ajustar la amplitud, mientras que el parámetro de control γ , la fase. De esta forma, la transmisión de un esquema QAM se logra ajustando ambos parámetros de control de acuerdo con la amplitud y fase del símbolo que haya que transmitir en cada instante.

II-D. Estados de Conducción

La Fig. 3(b) muestra los 4 estados que aparecen durante un ciclo de conmutación cuando se emplea la estrategia de control propuesta. A efectos explicativos, se supone que la tensión en el condensador flotante C_{fc} (ver Fig. 2) es constante e igual a $V_g/2$, siendo V_g la tensión de alimentación del SMPA propuesto.

Durante el estado 1, la tensión en el nodo de conmutación toma el valor V_g . Los transistores S_{A1} Y S_{A2} conducen. Asumiendo que la corriente por la carga es sinusoidal, la corriente fluirá directamente desde la fuente V_g hacia la carga, al operarse en este estado durante el semiciclo positivo de la corriente. En el estado 2, v_{sw} es igual a $V_g/2$, que es la diferencia entre la tensión de entrada y y la tensión de C_{fc} , y los transistores que conducen son ahora S_{A1} y S_{B2} .

En el intervalo que define este estado se produce un cambio de sentido de la corriente circulante (representado en la Fig. 3(b)) que pasa de cargar C_{fc} a descargarlo desde la fuente V_a . Durante el estado 3, la corriente sinusoidal se encuentra durante su semiciclo negativo, de forma que la corriente fluye ahora desde la carga, mientras se impone en el nodo de conmutación 0 V. Este estado se consigue encendiendo los transistores S_{B1} y S_{B2} . Finalmente, durante el estado 4 se encienden S_{B1} y S_{B2} , v_{sw} vuelve a tomar el valor $V_g/2$, que es directamente la tensión de C_{fc} . En este caso, se produce la situación inversa al estado 2: la corriente comienza descargando C_{fc} , pero al comenzar el semiciclo positivo y cambiar el sentido de la corriente, C_{fc} comienza a almacenar energía desde la carga. Como se puede ver, en los intervalos 2 y 4 el tiempo en el que el condensador C_{fc} almacena energía es igual al intervalo en el que entrega energía a la carga. Es decir, la estrategia por desplazamiento de fase anteriormente explicada hace que la tensión del condensador flotante se equilibre de forma natural, asegurando una tensión constante e igual a $V_q/2$ bajo la operación normal del SMPA. Esto permite reducir la complejidad en la implementación de la topología FC frente a otros enfoques basados en PWM, donde es preciso emplear un control activo para asegurar que la tensión en C_{fc} permanece constante [11].

III. MEJORA DEL ANCHO DE BANDA

Desde el punto de vista de la comunicación, la topología de 3 niveles mejora otros planteamientos de SMPA, como es el amplificador Clase D sintonizado (SMPA convencional de 2 niveles, Fig. 4) a la hora de reproducir este tipo de señales. En el SMPA Clase D, los MOSFETs S_A y S_B operan de forma complementaria, generando en el nodo de conmutación pulsos de frecuencia f_0 (frecuencia de conmutación de los transistores), de amplitud V_g , con un ciclo de trabajo d y una posición relativa γ . La descomposición en series de Fourier de la señal en el nodo de conmutación v_{sw} se puede expresar como

$$v_{sw}(t) = dV_g + \frac{2}{\pi} V_g \sum_{k=1}^{\infty} \sin(k\pi d) \cos(k\omega_0 t - k2\pi\gamma). \quad (4)$$

Asumiendo que el circuito resonante formado L_0 y C_0 está sintonizado a f_0 , la señal obtenida v_{o-AC} es la misma que la

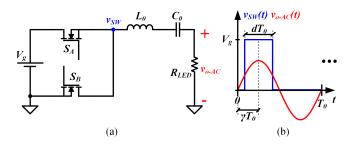


Fig. 4: Amplificador Clase D sintonizado: (a) Topología. (b) Principales formas de onda.

mostrada en la ecuación (3), pudiendo sintetizar modulaciones QAM mediante el control de los parámetros d y γ .

La principal diferencia que se observa es el rechazo de los armónicos pares que proporciona el control por desplazamiento de fase en el caso del SMPA propuesto. Esto tiene una consecuencia directa en el ancho de banda de cada filtro de salida, ya que en el caso del SMPA de 2 niveles, la frecuencia de corte superior $f_{sup-2level}$ ha de satisfacer la condición $f_{max} < f_{sup-2level} < 2f_0$, mientras que en el SMPA propuesto, la frecuencia de corte superior $f_{sup-3level}$ cumplirá $f_{max} < f_{sup-3level} < 3f_0$. Se ha de señalar que f_{max} es la frecuencia máxima de la señal de comunicaciones, que en el caso de una QAM se puede aproximar como [9]

$$f_{max} = f_0 + f_{sym} = \left(1 + \frac{1}{m}\right) f_0,$$
 (5)

donde f_{sym} es la frecuencia a la que se envían los símbolos digitales y m el número de ciclos de la portadora necesarios para definir un símbolo, cumpliendo que $f_{sym}=f_0/m$. Comúnmente, se emplea la figura de mérito del factor de calidad Q para definir la relación entre la frecuencia de sintonización f_0 y el ancho de banda del filtro $\Delta f = f_{sup} - f_{inf}$. Es decir,

$$Q = \frac{f_0}{\Delta f}. (6)$$

Desde el punto de vista de la dinámica del sistema, interesan filtros paso banda con valores de Q bajos, algo que posibilita el SMPA propuesto de 3 niveles. Sin embargo, la elección del parámetro Q tendrá un efecto directo en la atenuación de los diferentes armónicos de v_{sw} , y por lo tanto, en el grado de distorsión obtenido en la señal de comunicaciones. Para medir esta distorsión se empleará la figura de mérito de la distorsión armónica total promedio $\overline{\text{THD}}$ (donde THD es el acrónimo de $\overline{\text{Total Harmonic Distortion}}$), definida como

$$\overline{\text{THD}}[\%] = \frac{1}{A_{max}} \int_0^{A_{max}} \text{THD}(A) dA \cdot 100, \tag{7}$$

donde A_{max} es la amplitud máxima que puede tomar la portadora, y THD(A) es la distorsión armónica total cuando se busca sintetizar una portadora con amplitud A tal que 0 < A < Amax, y definida como

THD(A) =
$$\frac{\sqrt{\sum_{i=2}^{\infty} V_i^2}}{V_1^2}$$
, (8)

donde V_i el valor eficaz del armónico n-ésimo de la portadora sobre la que se calcula la THD, y V_1 , el valor eficaz de su componente fundamental.

Un posible diseño del filtro LC de salida de un SMPA pasa por hallar el valor de Q que asegura un valor de $\overline{\text{THD}}$ máximo. Como ejemplo, en la Fig. 5 se muestran los resultados de simulación a la hora de reproducir un salto de amplitud en una portadora con $f_0=1$ MHz con un SMPA de 2 y de 3 niveles, donde se ha fijado un valor de $\overline{\text{THD}}=5$ %. El SMPA de 2 niveles se requiere un valor de Q=12, mientras que en el SMPA de 3 niveles, Q=5. Se observa que la evolución de la amplitud de la portadora es más rápida cuanto menor

sea el valor de Q. Es decir, cada símbolo digital requerirá más ciclos de portadora para su definición en un SMPA de 2 niveles que en el SMPA propuesto de 3 niveles, lo que influye en la velocidad de la transferencia de la información. Como regla general, se puede aproximar el valor de la frecuencia de símbolo f_{sym} que se puede sintetizar con un determinado valor de Q como

$$f_{sym} = \frac{f_0}{2Q},\tag{9}$$

donde se ha supuesto que el ancho de banda de una modulación QAM se puede aproximar como $2f_{sym}$ [9]. En la Fig. 6 se representan los semiespectros positivos de la señal en el nodo de conmutación a la hora de sintetizar un esquema 16-QAM con el SMPA de 2 y 3 niveles, con los valores de f_{sym} que imponen los valores Q estimados anteriormente, junto con los diagramas de Bode de los dos filtros. En definitiva, el SMPA basado en FC consigue mejorar el ancho de banda al mismo tiempo que se consigue un valor aceptable de la distorsión de la señal, al poder emplear filtros con menor Q.

Otra posible opción para implementar un SMPA de 3 niveles puede pasar por el uso de un puente completo [12]. Sin embargo, al no estar referida la señal de conmutación a masa, se necesitaría un transformador para poder usarlo en una arquitectura *bias-T*, aumentando el tamaño del *driver* de VLC que se ha de integrar en la luminaria HB-LED.

IV. RESULTADOS EXPERIMENTALES

Para poder evaluar la operación del SMPA propuesto, se ha construido un prototipo con una tensión de alimentación V_g de 5 V, y que alimenta una carga conformada por una matriz de 32 XLamp MX-3 HB-LEDs, dispuestos en 4 ramas en paralelo con 8 HB-LEDs conectados en serie por cada rama. Se han empleado MOSFETs de silicio CSD17527Q5A, y la portadora de comunicaciones sintetizada tiene una frecuencia f_0 igual a 1 MHz. El filtro LC pasobanda se ha construido con $L_0=1,9~\mu{\rm H}$ y $C_0=13,26~\rm nF$ (factor de calidad Q=3). La operación del prototipo reproduciendo una portadora sin modular (amplitud y fase constantes) se muestra en la

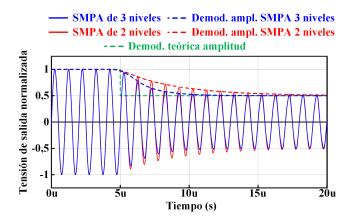


Fig. 5: Transición en amplitud empleando un SMPA de 2 y de 3 niveles, con $\overline{THD} = 5\%$.

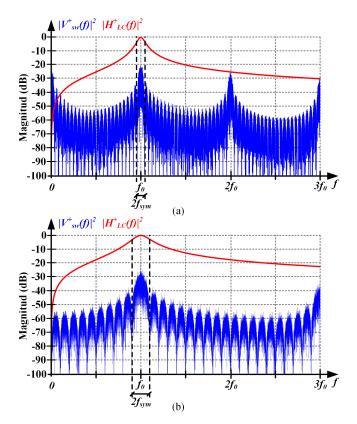


Fig. 6: Espectros y respuesta del filtro paso banda: (a) SMPA de 2 niveles y Q = 12. (b) SMPA de 3 niveles y Q = 5.

Fig. 7. Se incluyen tanto la tensión obtenida en el nodo de conmutación v_{sw} como la tensión generada por el prototipo v_{o-AC} , así como la corriente suministrada por el SMPA a la matriz de HB-LEDs i_{o-AC} . Para polarizar en su zona lineal la matriz, se ha empleado una fuente CC-CC externa $(V_{o-DC}$ = 28 V, I_{o-DC} = 1 A). Como se puede ver, v_{sw} se mantiene constante e igual a $V_q/2$ durante los estados 2 y 4, mostrando de forma experimental que la tensión en el condensador C_{fc} se equilibra de forma natural, tal y como se comentó anteriormente. La Figura 8 muestra detalles de la reproducción de una portadora cambiando en amplitud y en fase, tal y como se producen en la síntesis de un esquema QAM. Los resultados del rendimiento energético del prototipo construido a la hora de reproducir diferentes portadoras con diferentes amplitudes se muestra en la Fig. 9, donde se muestra un rendimiento máximo del 96 %.

V. CONCLUSIONES

En este trabajo se ha propuesto el empleo de una topología FC de tres niveles sintonizada para su uso como SMPA en aplicaciones VLC para aliviar el problema del rendimiento energético de la solución convencional basada en LPAs. Esta topología, junto con la estrategia de control por desplazamiento de fase presentada, posibilita el aumento en el ancho de banda de comunicaciones con respecto a otros SMPAs. Para ello, se ha estudiado las mejoras que ofrece esta topología en la

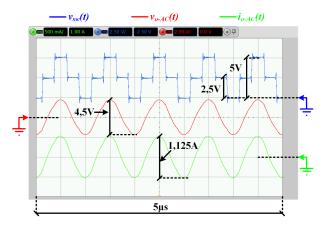


Fig. 7: Reproducción de una portadora sin modular.

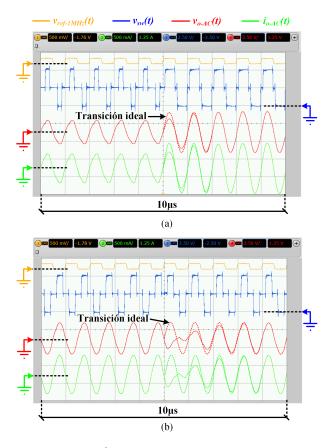


Fig. 8: Reproducción de cambios en la portadora de comunicaciones: (a) Cambio de amplitud. (b) Cambio de fase.

síntesis de esquemas QAM respecto al uso de un amplificador Clase D sintonizado. Además, el control por desplazamiento de fase permite implementar un mecanismo de equilibrado que asegura que la tensión en el condensador flotante permanezca constante, a diferencia de otras implementaciones de FC. La idea ha sido satisfactoriamente evaluada mediante la construcción de un prototipo capaz de reproducir esquemas QAM, con una eficiencia energética máxima del 96 %, mejorando los resultados de otros SMPAs.

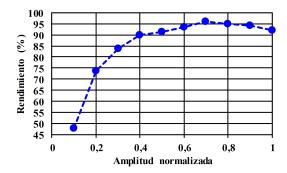


Fig. 9: Rendimiento energético del prototipo en función de la amplitud de la portadora a reproducir.

VI. AGRADECIMIENTOS

Este trabajo ha sido financiado por el Ministerio de Ciencia e Innovación a través de los proyectos MCI-21-PDC2021-121242-I00 y MCI-20-PID2019-110483RB-I00 y por el Gobierno del Principado de Asturias a través del proyecto SV-PA-21-AYUD/2021/51931 y la beca BP20-181.

REFERENCIAS

- [1] P. H. Pathak, X. Feng, P. Hu y P. Mohapatra, "Visible Light Communication, Networking, and Sensing: A Survey, Potential and Challenges," en *IEEE Communications Surveys & Tutorials*, vol. 17, no. 4, pp. 2047-2077, Cuarto Trim. 2015.
- [2] J. Grubor, S. C. J. Lee, K. D. Langer, T. Koonen y J. W. Walewski, "Wireless high-speed data transmission with phosphorescent white-light LEDs", en 33rd European Conference and Exhibition of Optical Communication - Post-Deadline Papers (publicado 2008), Berlín, Alemania, 2007, pp. 1-2.
- [3] L. Teixeira, F. Loose, J. M. Alonso, C. H. Barriquello, V. Alfonso Reguera y M. A. Dalla Costa, "A Review of Visible Light Communication LED Drivers," en *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 10, no. 1, pp. 919-933, Feb. 2022.
- [4] M. Doshi y R. Zane, "Control of Solid-State Lamps Using a Multiphase Pulsewidth Modulation Technique", en *IEEE Transactions on Power Electronics*, vol. 25, no. 7, pp. 1894-1904, Julio 2010.
- [5] A. Tsiatmas, F. M. Willems, J. -P. M. Linnartz, S. Baggen y J. W. Bergmans, "Joint illumination and visible-Light Communication systems: Data rates and extra power consumption," 2015 IEEE International Conference on Communication Workshop (ICCW), 2015.
- [6] J. Vučič, C. Kottke, S. Nerreter, K. Langer y J. W. Walewski, "513 Mbit/s Visible Light Communications Link Based on DMT-Modulation of a White LED," en *Journal of Lightwave Technology*, vol. 28, no. 24, pp. 3512-3518, Dec.15, 2010.
- [7] H. Li, X. Chen, J. Guo, Z. Gao y H. Chen, "An analog modulator for 460 MB/S visible light data transmission based on OOK-NRS modulation," en *IEEE Wireless Communications*, vol. 22, no. 2, pp. 68-73, Abril 2015.
- [8] D. G. Aller, D. G. Lamar, P. F. Miaja, J. Rodríguez y J. Sebastián, "Taking Advantage of the Sum of the Light in Outphasing Technique for Visible Light Communication Transmitter," en *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 9, no. 1, pp. 138-145, Feb. 2021.
- [9] F. Xiong, Digital Modulation Techniques. Boston, Artech House Telecommunications Library, 2006.
- [10] Jih-Sheng Lai y Fang Zheng Peng, "Multilevel converters-a new breed of power converters," en *IEEE Transactions on Industry Applications*, vol. 32, no. 3, pp. 509-517, Mayo-Junio 1996.
- [11] V. Yousefzadeh, E. Alarcon y D. Maksimovic, "Three-level buck converter for envelope tracking applications," en *IEEE Transactions on Power Electronics*, vol. 21, no. 2, pp. 549-552, Marzo 2006.
- [12] H. Tebianian, J. Quaicoe Y B. Jeyasurya, "High frequency full-bridge Class-D inverter using eGaN® FET with dynamic dead-time control," en 2016 IEEE PELS Workshop on Emerging Technologies: Wireless Power Transfer (WoW), 2016, pp. 95-99.